



UNION INTERNATIONALE DES TÉLÉCOMMUNICATIONS

UIT-T

SECTEUR DE LA NORMALISATION
DES TÉLÉCOMMUNICATIONS
DE L'UIT

V.27

**COMMUNICATIONS DE DONNÉES SUR
LE RÉSEAU TÉLÉPHONIQUE**

**MODEM À 4800 bit/s AVEC ÉGALISEUR
À RÉGLAGE MANUEL NORMALISÉ POUR
USAGE SUR CIRCUITS LOUÉS DE TYPE
TÉLÉPHONIQUE**

Recommandation UIT-T V.27

(Extrait du *Livre Bleu*)

NOTES

1 La Recommandation V.27 de l'UIT-T a été publiée dans le fascicule VIII.1 du Livre Bleu. Ce fichier est un extrait du Livre Bleu. La présentation peut en être légèrement différente, mais le contenu est identique à celui du Livre Bleu et les conditions en matière de droits d'auteur restent inchangées (voir plus loin).

2 Dans la présente Recommandation, le terme «Administration» désigne indifféremment une administration de télécommunication ou une exploitation reconnue.

© UIT 1988, 1993

Droits de reproduction réservés. Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'UIT.

Recommandation V.27

MODEM À 4800 bit/s AVEC ÉGALISEUR À RÉGLAGE MANUEL NORMALISÉ POUR USAGE SUR CIRCUITS LOUÉS DE TYPE TÉLÉPHONIQUE

(Genève, 1972; modifiée à Genève, 1976 et 1980 et à
Malaga-Torremolinos, 1984)

1 Introduction

Le modem dont il est question dans la présente Recommandation est destiné à être utilisé essentiellement sur des circuits conformes aux dispositions de la Recommandation M.1020 [1], mais cela n'empêche pas qu'on puisse l'utiliser sur des circuits de moins bonne qualité, selon que l'Administration intéressée le jugera bon.

Considérant qu'il existe déjà et qu'on créera encore pour les circuits loués un grand nombre de modems à caractéristiques conçues en fonction des conditions formulées par les Administrations et par les usagers, la présente Recommandation ne limite en rien l'usage d'autres modems.

Les principales caractéristiques du modem recommandé pour la transmission de données à 4800 bit/s sur circuits loués sont les suivantes:

- a) possibilité de fonctionner selon le mode entièrement duplex ou semi-duplex;
- b) modulation de phase différentielle octovalente, avec fonctionnement synchrone;
- c) inclusion possible d'une voie de retour ayant une rapidité de modulation inférieure ou égale à 75 bauds dans chaque sens de transmission, l'utilisation de cette voie étant facultative;
- d) inclusion d'un égaliseur à réglage manuel.

2 Signaux de ligne

2.1 Fréquence porteuse: 1800 ± 1 Hz. Il n'est pas prévu de fréquences pilotes distinctes. Les niveaux de puissance utilisés seront conformes à ceux qu'indique la Recommandation V.2.

2.2 *Répartition de la puissance entre les voies d'aller et de retour*

S'il y a transmission simultanée dans le même sens de transmission pour la voie d'aller et pour la voie de retour, le niveau de puissance de la voie de retour sera inférieur de 6 dB à celui de la voie de données.

2.3 Le train de données à transmettre est divisé en groupes de trois bits consécutifs (tribits). Chaque tribit est codé sous la forme d'un changement de phase par rapport à la phase du tribit qui le précède immédiatement et constitue un élément de signal (voir le tableau 1/V.27). Au récepteur, les tribits sont décodés et les bits sont rassemblés dans leur ordre correct. Le chiffre de gauche du tribit est celui qui se présente le premier dans le train de données, lorsqu'il entre dans la partie modulateur du modem, en aval de l'embrouilleur.

3 Débit binaire et rapidité de modulation

Le débit binaire sera de 4800 bit/s $\pm 0,01\%$, c'est-à-dire que la rapidité de modulation sera de 1600 bauds $\pm 0,01\%$.

4 Tolérance sur la fréquence du signal reçu

Etant donné que la tolérance sur la fréquence porteuse à l'émetteur est de ± 1 Hz et en admettant une dérive maximale de ± 6 Hz sur la connexion entre modems, le récepteur doit pouvoir accepter des erreurs d'au moins ± 7 Hz sur les fréquences reçues.

5 Voie de retour

La rapidité de modulation, les fréquences caractéristiques, les tolérances, etc., sont celles que recommande la Recommandation V.23 pour la voie de retour. Cela n'exclut pas l'utilisation d'une voie de retour plus rapide pouvant fonctionner à 75 bauds et au-delà, et dont les fréquences caractéristiques soient les mêmes que celles de la voie de retour de la Recommandation V.23.

6 Circuits de jonction

6.1 Liste des circuits de jonction essentiels (voir le tableau 2/V.27)

TABLEAU 1/V.27

Tribit			Changement de phase (voir la remarque)
0	0	1	0°
0	0	0	45°
0	1	0	90°
0	1	1	135°
1	1	1	180°
1	1	0	225°
1	0	0	270°
1	0	1	315°

Remarque – Le changement de phase est le décalage de phase réel en ligne dans la région de transition située entre le milieu d'un élément de signal et le milieu de l'élément suivant.

TABLEAU 2/V.27

Circuit de jonction		Voie (de données) d'aller semi-duplex ou duplex (voir remarque 1)	
N°	Désignation	Sans voie de retour	Avec voie de retour
102	Terre de signalisation ou retour commun.....	X	X
103	Emission des données.....	X	X
104	Réception des données.....	X	X
105	Demande pour émettre.....	X	X
(voir la remarque 2)			
106	Prêt à émettre.....	X	X
107	Poste de données prêt.....	X	X
108/1	Connectez le poste de données sur la ligne.....	X	X
109	Détecteur de signaux reçus sur la voie de données.....	X	X
113	Base de temps pour les éléments de signal à l'émission (origine ETTD).....	X	X
114	Base de temps pour les éléments de signal à l'émission (origine ETCD).....	X	X
115	Base de temps pour les éléments de signal à la réception (origine ETCD).....	X	X
118	Emission des données sur la voie de retour.....		X
119	Réception des données sur la voie de retour.....		X
120	Transmettez le signal de ligne sur la voie de retour.....		X
121	Voie de retour prête.....		X
122	Détecteur du signal reçu en ligne sur la voie de retour.....		X

Remarque 1 – Tous les circuits de jonction indispensables et tous autres circuits mis en œuvre doivent être conformes aux spécifications fonctionnelles et satisfaire aux directives pour l'exploitation énoncées dans la Recommandation V.24. Tous les circuits de jonction marqués "X" doivent être convenablement terminés dans l'ETTD et l'ETCD conformément aux spécifications de la Recommandation pertinente relative aux caractéristiques électriques (voir le § 6.6).

Remarque 2 – N'est pas essentiel pour le fonctionnement duplex à quatre fils avec porteuse permanente.

6.2 Seuil et temps de réponse du circuit 109

Si le niveau du signal de ligne reçu devient inférieur ou égal à -31 dBm pendant plus de 10 ± 5 ms, le circuit 109 passe à l'état OUVERT. Si ce niveau devient supérieur ou égal à -26 dBm ± 1 dBm, le circuit 109 passe à l'état FERMÉ, au bout de:

- a) 13 ± 3 ms dans le cas de l'exploitation rapide,
- b) 100 à 1200 ms dans le cas de l'exploitation lente,

la valeur exacte dans ce dernier cas dépendant de l'application dont il s'agit. Les temps compris dans la gamme de 100 à 1200 ms peuvent être obtenus dans le cas du fonctionnement duplex à quatre fils avec porteuse permanente.

6.3 Temps de réponse du circuit 106

La durée qui s'écoule entre le passage du circuit 105 de l'état OUVERT à l'état FERMÉ et le passage du circuit 106 de l'état OUVERT à l'état FERMÉ sera, au choix, de 20 ± 3 ms, ou de 50 ± 20 ms.

6.4 Verrouillage en mode semi-duplex

L'ETCD, lorsqu'il fonctionne en mode semi-duplex sur une ligne à deux fils, doit maintenir les circuits suivants (s'ils sont utilisés):

- a) le circuit 104 à l'état binaire 1 et le circuit 109 à l'état OUVERT lorsque le circuit 105 est à l'état FERMÉ et, lorsqu'il convient de protéger le circuit 104 contre les signaux erronés, pendant une période de 150 ± 25 ms après le passage du circuit 105 de l'état FERMÉ à l'état OUVERT. L'emploi de ce délai supplémentaire est facultatif et dépend de considérations relatives au système;
- b) le circuit 119 à l'état binaire 1 et le circuit 122 à l'état OUVERT lorsque le circuit 120 est à l'état FERMÉ et, lorsqu'il convient de protéger le circuit 119 contre les signaux erronés, pendant un certain intervalle de temps après le passage du circuit 120 de l'état FERMÉ à l'état OUVERT. La durée de cet intervalle de temps sera déterminée ultérieurement. L'emploi de ce délai supplémentaire est facultatif et dépend de considérations relatives au système.

6.5 Condition de dérangement des circuits de jonction

(Voir le § 7 de la Recommandation V.28, pour la correspondance avec les types de détection des défaillances des récepteurs.)

6.5.1 L'ETTD doit interpréter un dérangement sur le circuit 107 comme un état OUVERT, en appliquant la détection de défaillance de type 1.

6.5.2 L'ETCD doit interpréter un dérangement sur les circuits 105 et 108 comme un état OUVERT, en appliquant la détection de défaillance de type 1.

6.5.3 Tous les autres circuits, non mentionnés ci-dessus, peuvent utiliser la détection de défaillance des types 0 ou 1.

6.6 Caractéristiques électriques des circuits de jonction

Il est recommandé d'utiliser les caractéristiques de la Recommandation V.28, ainsi que le plan d'affectation des broches du connecteur spécifié dans la norme ISO 2110.

Remarque – Les constructeurs pourront noter que l'objectif à long terme consiste à remplacer les caractéristiques électriques spécifiées dans la Recommandation V.28 et que la Commission d'études XVII a accepté d'entreprendre, pour application aux Recommandations de la série V, l'étude d'une interface entièrement symétrique plus efficace qui ramènera à un minimum le nombre des circuits de jonction.

7 Inclusion d'une horloge

Il convient d'inclure dans le modem des horloges pour fournir à l'équipement terminal de données la base de temps pour les éléments de signal à l'émission (circuit 114) et la base de temps pour les éléments de signal à la réception (circuit 115). On peut également engendrer la base de temps pour les éléments de signal à l'émission dans l'équipement terminal de données et la transmettre au modem par l'intermédiaire du circuit 113.

8 Signal de synchronisation

Pendant toute la durée de l'intervalle entre les passages des circuits 105 et 106 de l'état OUVERT à l'état FERMÉ, des signaux de synchronisation doivent – pour conditionner correctement le modem de réception – être engendrés par le modem d'émission. Ces signaux sont définis comme suit:

- a) signaux servant à assurer les fonctions fondamentales du démodulateur;
- b) signaux servant à établir la synchronisation de l'embrouilleur.

Les signaux de synchronisation sont constitués d'inversions de phase (180 degrés) transmises en ligne pendant 9 ± 1 ms, suivies de "1" permanent à l'entrée de l'embrouilleur [cas b)]. L'état prévu au cas b) sera maintenu tant que le circuit 106 n'aura pas passé de l'état OUVERT à l'état FERMÉ.

9 Caractéristiques des signaux de ligne

Le spectre d'énergie sera en cosinus surélevé à 50%, avec équirépartition entre le récepteur et l'émetteur.

10 Embrouilleur

Le modem comprendra un embrouilleur-désembrouilleur autosynchronisateur ayant pour polynôme générateur:

$$1 + x^{-6} + x^{-7}$$

avec des protections supplémentaires contre des schémas récurrents de 1, 2, 3, 4, 6, 9 et 12 bits. L'appendice I en indique la disposition logique.

A l'émission, l'embrouilleur divisera effectivement le polynôme du message, dont la séquence de données d'entrée représente les coefficients dans l'ordre descendant, par le polynôme générateur de l'embrouilleur, cela afin d'engendrer la séquence transmise; à la réception, le polynôme reçu, dont la séquence des données reçues représente les coefficients dans l'ordre descendant, sera multiplié par le polynôme générateur de l'embrouilleur, cela afin de rétablir la séquence du message.

Le détail des processus d'embrouillage et de désembrouillage est décrit dans l'appendice I.

11 Egaliseur

Le récepteur devra comporter un égaliseur à réglage manuel, qui soit capable de compenser la distorsion d'amplitude et celle de temps de propagation de groupe dans les limites de la Recommandation M.1020 [1]. L'émetteur devra être capable d'émettre une séquence d'égalisation, et le récepteur devra être muni d'un dispositif indiquant que les commandes de l'égaliseur sont correctement réglées. La séquence d'égalisation sera engendrée par l'application d'une série continue de "1" à l'entrée de l'embrouilleur d'émission défini ci-dessus.

12 Autres méthodes éventuelles d'égalisation et d'embrouillage

La présente Recommandation n'interdit pas l'utilisation éventuelle d'autres méthodes d'égalisation, comme, par exemple, les égaliseurs d'émission à réglage manuel, à utiliser dans de tels réseaux ainsi que dans des réseaux poste à poste desservant des stations non surveillées.

Ces méthodes, ainsi que leur incorporation dans le modem, devraient faire l'objet de nouvelles études, de même que le nouvel embrouilleur.

Remarque – Pour les modems à égaliseur à adaptation automatique, se référer à la Recommandation V.27 bis.

13 A titre d'information pour les constructeurs, il est signalé:

- que ce modem ne doit comporter aucun réglage du niveau d'émission ni de la sensibilité de réception qui soit accessible à l'opérateur;
- qu'aucun débit de remplacement n'a été indiqué du fait que le débit approprié serait 3200 bit/s, lequel n'est pas un débit permis; enfin
- que le circuit 108/2 n'a pas été inscrit dans la liste des circuits de jonction, car on estime que le modem ne se prêterait pas à l'utilisation sur le réseau avec commutation avant qu'un égaliseur automatique ait été recommandé.

APPENDICE I

(à la Recommandation V.27)

Description détaillée des processus d'embrouillage et de désembrouillage

I.1 Embrouillage

Le polynôme du message est divisé par le polynôme générateur $1 + x^{-6} + x^{-7}$ (voir la figure I-1/V.27). Les coefficients du quotient, pris dans l'ordre descendant, constituent la séquence de données à transmettre.

La séquence de bits transmise fait l'objet d'une recherche continue, dans une gamme de 45 bits. Cette recherche porte sur les séquences de la forme:

$$p(x) = \sum_{i=0}^{32} a_i x^i$$

formule dans laquelle

$$a_i = 1 \text{ ou } 0 \text{ et } a_i = a_{i+9} \text{ ou } a_{i+12}$$

Lorsqu'une telle séquence se présente, le bit qui la suit immédiatement est inversé avant d'être transmis.

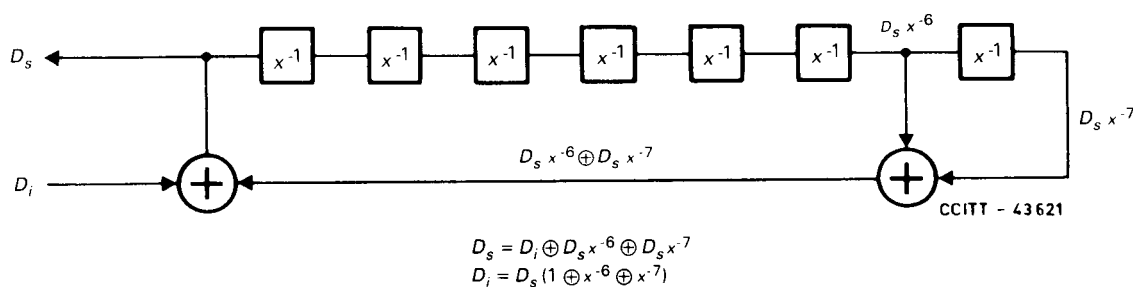


FIGURE I-1/V.27

I.2 Désembrouillage

A la réception, la séquence de bits à l'arrivée fait l'objet d'une recherche continue, dans une gamme de 45 bits. Cette recherche porte sur les séquences de la forme $p(x)$. Lorsqu'une telle séquence se présente, le bit qui la suit immédiatement est inversé. Le polynôme représenté par la séquence résultante est alors multiplié par le polynôme générateur $1 + x^{-6} + x^{-7}$ de manière à reconstituer le polynôme de message. Les coefficients de ce dernier, pris dans l'ordre descendant, forment la séquence des données de sortie.

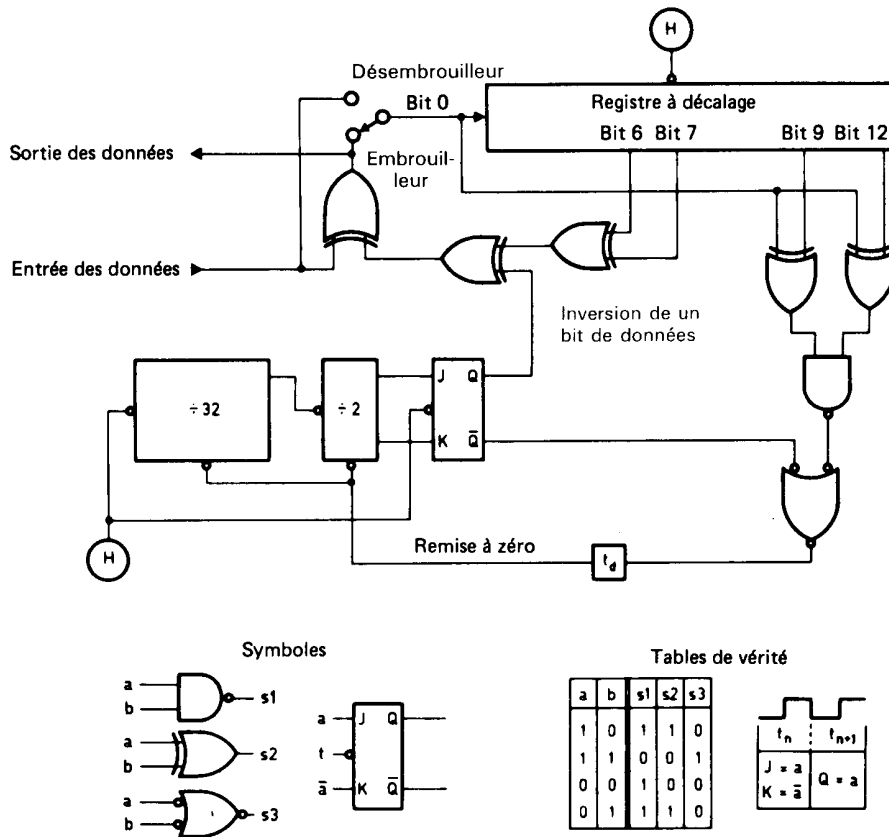
I.3 Eléments du processus d'embrouillage

Le facteur $1 + x^{-6} + x^{-7}$ donne un caractère aléatoire aux données transmises sur une séquence longue de 127 bits.

L'égalité $a_i = a_{i+9}$ du polynôme $p(x)$ interdit que des schémas récurrents de 1, 3 et 9 bits se produisent pendant plus de 42 bits successifs.

L'égalité $a_i = a_{i+12}$ du polynôme $p(x)$ interdit que des schémas récurrents de 2, 4, 6 et 12 bits se produisent pendant plus de 45 bits successifs.

I.4 La figure I-2/V.27 n'est donnée qu'à titre indicatif, car en utilisant une autre technique la disposition logique en serait peut-être différente.



CCITT-43630

- Remarque 1* – \textcircled{H} désigne le signal d'horloge qui est actif sur sa transition négative.
- Remarque 2* – Il existe un retard de propagation dû aux circuits physiques, représenté par t_d sur le fil «NON REMISE À ZÉRO», entre une transition négative de \textcircled{H} et la fin de l'état 0 sur ce fil; ainsi la première coïncidence entre un bit 0 et un bit 9 ou un bit 12 détectée n'est pas prise en compte par le compteur.
- Remarque 3* – On utilise la même convention de tension pour les signaux de données et les circuits logiques sur le schéma.

FIGURE I-2/V. 27

Un exemple de schéma d'embrouilleur et désembrouilleur

Référence

- [1] Recommandation du CCITT *Caractéristiques des circuits internationaux loués de qualité spéciale avec adaptation spéciale sur la largeur de bande*, tome IV, Rec. M.1020