



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

UIT-T

SECTOR DE NORMALIZACIÓN
DE LAS TELECOMUNICACIONES
DE LA UIT

G.824

(03/2000)

SERIE G: SISTEMAS Y MEDIOS DE TRANSMISIÓN,
SISTEMAS Y REDES DIGITALES

Sistemas de transmisión digital – Redes digitales –
Objetivos de calidad y disponibilidad

**Control de la fluctuación de fase y de la
fluctuación lenta de fase en las redes digitales
basadas en la jerarquía de 1544 kbit/s**

Recomendación UIT-T G.824

(Anteriormente Recomendación del CCITT)

RECOMENDACIONES UIT-T DE LA SERIE G
SISTEMAS Y MEDIOS DE TRANSMISIÓN, SISTEMAS Y REDES DIGITALES

CONEXIONES Y CIRCUITOS TELEFÓNICOS INTERNACIONALES	G.100–G.199
CARACTERÍSTICAS GENERALES COMUNES A TODOS LOS SISTEMAS ANALÓGICOS DE PORTADORAS	G.200–G.299
CARACTERÍSTICAS INDIVIDUALES DE LOS SISTEMAS TELEFÓNICOS INTERNACIONALES DE PORTADORAS EN LÍNEAS METÁLICAS	G.300–G.399
CARACTERÍSTICAS GENERALES DE LOS SISTEMAS TELEFÓNICOS INTERNACIONALES EN RADIOENLACES O POR SATÉLITE E INTERCONEXIÓN CON LOS SISTEMAS EN LÍNEAS METÁLICAS	G.400–G.449
COORDINACIÓN DE LA RADIOTELEFONÍA Y LA TELEFONÍA EN LÍNEA	G.450–G.499
EQUIPOS TERMINALES	G.700–G.799
REDES DIGITALES	G.800–G.899
Generalidades	G.800–G.809
Objetivos de diseño para las redes digitales	G.810–G.819
Objetivos de calidad y disponibilidad	G.820–G.829
Funciones y capacidades de la red	G.830–G.839
Características de las redes con jerarquía digital síncrona	G.840–G.849
Gestión de red de transporte	G.850–G.859
Integración de los sistemas de satélite y radioeléctricos con jerarquía digital síncrona	G.860–G.869
Redes ópticas de transporte	G.870–G.879
SECCIONES DIGITALES Y SISTEMAS DIGITALES DE LÍNEA	G.900–G.999

Para más información, véase la Lista de Recomendaciones del UIT-T.

Recomendación UIT-T G.824

Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía de 1544 kbit/s

Resumen

Esta Recomendación UIT-T especifica los límites de red máximos de la fluctuación de fase y la fluctuación lenta de fase que no deberán ser rebasados en las interfaces de red jerárquicas de transporte y de señalización y la tolerancia mínima de equipo a la fluctuación de fase y la fluctuación lenta de fase que deberá proporcionarse en toda interfaz jerárquicas de transporte o sincronización.

Los requisitos de las características de fluctuación de fase y fluctuación lenta de fase especificados en esta Recomendación UIT-T deben ser observados con el fin de asegurar la interoperabilidad de los equipos construidos por diferentes fabricantes y una calidad de funcionamiento satisfactoria de la red.

Orígenes

La Recomendación UIT-T G.824, revisada por la Comisión de Estudio 13 (1997-2000) del UIT-T, fue aprobada por el procedimiento de la Resolución 1 de la CMNT el 10 de marzo de 2000.

Palabras clave

Fluctuación de fase a la salida, fluctuación lenta de fase a la salida, límites de red, relojes, sincronización, temporización, tolerancia a la fluctuación de fase a la entrada, tolerancia a la fluctuación lenta de fase a la entrada.

PREFACIO

La UIT (Unión Internacional de Telecomunicaciones) es el organismo especializado de las Naciones Unidas en el campo de las telecomunicaciones. El UIT-T (Sector de Normalización de las Telecomunicaciones de la UIT) es un órgano permanente de la UIT. Este órgano estudia los aspectos técnicos, de explotación y tarifarios y publica Recomendaciones sobre los mismos, con miras a la normalización de las telecomunicaciones en el plano mundial.

La Conferencia Mundial de Normalización de las Telecomunicaciones (CMNT), que se celebra cada cuatro años, establece los temas que han de estudiar las Comisiones de Estudio del UIT-T, que a su vez producen Recomendaciones sobre dichos temas.

La aprobación de Recomendaciones por los Miembros del UIT-T es el objeto del procedimiento establecido en la Resolución 1 de la CMNT.

En ciertos sectores de la tecnología de la información que corresponden a la esfera de competencia del UIT-T, se preparan las normas necesarias en colaboración con la ISO y la CEI.

NOTA

En esta Recomendación, la expresión "Administración" se utiliza para designar, en forma abreviada, tanto una administración de telecomunicaciones como una empresa de explotación reconocida de telecomunicaciones.

PROPIEDAD INTELECTUAL

La UIT señala a la atención la posibilidad de que la utilización o aplicación de la presente Recomendación suponga el empleo de un derecho de propiedad intelectual reivindicado. La UIT no adopta ninguna posición en cuanto a la demostración, validez o aplicabilidad de los derechos de propiedad intelectual reivindicados, ya sea por los miembros de la UIT o por terceros ajenos al proceso de elaboración de Recomendaciones.

En la fecha de aprobación de la presente Recomendación, la UIT no ha recibido notificación de propiedad intelectual, protegida por patente, que puede ser necesaria para aplicar esta Recomendación. Sin embargo, debe señalarse a los usuarios que puede que esta información no se encuentre totalmente actualizada al respecto, por lo que se les insta encarecidamente a consultar la base de datos sobre patentes de la TSB.

© UIT 2001

Es propiedad. Ninguna parte de esta publicación puede reproducirse o utilizarse, de ninguna forma o por ningún medio, sea éste electrónico o mecánico, de fotocopia o de microfilm, sin previa autorización escrita por parte de la UIT.

ÍNDICE

Página

1	Alcance	1
2	Referencias.....	1
3	Definiciones	2
4	Abreviaturas.....	3
5	Límites de red para la fluctuación de fase y la fluctuación lenta de fase en interfaces de tráfico.....	4
5.1	Límites de la fluctuación de fase.....	4
5.2	Límites de la fluctuación lenta de fase.....	5
5.2.1	Interfaz de red síncrona a 1544 kbit/s.....	6
5.2.2	Interfaz de red síncrona a 44 736 kbit/s.....	6
5.3	Estados transitorios de fase.....	6
6	Límites de red para la fluctuación de fase y la fluctuación lenta de fase en interfaces de sincronización.....	7
6.1	Límites de red para la fluctuación de fase.....	7
6.2	Límites de red para la fluctuación lenta de fase.....	7
6.2.1	Salida de reloj de referencia primario.....	7
6.2.2	Interfaz de referencia a 1544 kbit/s.....	8
7	Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase en interfaces de red	10
7.1	Principios básicos de la especificación.....	10
7.2	Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada de tráfico.....	10
7.2.1	Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase a 1544 kbit/s	11
7.2.2	Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase a la entrada de 6312 kbit/s.....	12
7.2.3	Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase a la entrada de 32 064 kbit/s.....	13
7.2.4	Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase a la entrada de 44 736 kbit/s.....	14
7.2.5	Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase a la entrada de 97 728 kbit/s.....	15
7.3	Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada de reloj.....	16
Anexo A	Modelos de referencia de fluctuación lenta de fase y presupuestos de fluctuación lenta de fase.....	17
A.1	Acumulación de la fluctuación lenta de fase de 1544 kbit/s.....	17

	Página
A.1.1 Acumulación de la fluctuación lenta de fase de la señal a 1544 kbit/s e hipótesis utilizadas en el modelo de simulación de deslizamientos	18
A.2 Acumulación de la fluctuación lenta de fase para señales de 44 736 kbit/s	20

Introducción y antecedentes

En una red de transporte, la fluctuación de fase y la fluctuación lenta de fase se acumulan en los trayectos de transmisión de datos de acuerdo con las características de generación y de transferencia de la fluctuación de fase y de la fluctuación lenta de fase de cada equipo interconectado. Estos equipos pueden incluir, por ejemplo, multiplexores/demultiplexores, transconectores y sistemas de línea de diferentes tipos.

Una cantidad excesiva de fluctuación de fase y de fluctuación lenta de fase puede afectar adversamente tanto a las señales digitales (por ejemplo, por generación de errores de bit, deslizamientos no controlados y otras anomalías), como a las señales analógicas (por ejemplo, por una modulación de fase no deseada de la señal transmitida). Las consecuencias de esas degradaciones dependerán, en general, del servicio concreto que se transporta y de los equipos de terminación o adaptación que intervienen.

Por consiguiente, es necesario fijar límites a la cantidad máxima de fluctuación de fase y de fluctuación lenta de fase en las interfaces de red, para garantizar una calidad adecuada de las señales transmitidas y un diseño adecuado de los equipos.

Recomendación UIT-T G.824

Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía de 1544 kbit/s

1 Alcance

Esta Recomendación UIT-T especifica los parámetros pertinentes y sus valores límites adecuados para controlar eficazmente la cantidad de fluctuación de fase y de fluctuación lenta de fase presentes en las interfaces de nodo de red (NNI, *network-node interface*) de la jerarquía digital síncrona (SDH, *synchronous digital hierarchy*) y de la jerarquía digital plesiócrona (PDH, *plesiochronous digital hierarchy*) basada en la jerarquía de 1544 kbit/s.

Una cantidad excesiva de fluctuación de fase y de fluctuación lenta de fase puede afectar adversamente tanto a las señales digitales (generación de errores de bit, deslizamientos no controlados), como a las señales analógicas (modulación de fase no deseada de la señal transmitida). Por consiguiente, es necesario fijar límites a la cantidad máxima de fluctuación de fase y de fluctuación lenta de fase en las interfaces de red, con el fin de garantizar una calidad adecuada de las señales transmitidas.

Esta Recomendación UIT-T tiene por objeto definir los parámetros y sus valores adecuados para controlar eficazmente la cantidad de fluctuación de fase y fluctuación lenta de fase presentes en las interfaces de red de la jerarquía digital plesiócrona.

Las características eléctricas de las interfaces se describen en la Recomendación UIT-T G.703.

Los principios del control de la fluctuación de fase y de la fluctuación lenta de fase responden a la necesidad de:

- a) recomendar límites de red máximos que no deben rebasarse en ninguna interfaz jerárquica (es decir, límites de la generación y de la transferencia de la fluctuación de fase y de la fluctuación lenta de fase, y límites de la tolerancia a la fluctuación de fase y a la fluctuación lenta de fase);
- b) recomendar un marco coherente para la especificación de los distintos equipos digitales;
- c) facilitar informaciones y directrices suficientes para que las organizaciones pertinentes puedan medir y estudiar la acumulación de la fluctuación de fase y de la fluctuación lenta de fase en cualquier configuración de red.

2 Referencias

Las siguientes Recomendaciones del UIT-T y otras referencias contienen disposiciones que, mediante su referencia en este texto, constituyen disposiciones de la presente Recomendación. Al efectuar esta publicación, estaban en vigor las ediciones indicadas. Todas las Recomendaciones y otras referencias son objeto de revisiones por lo que se preconiza que los usuarios de esta Recomendación investiguen la posibilidad de aplicar las ediciones más recientes de las Recomendaciones y otras referencias citadas a continuación. Se publica periódicamente una lista de las Recomendaciones UIT-T actualmente vigentes.

- [1] Recomendación UIT-T G.703 (1998), *Características físicas y eléctricas de las interfaces digitales jerárquicas*.
- [2] Recomendación CCITT G.743 (1988), *Equipo multiplex digital de segundo orden que funciona a 6312 kbit/s y utiliza justificación positiva*.

- [3] Recomendación CCITT G.752 (1988), *Características de los equipos múltiplex digitales basados en la velocidad binaria de segundo orden de 6312 kbit/s con justificación positiva.*
- [4] Recomendación UIT-T G.783 (1997), *Características de los bloques funcionales del equipo de la jerarquía digital síncrona.*
- [5] Recomendación CCITT G.801 (1988), *Modelos de transmisión digital.*
- [6] Recomendación UIT-T G.803 (2000), *Arquitecturas de redes de transporte basadas en la jerarquía digital síncrona.*
- [7] Recomendación UIT-T G.810 (1996), *Definiciones y terminología para redes de sincronización.*
- [8] Recomendación UIT-T G.811 (1997), *Características de temporización de los relojes de referencia primarios.*
- [9] Recomendación UIT-T G.812 (1998), *Requisitos de temporización de relojes subordinados adecuados para utilización como relojes de nodo en redes de sincronización.*
- [10] Recomendación UIT-T G.813 (1996), *Características de temporización de relojes subordinados de equipos de la jerarquía digital síncrona.*
- [11] Recomendación CCITT G.822 (1988), *Objetivos de tasa de deslizamientos controlados en una conexión digital internacional.*
- [12] Recomendación UIT-T G.823 (2000), *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía de 2048 kbit/s.*
- [13] Recomendación UIT-T G.825 (2000), *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía digital síncrona.*
- [14] Recomendación UIT-T G.957 (1999), *Interfaces ópticas para equipos y sistemas basados en la jerarquía digital síncrona.*
- [15] Recomendación UIT-T I.431 (1993), *Especificación de la capa 1 de la interfaz usuario-red a velocidad primaria.*
- [16] Recomendación UIT-T O.150 (1996), *Requisitos generales para la instrumentación de mediciones de la calidad de funcionamiento de equipos de transmisión digital.*
- [17] Recomendación UIT-T O.171 (1997), *Aparato de medida de la fluctuación de fase y de la fluctuación lenta de fase de la temporización para sistemas digitales basados en la jerarquía digital plesiócrona.*
- [18] Recomendación UIT-T O.172 (1999), *Aparato de medida de la fluctuación de fase y de la fluctuación lenta de fase para sistemas digitales basados en la jerarquía digital síncrona.*
- [19] Recomendación UIT-T Q.541 (1993), *Objetivos de diseño de las centrales digitales – Generalidades.*

3 Definiciones

En esta Recomendación UIT-T se definen los términos siguientes. En la Recomendación UIT-T G.810 se proporcionan definiciones adicionales relativas a las redes de sincronización.

3.1 interfaz síncrona: Para los fines de esta Recomendación UIT-T, en una interfaz síncrona, por definición, la velocidad binaria de la interfaz se deriva de una fuente que puede ser rastreada en último término hasta un reloj de referencia primario.

3.2 interfaz asíncrona: Estas interfaces proporcionan una señal de salida con una frecuencia que no puede ser rastreada hasta un reloj de referencia primario y que satisface los requisitos de desplazamiento de frecuencia indicados en la Recomendación UIT-T G.703.

3.3 interfaz de tráfico: Estas interfaces pueden ser síncronas (es decir, normalmente regidas por reloj de referencia primario) o asíncronas (es decir, interfaces que cumplen los requisitos de desplazamiento de frecuencia de la Recomendación UIT-T G.703) y los límites de red se especifican utilizando el parámetro máximo error relativo en el intervalo de tiempo (MRTIE, *maximum relative time interval error*) descrito en esta Recomendación UIT-T. La tolerancia a la fluctuación de fase/fluctuación lenta de fase a la entrada se especifica también en la presente Recomendación UIT-T. Hay tres modalidades diferentes de interfaces de tráfico, a saber:

- a) La interfaz no puede o no tiene que proporcionar sincronización. Un ejemplo de esta interfaz es una que soporte solamente señales PDH a 44 736 kbit/s de acuerdo con la Recomendación UIT-T G.703.
- b) La interfaz no puede proporcionar sincronización al nivel de calidad de funcionamiento definido, pero, no obstante, se utiliza para proporcionar temporización a otros elementos de red como equipos terminales, concentradores distantes, etc. Son ejemplos de estas interfaces las de señales PDH a 1544 y 44 736 kbit/s transportadas por SDH, que pueden estar sometidas a reajustes de punteros. La Recomendación UIT-T G.803 recomienda que estas interfaces no se utilicen para sincronización.
- c) La interfaz puede proporcionar sincronización al nivel de calidad de funcionamiento definido, en cuyo caso es, por definición, una interfaz de sincronización.

3.4 interfaz de sincronización: Estas interfaces son síncronas (es decir, normalmente están regidas por un reloj de referencia primario) y son adecuadas para los relojes de las redes de temporización [unidades de suministro de sincronización (SSU, *synchronization supply unit*) y relojes de equipos de SDH (SEC, *SDH equipment clock*)]. Los límites de red para las interfaces de sincronización se especifican utilizando los parámetros máximo error en el intervalo de tiempo (MTIE, *maximum time interval error*) y desviación de tiempo (TDEV, *time deviation*) con valores indicados en esta Recomendación UIT-T. La tolerancia a la fluctuación de fase/fluctuación lenta de fase a la entrada de puertos de equipos de reloj se especifica en la Recomendación UIT-T G.812 (para equipos que contienen una función SSU) y en la opción 2 de la Recomendación UIT-T G.813 (para equipos que contienen una función SEC).

3.5 estados transitorios de fase: Perturbaciones de la fase, con una duración limitada, que se observan en las interfaces de sincronización y en las interfaces de tráfico, y que pueden deberse a la conmutación de relojes o a reajustes de punteros. La duración de los estados transitorios de fase causados por la conmutación de relojes depende del reloj que interviene. El estado transitorio de un reloj conforme a la Recomendación UIT-T G.813 puede tener una duración en la gama de milisegundos a segundos, mientras que el estado transitorio de un reloj conforme a la Recomendación UIT-T G.812 puede durar horas. La duración de los estados transitorios de fase debidos a reajustes de punteros no está definida en este momento, pero se espera que sea del orden de segundos. Los estados transitorios de fase se especifican por un valor máximo de la desviación de fase y un valor máximo del desplazamiento de frecuencia temporal.

4 Abreviaturas

En esta Recomendación UIT-T se utilizan las siguientes siglas.

AU-n	Unidad administrativa, nivel n (<i>administrative unit, level n</i>)
FPM	Modulación de centelleo de fase (<i>flicker phase modulation</i>)
MRTIE	Máximo error relativo en el intervalo de tiempo (<i>maximum relative time interval error</i>)
MTIE	Máximo error en el intervalo de tiempo (<i>maximum time interval error</i>)
NE	Elemento de red (<i>network element</i>)
NNI	Interfaz de nodo de red (<i>network node interface</i>)

PDH	Jerarquía digital plesiócrona (<i>plesiochronous digital hierarchy</i>)
PRBS	Secuencia binaria pseudoaleatoria (<i>pseudo-random binary sequence</i>)
PRC	Reloj de referencia primario (<i>primary reference clock</i>)
SDH	Jerarquía digital síncrona (<i>synchronous digital hierarchy</i>)
SEC	Reloj de equipo de SDH (<i>SDH equipment clock</i>)
SSU	Unidad de suministro de sincronización (<i>synchronization supply unit</i>)
STM-N	Módulo de transporte síncrono, nivel n (<i>synchronous transport module, level n</i>)
TDEV	Desviación de tiempo (<i>time deviation</i>)
UI	Intervalo unitario (<i>unit interval</i>)
UIpp	Intervalo unitario, cresta a cresta (<i>unit interval – peak-to-peak</i>)
UIT-T	Unión Internacional de Telecomunicaciones – Sector de Normalización de las Telecomunicaciones
VC	Contenedor virtual (<i>virtual container</i>)
WFM	Modulación de frecuencia por ruido blanco (<i>white frequency modulation</i>)

5 Límites de red para la fluctuación de fase y la fluctuación lenta de fase en interfaces de tráfico

5.1 Límites de la fluctuación de fase

La especificación de valores máximos permisibles de la fluctuación de fase a la salida en interfaces de red jerárquicas es necesaria para poder interconectar componentes de redes digitales (secciones de línea, equipos múltiplex, centrales) y establecer un trayecto o una conexión digital. Estos límites deben cumplirse cualquiera que sea el número de componentes de red interconectados que precedan a la interfaz. Se pretende que los límites sean compatibles con la tolerancia mínima a la fluctuación de fase de todos los equipos que funcionan en el mismo nivel jerárquico. Obsérvese que los puertos de entrada de reloj pueden tener diferentes requisitos, como se expresa en 7.2.1.

Existe una estrecha relación entre los límites de red y la tolerancia a la entrada, por lo que las frecuencias de corte del filtro de medición de la fluctuación de fase indicadas en el cuadro 1 tienen los mismos valores que las frecuencias de esquina de la máscara de tolerancia a la fluctuación de fase indicadas en 7.2. Los límites representan los límites máximos permisibles de la fluctuación de fase a la salida en interfaces jerárquicas de una red digital. En aquellas circunstancias en las que la amplitud máxima permisible de la fluctuación de fase se produce en una interfaz entre dos países, se deja a la discreción de las Administraciones nacionales la aplicación de las medidas correctivas adecuadas. No es probable que esta situación ocurra con frecuencia.

En el caso de equipos que no están controlados por un sistema de sincronización de red, sino por un reloj autónomo (por ejemplo, un oscilador de cuarzo), en las especificaciones de equipo pertinentes se pueden especificar valores más estrictos de la fluctuación de fase a la salida. Son ejemplos el multiplexor/demultiplexor en la Recomendación UIT-T G.734 y, el acceso a velocidad primaria en la Recomendación UIT-T I.431.

Los montajes para la medición de la fluctuación de fase a la salida en una interfaz digital se ilustran en la Recomendación UIT-T O.172. En el cuadro 1 se presentan los valores concretos de los límites de fluctuación de fase y de las frecuencias de corte del filtro. Los filtros de medición paso alto del cuadro 1 tienen una característica de un solo orden y un régimen de caída de 20 dB/década. Los filtros de medición paso bajo tienen una característica Butterworth lo más uniforme posible y un régimen de caída de –20 dB/década. En la Recomendación UIT-T O.172 se presentan otras

especificaciones de la respuesta de frecuencia de la función de medición de la fluctuación de fase, tales como la exactitud del filtro de medición y los polos adicionales permitidos de los filtros. En particular, la fluctuación de fase en afluentes PDH que pasan a la SDH debe medirse con el equipo de prueba conforme a la Recomendación UIT-T O.172 habida cuenta de la naturaleza inhabitual de la fluctuación de fase debida a los reajustes de punteros.

Los requisitos de fluctuación de fase y fluctuación lenta de fase que deberá cumplir una interfaz variarán según que la señal en la interfaz se utilice para transportar tráfico, para transportar sincronización, o para transportar tráfico y sincronización. Cuando una señal se utiliza para transportar sincronización se aplica el límite de fluctuación lenta de fase indicado en la figura 3.

Cuadro 1/G.824 – Fluctuación de fase máxima permisible en interfaces de tráfico

Velocidad binaria (kbit/s)	Anchura de banda del filtro de medición entre frecuencias de -3 dB (Hz)	Amplitud de cresta a cresta (UIpp)
1544	10 a 40 k	5,0
	8 a 40 k	0,1
6312	10 a 60 k	5,0
	3 a 60 k	0,1 (nota 1)
32 064	10 a 400 k	5,0
	8 a 400 k	0,1 (nota 1)
44 736	10 a 400 k	5,0
	30 a 400 k	0,1
97 728	10 a 1000 k	5,0
	240 a 1000 k	0,1
NOTA 1 – Este valor queda en estudio.		
NOTA 2 – 1544 kbit/s 1 UI = 647 ns		
6312 kbit/s 1 UI = 158 ns		
32 064 kbit/s 1 UI = 31,1 ns		
44 736 kbit/s 1 UI = 22,3 ns		
97 728 kbit/s 1 UI = 10,2 ns.		

5.2 Límites de la fluctuación lenta de fase

Las especificaciones de la fluctuación lenta de fase a la salida de nodos de redes síncronas son necesarias para asegurar una calidad de funcionamiento satisfactoria de la red (por ejemplo, en lo concerniente a deslizamientos, ráfagas de errores). Para los nodos de red se especifican los siguientes límites, basados en el supuesto de que a la línea que transmite la información de temporización se le aplica una señal de sincronización no ideal (afectada por fluctuación de fase, fluctuación lenta de fase, desviaciones de frecuencia y otras degradaciones).

Además de respetar los límites de fluctuación lenta de fase especificados en la presente Recomendación UIT-T, las señales de 1544 kbit/s y 44 736 kbit/s deben respetar los límites de frecuencia indicados en la Recomendación UIT-T G.703.

Los métodos de medición del MTIE y del MRTIE se examinan en el apéndice II/G.823.

5.2.1 Interfaz de red síncrona a 1544 kbit/s

En la interfaz de red, la fluctuación lenta de fase de una señal de red de 1544 kbit/s no excederá un MTIE (τ) de 28 UI (18 μ s) para $\tau = 24$ horas. Tampoco excederá un MTIE (τ) de 13 UI (8,4 μ s) para $\tau = 15$, minutos (véase el cuadro 2).

Cuadro 2/G.824 – Interfaz de red síncrona para la velocidad de 1544 kbit/s

Intervalo de observación, τ (segundos)	MTIE (μ s)
$\tau \leq 900$	8,4
$900 < \tau \leq 86\ 400$	18,0

5.2.2 Interfaz de red síncrona a 44 736 kbit/s

La fluctuación lenta de fase de una señal de red a 44 736 kbit/s no excederá los límites de MRTIE indicados en el cuadro 3 y representados en la figura 1.

Cuadro 3/G.824 – Límite de la fluctuación lenta de fase para la interfaz de red a 44 736 kbit/s

Intervalo de observación, τ (segundos)	MTIE (τ) (ns)
$0,1 < \tau \leq 0,195$	7700τ
$0,195 < \tau \leq 5200$	$1400 + 230 \tau^{0,5}$
$5200 < \tau$	18 000

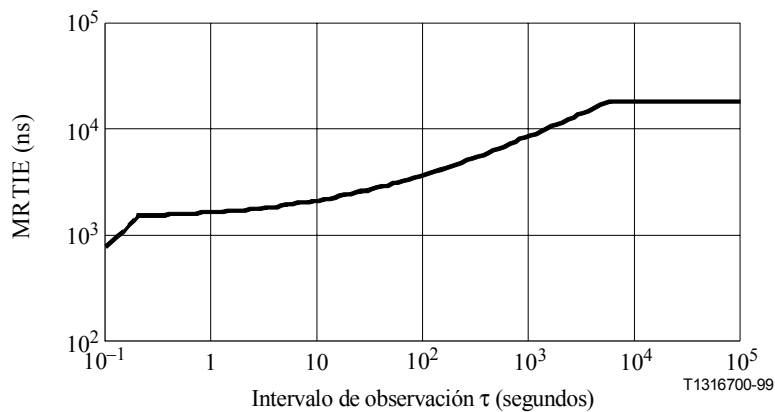


Figura 1/G.824 – Límite de la fluctuación lenta de fase para la interfaz de red a 44 736 kbit/s

5.3 Estados transitorios de fase

En la interfaz de red, durante los estados transitorios de fase (debidos típicamente a reajustes de la sincronización de la red), la desviación de fase no será superior a 1 μ s, y la frecuencia de la señal no se apartará de la frecuencia nominal por más de 61 ppm. Se espera que los estados transitorios de fase sólo aparezcan en raras ocasiones.

6 Límites de red para la fluctuación de fase y la fluctuación lenta de fase en interfaces de sincronización

Para sincronización de redes digitales basadas en la jerarquía de 1544 kbit/s se utilizan dos tipos de señales: señales a 1544 kbit/s y señales del módulo de transporte síncrono de nivel N (STM-N). En esta cláusula se dan los límites de las señales a 1544 kbit/s utilizadas para sincronización; los límites de las señales STM-N utilizadas para el transporte de sincronización se dan en la Recomendación UIT-T G.825.

6.1 Límites de red para la fluctuación de fase

Los límites de red para la fluctuación de fase de las señales a 1544 kbit/s utilizadas para sincronización son los mismos indicados para la fluctuación de fase de las señales de tráfico a 1544 kbit/s (véase 5.1).

6.2 Límites de red para la fluctuación lenta de fase

6.2.1 Salida de reloj de referencia primario

El límite de red para la fluctuación lenta de fase que puede generarse en la interfaz de salida de un reloj de referencia primario (PRC, *primary reference clock*) se indica en el cuadro 4. Véase también la figura 2.

Cuadro 4/G.824 – Límite de MTIE a la salida de un PRC

Intervalo de observación, τ (segundos)	MTIE (ns)
$0,05 < \tau \leq 1000$	$10 + 0,29 \tau$
$1000 < \tau$	$290 + 0,01 \tau$

NOTA – La región $\tau < 0,05$ segundos corresponde a variaciones de fase con componentes espectrales mayores que 10 Hz.

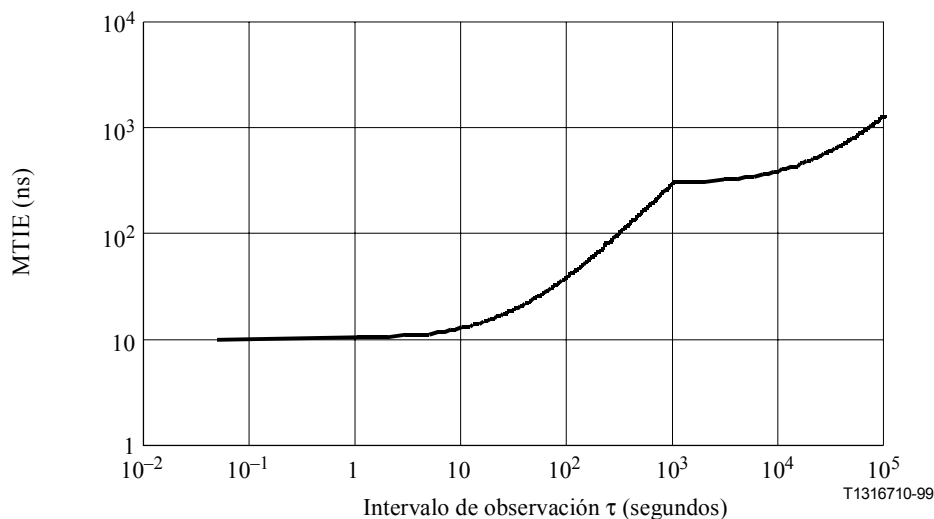


Figura 2/G.824 – Límite de MTIE a la salida de un reloj de referencia primario

6.2.2 Interfaz de referencia a 1544 kbit/s

El límite de red para la fluctuación lenta de fase que puede generarse a la salida de una interfaz a 1544 kbit/s se indica en el cuadro 5.

Cuadro 5/G.824 – Límite de MTIE para señales de referencia a 1544 kbit/s

Intervalo de observación, τ (segundos)	MTIE (ns)
$0,05 \leq \tau \leq 280$	$300 + 2,5 \tau$
$280 < \tau$	$997 + 0,01 \tau$

La especificación global resultante se ilustra en la figura 3.

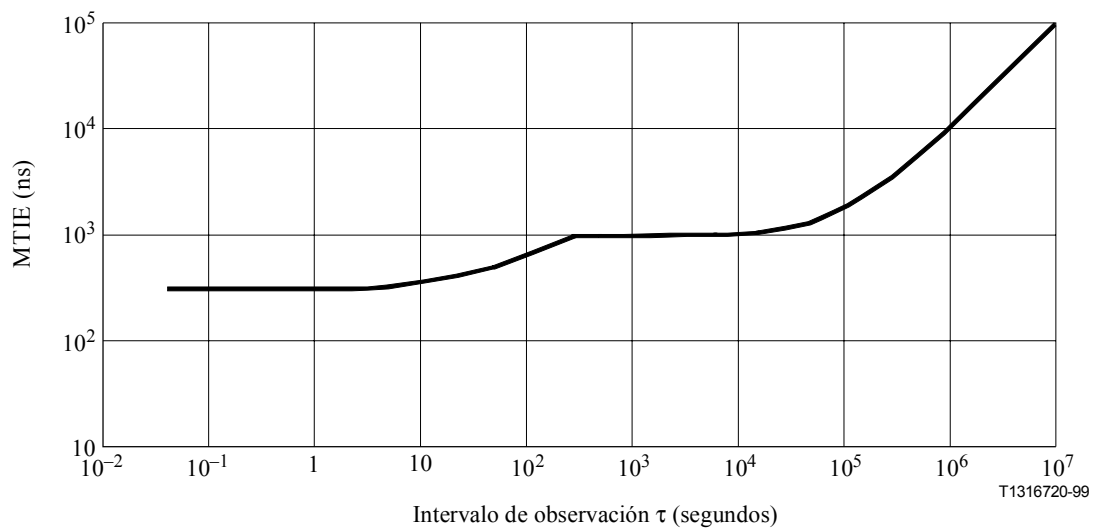


Figura 3/G.824 – Límite de MTIE para señales de referencia a 1544 kbit/s

La TDEV para un intervalo de observación de τ segundos no excederá la máscara indicada en el cuadro 6.

Cuadro 6/G.824 – Límite de TDEV para señales de referencia a 1544 kbit/s

Intervalo de observación, τ (segundos)	TDEV (ns)
$0,05 < \tau \leq 10$	100
$10 < \tau \leq 1000$	$31,623 \tau^{0,5}$

La especificación global resultante se ilustra en la figura 4.

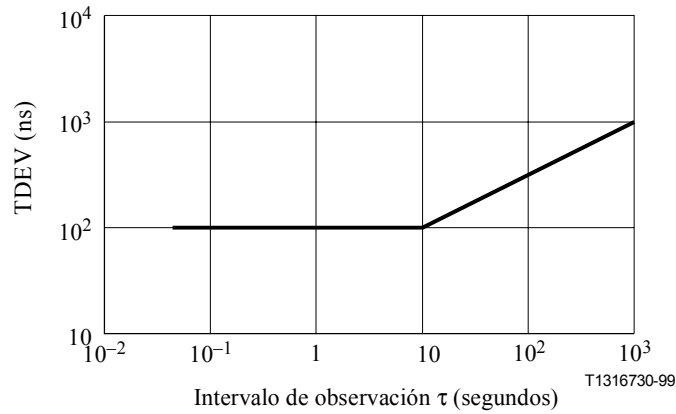


Figura 4/G.824 – Límite de TDEV para señales de referencia a 1544 kbit/s

Simulaciones y análisis han mostrado (véase el anexo A) que para satisfacer la calidad de funcionamiento especificada en la Recomendación UIT-T G.822 en lo que respecta a la tasa de deslizamientos, la estabilidad a corto plazo de la referencia de entrada a un SEC de la opción 2 debe ser más estable que la especificada en el cuadro 5. En consecuencia, la desviación de tiempo (TDEV, *time deviation*) de la referencia de sincronización a 1544 kbit/s de entrada a un reloj conforme a la opción 2 de la Recomendación UIT-T G.813, para un intervalo de observación τ , no excederá los valores indicados en el cuadro 7. La calidad de funcionamiento especificada en los cuadros 5 y 6 se ha obtenido de diversas fuentes; sin embargo, es necesario cumplir ambas especificaciones.

Cuadro 7/G.824 – Límite de TDEV para señales de referencia a 1544 kbit/s adecuadas para la temporización de un reloj de equipo SEC conforme a la opción 2

Intervalo de observación, τ (segundos)	TDEV (ns)
$0,05 < \tau \leq 10$	10
$10 < \tau \leq 1000$	$3,1623 \tau^{0,5}$

La especificación global resultante se ilustra en la figura 5.

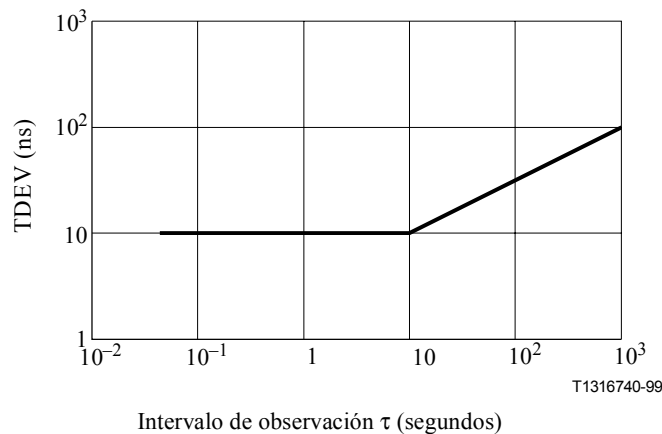


Figura 5/G.824 – Límite de TDEV para señales de referencia a 1544 kbit/s adecuadas para la temporización de un reloj de equipo SEC conforme a la opción 2

7 Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase en interfaces de red

7.1 Principios básicos de la especificación

El control de la fluctuación de fase y de la fluctuación lenta de fase depende, esencialmente del diseño de la red y del diseño del equipo. En las cláusulas 5 y 6 se encuentran consideraciones relativas a la red. Los principales parámetros relativos a la calidad de funcionamiento de los equipos digitales en lo que respecta a la fluctuación de fase y la fluctuación lenta de fase son:

- a) la cantidad de fluctuación de fase y de fluctuación lenta de fase que puede tolerarse a la entrada;
- b) la parte de esta fluctuación de fase y de fluctuación lenta de fase a la entrada que se transfiere a la salida; y
- c) la cantidad de fluctuación de fase y de fluctuación lenta de fase generada por el equipo.

Esta subcláusula tiene por objeto proporcionar la base para la formulación de los requisitos de equipo cuyo cumplimiento garantizará que los diversos equipos de red serán compatibles desde el punto de vista de la calidad de funcionamiento con respecto a la fluctuación de fase y a la fluctuación lenta de fase. Si bien los parámetros a que refieren los puntos b) y c) son específicos del equipo, en aras a una exposición más completa desde el punto de vista técnico se indican aquí los tres parámetros de calidad de funcionamiento.

7.2 Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada de tráfico

Para asegurar que el equipo funcionará satisfactoriamente cuando esté conectado a una interfaz jerárquica dentro de la red es necesario que los puertos de entrada del equipo puedan aceptar niveles de fluctuación de fase y de fluctuación lenta de fase a la salida de la red hasta los límites de red máximos especificados en 7.2.1 a 7.2.5. La especificación de la tolerancia a la fluctuación de fase a la entrada en términos de una sola Recomendación aplicable a todas las categorías de equipos digitales garantiza que todos los elementos de red satisfarán cierta tolerancia mínima de la fluctuación de fase. La mayoría de las especificaciones de la tolerancia a la entrada de equipos se expresa en términos de la amplitud de una fluctuación de fase sinusoidal que puede aplicarse a diversas frecuencias sin que se cause una determinada degradación de la característica de error. Esta forma de especificación, por su sencillez, ha sido muy atractiva, ya que es fácil de verificar con un equipo de prueba convencional. Sin embargo, es importante reconocer que no se pretende que el contexto de la prueba, por sí mismo, sea representativa del tipo de fluctuación de fase que suele encontrarse en una red. Por tanto, para algunos puede ser necesario especificar pruebas suplementarias de la tolerancia a la fluctuación de fase, y debe siempre hacerse referencia a la Recomendación concreta sobre equipos que se ha seguido.¹ Como una directriz mínima en materia de tolerancia del equipo, se recomienda que todos los puertos digitales de entrada de los equipos sean capaces de tolerar la fluctuación de fase y la fluctuación lenta de fase sinusoidales definidas por las figuras y los cuadros de 7.2.1 a 7.2.5. Los límites deberán satisfacerse en un entorno operacional. Obsérvese que los puertos de entrada de reloj pueden tener requisitos diferentes en los descritos en 7.3.

¹ En el caso de la fluctuación lenta de fase, una máscara de tolerancia sinusoidal no refleja necesariamente todas las posibles fluctuaciones lentas de fase que podrían producirse en una red porque en una red real una gran parte de la fluctuación lenta de fase se debe a ruido aleatorio y a estados transitorios de fase y no a señales sinusoidales o periódicas. Sin embargo, se espera que si el equipo (externo a la red) conectado a la interfaz de tráfico está diseñado con características adecuadas de memoria intermedia y de transferencia que le permitan cumplir sus objetivos de salida respectivos cuando está presente a su entrada una fluctuación lenta de fase en el nivel de la máscara, el equipo aceptará la fluctuación lenta de fase generada en una gran proporción de las conexiones reales.

La fluctuación de fase/fluctuación lenta de fase se superpone a una señal de temporización que en condiciones ideales está idealmente en sincronía con un reloj de referencia, y que en la práctica es razonablemente estable. Una instrumentación de acuerdo con las Recomendaciones UIT-T O.171 y O.172 es adecuada para la medición de la fluctuación de fase en sistemas PDH y SDH, respectivamente.

NOTA – La Recomendación UIT-T O.172 incluye las especificaciones de los aparatos de prueba para la medición de afluentes SDH que funcionan a velocidades binarias PDH, siendo los requisitos de los aparatos de prueba más estrictos que los que sólo se refieren a sistemas PDH. Por consiguiente, la instrumentación de acuerdo con la Recomendación UIT-T O.172 deberá utilizarse en las interfaces PDH de los sistemas SDH.

Para la obtención de los valores contenidos en las especificaciones que figuran en los cuadros 8, 9, 10, 11 y 12 para frecuencias superiores a 6 kHz, 2,5 kHz, 8 kHz, 30 kHz y 240 kHz, respectivamente, los efectos de la cantidad de fluctuación de fase de la señal de alineación en la recuperación del reloj del equipo se consideran predominantes.

La fluctuación lenta de fase a muy baja frecuencia se acumula en la red, y los equipos de transmisión, tales como los sistemas de línea digitales y los multiplexor/demultiplexor asíncronos que utilizan técnicas de justificación, son efectivamente transparentes a estos cambios de la fase a muy baja frecuencia. Sin embargo, esta variación de fase no tiene que ser acomodada a la entrada de ciertos equipos (por ejemplo, centrales digitales y multiplexores/demultiplexores síncronos).

Cuando dos o más entradas terminan en un nodo y una de las dos se utiliza para sincronizar el nodo, éste deberá tolerar una diferencia de fase de hasta 18 μ s entre las dos entradas.

La tolerancia del equipo a la fluctuación lenta de fase debe ser compatible con los límites de fluctuación lenta de fase a la salida de la red especificados en 5.2. Una tolerancia insuficiente a la fluctuación lenta de fase en los puertos de entrada de un equipo síncrono podría dar lugar a deslizamientos controlados o no controlados, lo que dependerá de la estrategia concreta de control de deslizamientos empleada.

7.2.1 Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase a 1544 kbit/s

Como una directriz mínima para la tolerancia de los equipos, se recomienda que todos los puertos digitales de entrada a 1544 kbit/s de los equipos puedan tolerar la fluctuación de fase y la fluctuación lenta de fase sinusoidales definidas por la figura 6 y el cuadro 8. Los límites serán respetados en un entorno operacional. Como secuencia de prueba se utilizará una PRBS con una longitud de $2^{20} - 1$, definida en la Recomendación UIT-T O.150.

Cuadro 8/G.824 – Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada a 1544 kbit/s

Frecuencia f (Hz)	Amplitud de cresta a cresta (UI)
$1,2 \times 10^{-5} \leq f \leq 3,5 \times 10^{-4}$	28 (18 μ s) (Nota 2)
$3,5 \times 10^{-4} < f \leq 5,6 \times 10^{-4}$	$9,8 \times 10^{-3} f^{-1}$ ($6,35 \times 10^{-3} f^{-1} \mu$ s)
$5,6 \times 10^{-4} < f \leq 0,014$	17 (11 μ s)
$0,014 < f \leq 0,016$	$0,238 f^{-1}$ ($0,154 f^{-1} \mu$ s)
$0,016 < f \leq 0,16$	15 (10 μ s)
$0,16 < f \leq 0,19$	$2,4 f^{-1}$ ($1,6 f^{-1} \mu$ s)
$0,19 < f \leq 3,9$	13 (8,4 μ s)
$3,9 < f \leq 10$	$50,7 f^{-1}$ ($32,8 f^{-1} \mu$ s)

Cuadro 8/G.824 – Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada a 1544 kbit/s (*fin*)

Frecuencia f (Hz)	Amplitud de cresta a cresta (UI)
$10 < f \leq 120$	5 (3,2 μ s)
$120 < f \leq 6000$	$600 f^{-1}$ ($384 f^{-1} \mu$ s)
$6000 < f \leq 40\ 000$	0,1 (0,0648 μ s) (Nota 1)

NOTA 1 – Este valor queda en estudio.

NOTA 2 – El valor 18 μ s representa una desviación de fase relativa entre la señal entrante y la señal de temporización local interna derivada del reloj de referencia. En el anexo A se presenta un ejemplo de una configuración de referencia que explica el valor de 18 μ s.

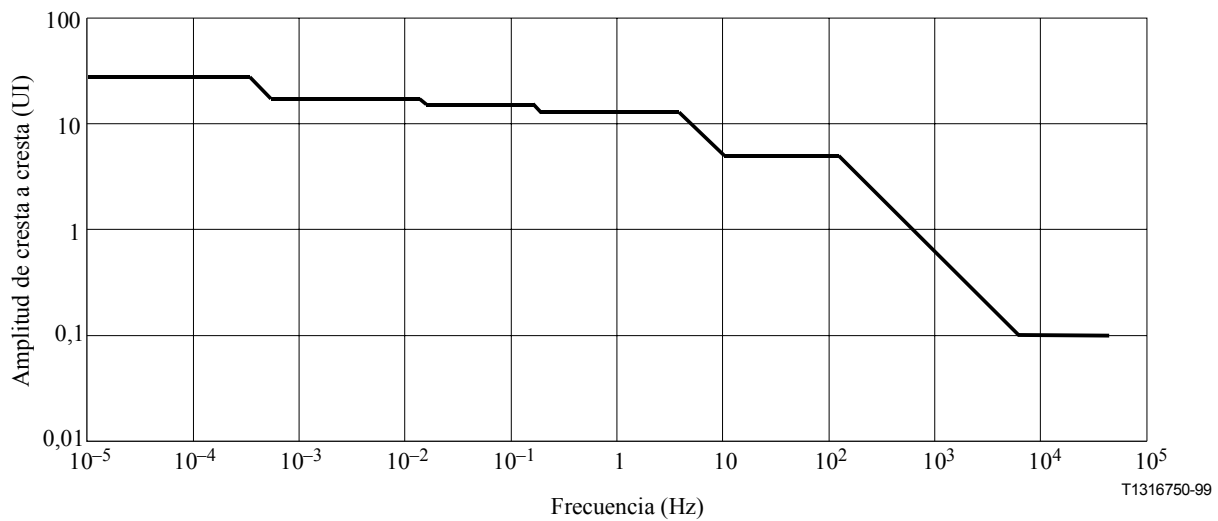


Figura 6/G.824 – Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada a 1544 kbit/s

7.2.2 Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase a la entrada de 6312 kbit/s

Como una directriz mínima para la tolerancia del equipo se recomienda que todos los puertos digitales de entrada a 6312 kbit/s de los equipos sean capaces de tolerar la fluctuación de fase y la fluctuación lenta de fase sinusoidales definidas por la figura 7 y el cuadro 9. Los límites habrán de ser respetados en un entorno operacional. Como secuencia de prueba se utilizará una PRBS con una longitud de $2^{20} - 1$, (obsérvese que este valor requiere más estudio), definida en la Recomendación UIT-T O.150.

Cuadro 9/G.824 – Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase en los puertos de entrada a 6312 kbit/s

Frecuencia f (Hz)	Amplitud de cresta a cresta (UI)
$1,2 \times 10^{-5} \leq f < 10$	$8,479 f^{-0,2293}$ ($1,343 f^{-0,2293} \mu\text{s}$)
$10 \leq f \leq 50$	5 (0,79 μs)
$50 < f \leq 2500$	$250 f^{-1}$ ($39,6 f^{-1}$)
$2500 < f \leq 60\ 000$	0,1 (0,016 μs)

NOTA – El valor 18 μs a 12 μHz representa una desviación de fase relativa entre la señal entrante y la señal de temporización local interna derivada del reloj de referencia. En el anexo A se presenta un ejemplo de una configuración de referencia que explica el valor de 18 μs .

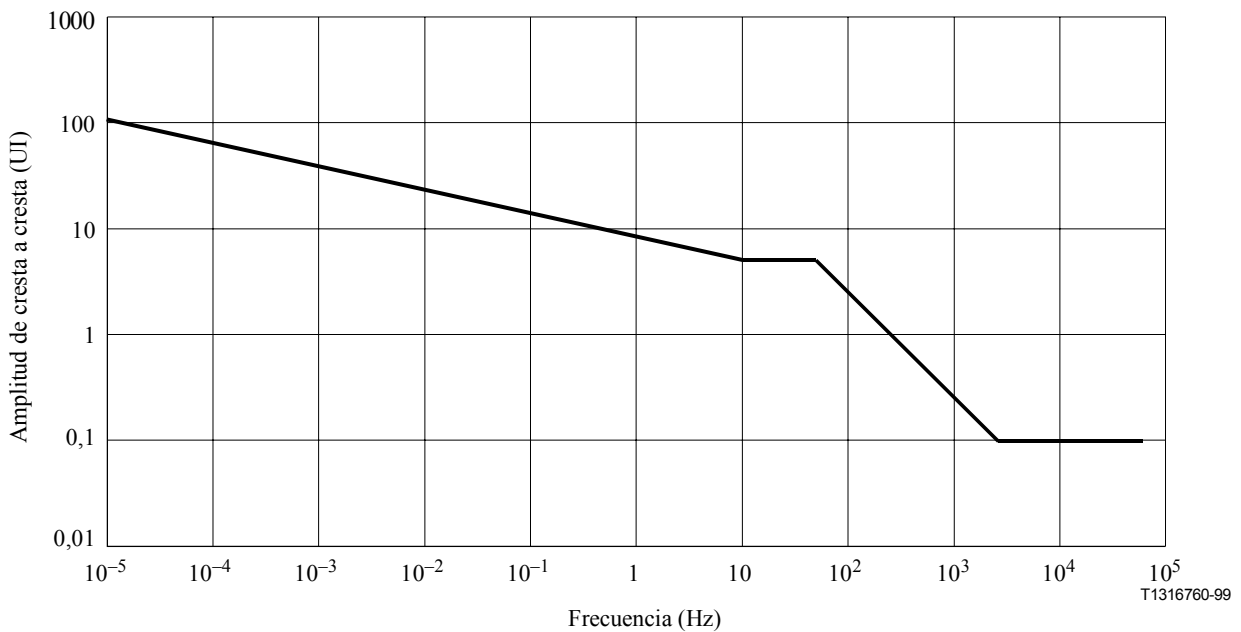


Figura 7/G.824 – Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada a 6312 kbit/s

7.2.3 Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase a la entrada de 32 064 kbit/s

Como una directriz mínima para la tolerancia del equipo se recomienda que todos los puertos digitales de entrada a 32 064 kbit/s de los equipos sean capaces de tolerar la fluctuación de fase y la fluctuación lenta de fase sinusoidales definidas por la figura 8 y el cuadro 10. Los límites habrán de ser respetados en un entorno operacional. Como secuencia de prueba se utilizará una PRBS con una longitud de $2^{20} - 1$, definida en la Recomendación UIT-T O.150.

Cuadro 10/G.824 – Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase en los puertos de entrada a 32 064 kbit/s

Frecuencia f (Hz)	Amplitud de cresta a cresta (UI)
$1,2 \times 10^{-5} \leq f < 10$	$5,206 f^{-0,4155}$ ($0,1624 f^{-0,4155}$ μ s)
$10 \leq f \leq 400$	2 (0,0625 μ s)
$400 < f \leq 8000$	$800 f^{-1}$ ($25 f^{-1}$)
$8000 < f \leq 400\ 000$	0,1 ($3,12 \times 10^{-3}$ μ s)

NOTA – El valor 18 μ s a 12 μ Hz representa una desviación de fase relativa entre la señal entrante y la señal de temporización local interna derivada del reloj de referencia. En el anexo A se presenta un ejemplo de una configuración de referencia que explica el valor de 18 μ s.

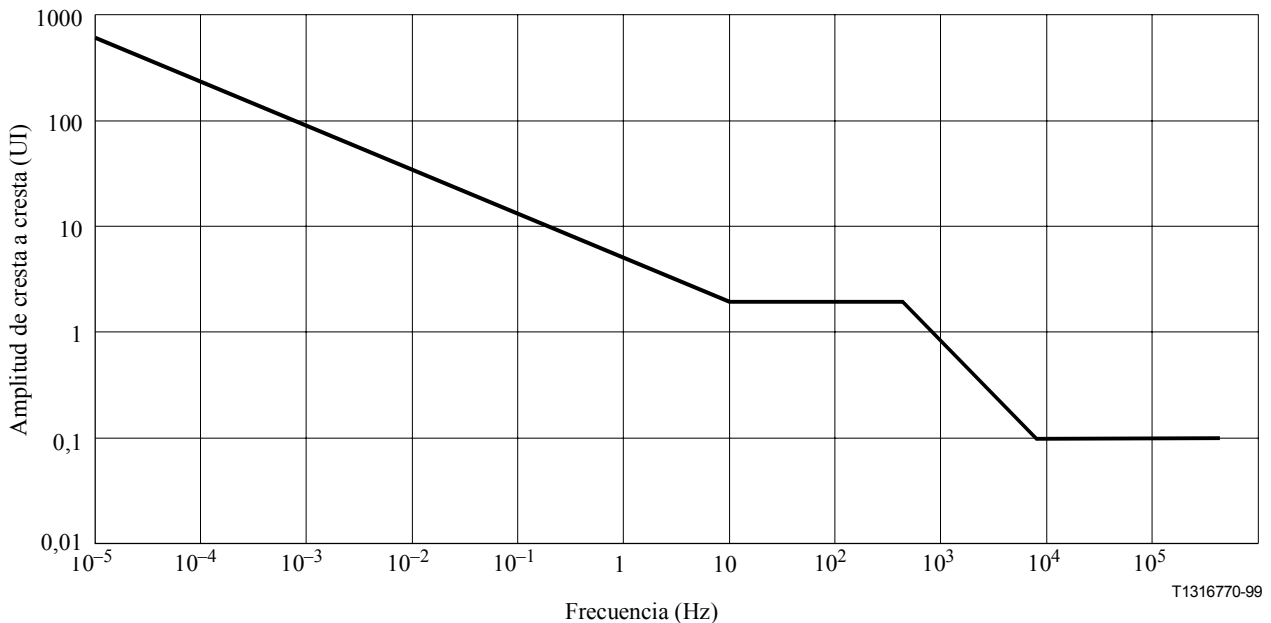


Figura 8/G.824 – Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada a 32 064 kbit/s

7.2.4 Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase a la entrada de 44 736 kbit/s

Como una directriz mínima para la tolerancia del equipo se recomienda que todos los puertos digitales de entrada a 44 736 kbit/s de los equipos sean capaces de tolerar la fluctuación de fase y la fluctuación lenta de fase sinusoidales definidas por la figura 9 y el cuadro 11. Los límites habrán de ser respetados en un entorno operacional. Como secuencia de prueba se utilizará una PRBS con una longitud de $2^{20} - 1$ (obsérvese que este valor requiere más estudio), definida en la Recomendación UIT-T O.150.

Cuadro 11/G.824 – Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase en los puertos de entrada a 44 736 kbit/s

Frecuencia f (Hz)	Amplitud de cresta a cresta (UI)
$1,2 \times 10^{-5} \leq f \leq 6,12 \times 10^{-5}$	805 (18 μ s) (Nota)
$6,12 \times 10^{-5} < f \leq 1,675$	$62,6 + 5,81 f^{-1/2}$ (1,4 + 0,130 $f^{-1/2}$ μ s)
$1,675 < f \leq 21,9$	$110 f^{-1}$ (2,45 f^{-1} μ s)
$21,9 < f \leq 600$	5 (0,112 μ s)
$600 < f \leq 30\,000$	$3000 f^{-1}$ (67,1 f^{-1} μ s)
$30\,000 < f \leq 400\,000$	0,1 (2,24 $\times 10^{-3}$ μ s)

NOTA – El valor 18 μ s representa una desviación de fase relativa entre la señal entrante y la señal de temporización local interna derivada del reloj de referencia. En el anexo A se presenta un ejemplo de una configuración de referencia que explica el valor de 18 μ s.

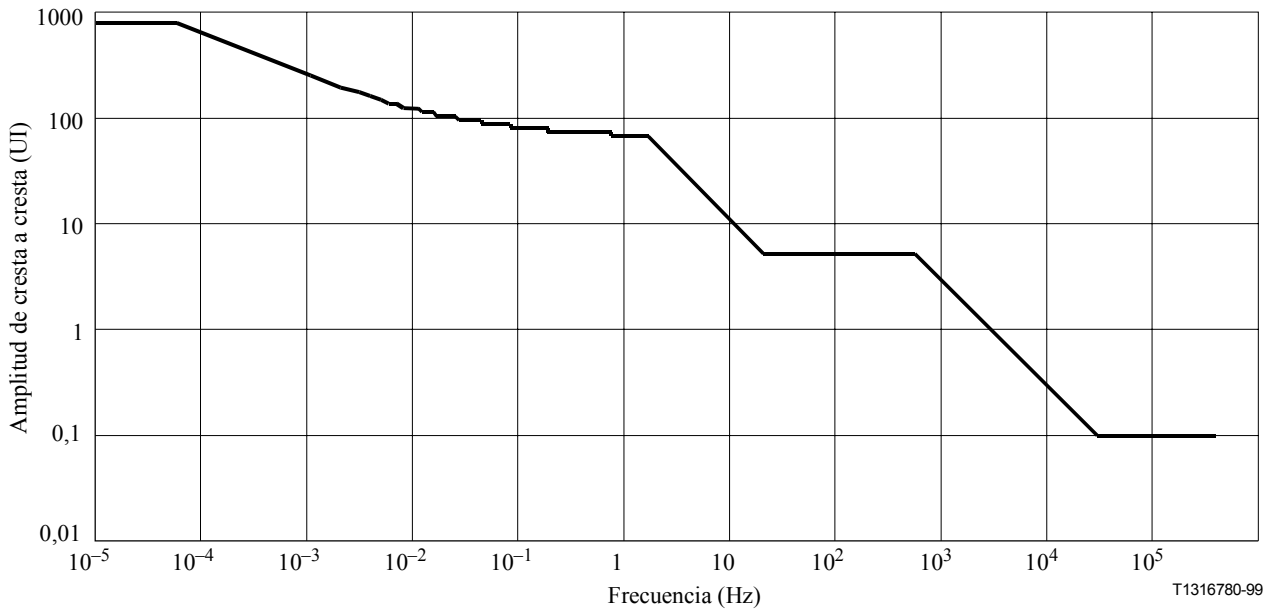


Figura 9/G.824 – Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada a 44 736 kbit/s

7.2.5 Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase a la entrada de 97 728 kbit/s

Como una directriz mínima para la tolerancia del equipo se recomienda que todos los puertos digitales de entrada a 97 728 kbit/s de los equipos sean capaces de tolerar la fluctuación de fase y la fluctuación lenta de fase sinusoidales definidas por la figura 10 y el cuadro 12. Los límites habrán de ser respetados en un entorno operacional. Como secuencia de prueba se utilizará una PRBS con una longitud de $2^{23} - 1$ (obsérvese que este valor requiere más estudio), definida en la Recomendación UIT-T O.150.

Cuadro 12/G.824 – Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase en los puertos de entrada a 97 728 kbit/s

Frecuencia f (Hz)	Amplitud de cresta a cresta (UI)
$1,2 \times 10^{-5} \leq f < 10$	$6,285 f^{-0,4973}$ ($0,0643 f^{-0,4973} \mu\text{s}$)
$10 \leq f \leq 12\ 000$	2 (0,0205 μs)
$12\ 000 < f \leq 240\ 000$	$24\ 000 f^{-1}$ ($246 f^{-1}$)
$240\ 000 < f \leq 1\ 000\ 000$	0,1 ($1,02 \times 10^{-3} \mu\text{s}$)

NOTA – El valor 18 μs a 12 μHz representa una desviación de fase relativa entre la señal entrante y la señal de temporización local interna derivada del reloj de referencia. En el anexo A se presenta un ejemplo de una configuración de referencia que explica el valor de 18 μs .

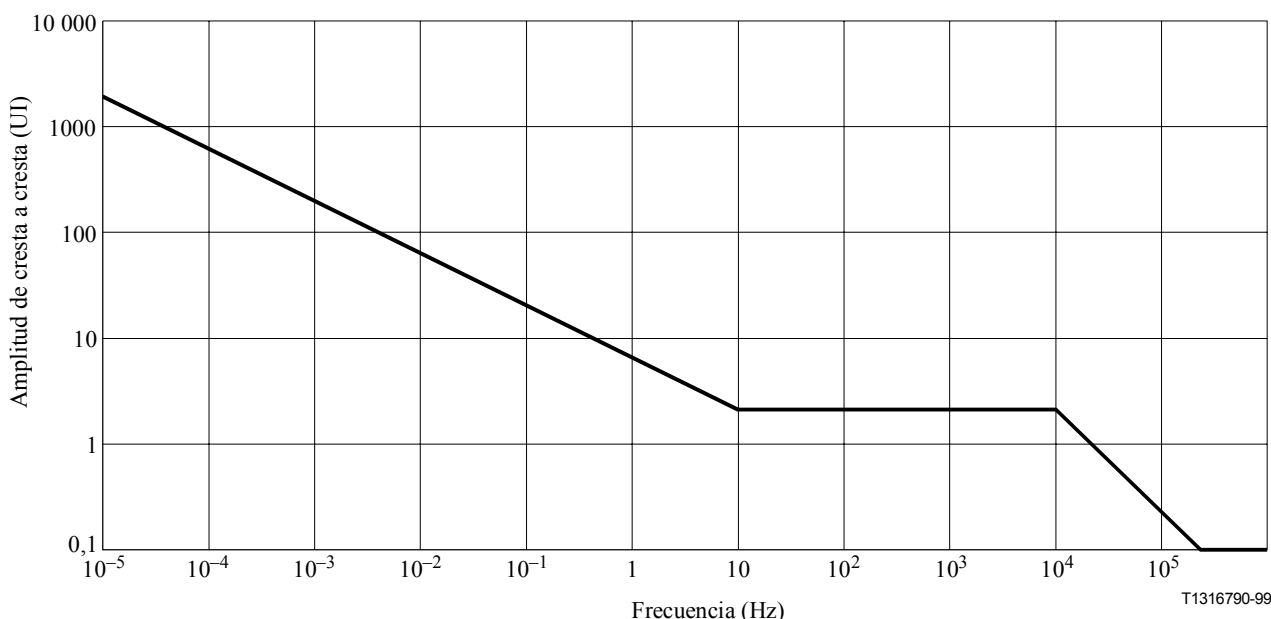


Figura 10/G.824 – Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada a 97 728 kbit/s

7.3 Tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada de reloj

La tolerancia a la fluctuación de fase y a la fluctuación lenta de fase de los puertos de entrada depende del tipo de equipo. En la Recomendación UIT-T G.812, tipos II y III, se definen especificaciones para la tolerancia al ruido de relojes subordinados adecuados para uso como relojes de nodo en redes de sincronización. En la Recomendación UIT-T G.813, opción 2, se definen especificaciones para la tolerancia al ruido de relojes de equipo de SDH.

ANEXO A

Modelos de referencia de fluctuación lenta de fase y presupuestos de fluctuación lenta de fase

A.1 Acumulación de la fluctuación lenta de fase de 1544 kbit/s

La máscara TDEV de límite de red para la entrada a un reloj de equipo de SDH (SEC, *SDH equipment clock*) de opción 2 de la jerarquía digital síncrona se indica en el cuadro 5. La máscara tiene por objeto asegurar una calidad de funcionamiento aceptable en cuanto a la acumulación de la fluctuación lenta de fase y al deslizamiento en el caso de cabidas útiles a 1544 kbit/s transportadas a través de una red que incluye 11 islas VC SDH y que finalmente terminan en memorias intermedias de deslizamiento controlado que tienen una baja histéresis de sólo 18 μ s. Una isla VC-11 es una red SDH con interfaces asíncronas; en la figura A.1 se muestra una conexión de referencia de isla VC-11 para ilustrar la fluctuación lenta de fase. Cada isla VC-11 genera fluctuación de fase y fluctuación lenta de fase, como también lo hacen otras partes de la red. Un presupuesto de fluctuación lenta de fase basado en estudios de extensas simulaciones² fue elaborado para las señales de 1544 kbit/s transportadas a través de estas islas, y se muestra también en la figura A.1. Este presupuesto de fluctuación lenta de fase atribuye 10,1 μ s de fluctuación lenta de fase por día a ruido de sincronización de los elementos de red SDH y a reajustes aleatorios de punteros. Este presupuesto se elaboró sirviéndose de la Recomendación UIT-T G.822 como directriz. La Recomendación UIT-T G.822 especifica que, en una red nacional y en una red local, el promedio de deslizamientos debe ser inferior a 2,3 deslizamientos en 24 horas (46% de 5 deslizamientos en 24 horas) al menos durante el 98,9% del tiempo.

Las hipótesis utilizadas para el modelo de simulaciones de la fluctuación lenta de fase y deslizamientos en señales de 1544 kbit/s se describe más adelante en A.1.1. Las simulaciones mostraron que, para una red constituida por 8 islas VC-11, cada una de las cuales tiene un elemento de red SDH sincronizado por una señal que satisface la máscara de TDEV de la figura 5, se producirá 1 o menos deslizamientos de la señal a 1544 kbit/s por día durante el 94,6% del tiempo y 2 o menos deslizamientos de la señal a 1544 kbit/s por día durante el 99,0% del tiempo. El modelo no abarca todas las redes constituidas por un gran número de islas VC-11. La Recomendación UIT-T G.801 expresa que la conexión ficticia de referencia "... no representa la rara conexión de caso más desfavorable, aunque no tiene el propósito de abarcar la gran mayoría de conexiones."

² Se realizaron también extensos estudios de simulación de la acumulación de la fluctuación de fase de las señales a 1544 kbit/s y 44 736 kbit/s, utilizando modelos de referencia adecuados de islas VC-11 y AU-3. Los resultados mostraron que los requisitos de sincronización de los elementos de red SDH para una acumulación aceptable de la fluctuación lenta de fase de la señal a 1544 kbit/s son más estrictos que para una acumulación aceptable de la fluctuación de fase de las señales a 1544 kbit/s o 44 736 kbit/s (véanse la figura 5 y la figura 8/G.813, respectivamente).

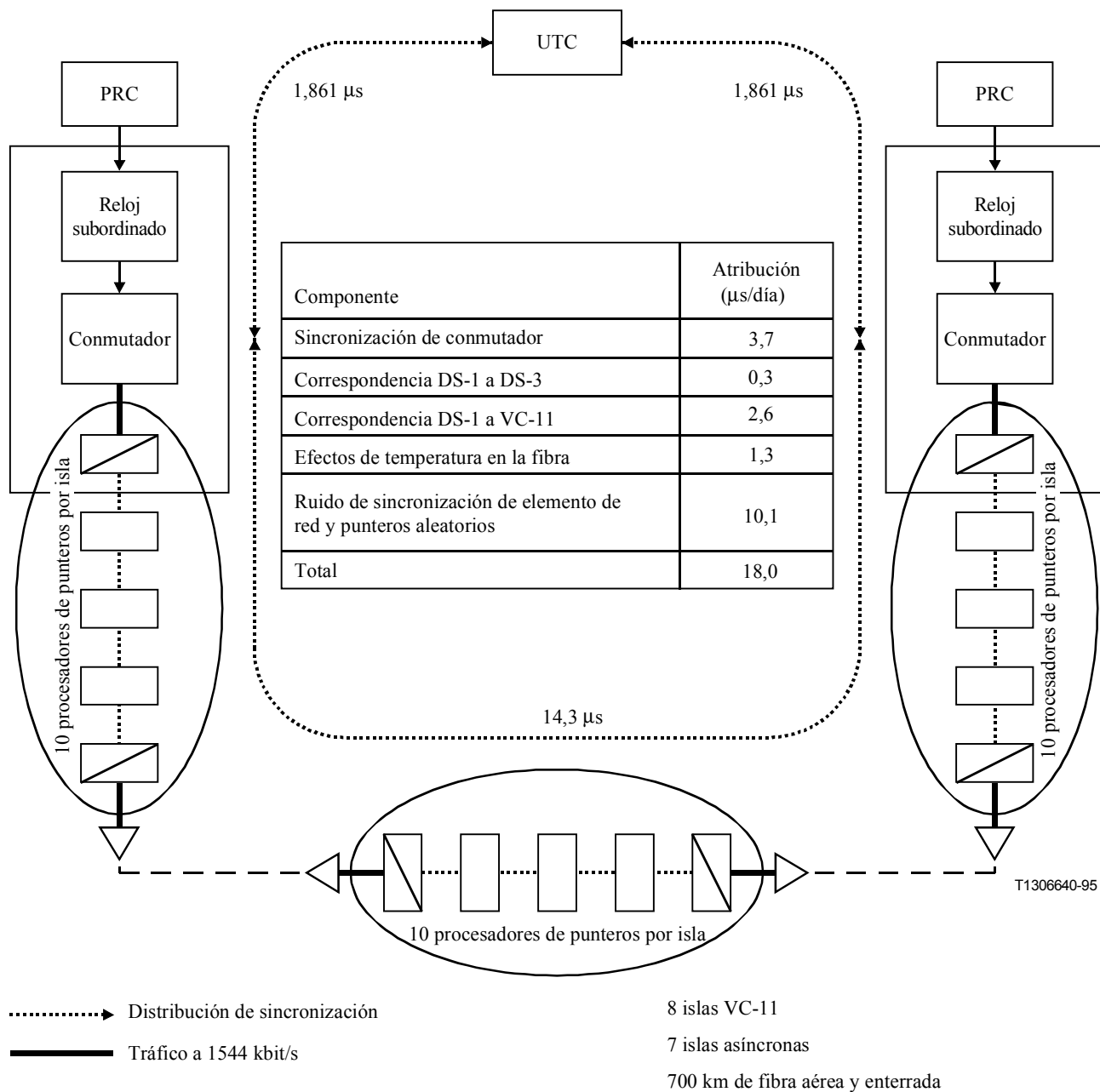


Figura A.1/G.824 – Modelo de referencia para la fluctuación lenta de fase y presupuesto de la fluctuación lenta de fase de una red formada por islas VC-11 SHD

A.1.1 Acumulación de la fluctuación lenta de fase de la señal a 1544 kbit/s e hipótesis utilizadas en el modelo de simulación de deslizamientos

En el modelo de simulación, cada nodo de cada isla SDH fue sincronizado por un modelo de ruido de fase de reloj que contenía un componente de modulación de centelleo de fase (FPM, *flicker phase modulation*) y un componente de modulación de frecuencia por ruido blanco (WFM, *white frequency modulation*). El componente de ruido WFM se produjo generando una secuencia aleatoria de ruido blanco gaussiano con una media de cero y una desviación típica igual a la amplitud especificada, a lo que siguió la integración de este proceso. El componente de ruido FPM se produjo generando una secuencia pseudoaleatoria de ruido blanco gaussiano con una media de cero y una desviación típica igual a la amplitud especificada, después de lo cual se pasó esta secuencia a través de un conjunto de

los filtros descritos e implementados por Barnes y Greenhall³. Las amplitudes de los componentes FPM y WFM se eligieron de manera que la TDEV para el ruido de fase resultante satisficiera justamente la máscara de la figura 5. Este ruido de fase resultante se hizo pasar por un filtro paso bajo de 0,1 Hz, con un solo polo, que representaba el reloj del elemento de red SDH. Se supuso que los procesadores de punteros VC-11 tenían un espaciamiento de umbral de 2 octetos, y se supuso que los procesadores de punteros AU-3 tenían un espaciamiento de umbral de 4 octetos. Los desincronizadores en cada isla no se modularon, ya que no influyen en la variación de fase a largo plazo ni en la calidad de funcionamiento con respecto a los deslizamientos a 1544 kbit/s. Los resultados de la simulación descritos al final de la subcláusula anterior corresponden a una red constituida por 8 islas VC-11 con 10 nodos procesadores de punteros por isla. Para cada caso de simulación (es decir, para el caso de las 8 islas VC-11 descrito anteriormente y para otros casos diversos), se ejecutó cierto número de replicaciones independientes para obtener resultados estadísticamente significativos.

Para obtener la calidad de funcionamiento con respecto a los deslizamientos a 1544 kbit/s se utilizó un modelo aproximado de memoria intermedia de deslizamientos. En este modelo, el tamaño de la memoria intermedia de deslizamientos es igual a la suma del tamaño de trama y la histéresis. El contenido de la memoria intermedia en cualquier instante dado es igual a la suma del contenido inicial de la memoria intermedia, más la entrada de fase a 1544 kbit/s, más la fase total debida a todos los deslizamientos producidos hasta ese momento. Para cada una de las replicaciones independientes de la simulación de acumulación de fase a 1544 kbit/s, la simulación de memoria intermedia de deslizamiento se ejecutó cierto número de veces, con una condición inicial diferente de la memoria intermedia de deslizamientos, para cada ejecución. Los contenidos iniciales de la memoria intermedia se eligieron de modo que estuviesen uniformemente espaciados.⁴ Para cada una de estas ejecuciones de simulaciones se tomó nota del número de deslizamientos; se realizó un análisis estadístico de los resultados de todas las ejecuciones de simulaciones para obtener estimaciones de las probabilidades de que se produjeran diversos números de deslizamientos en un día.

La entrada al modelo de memoria intermedia de deslizamientos debe ser la fase total de la señal a 1544 kbit/s, producida por todos los componentes del presupuesto de fluctuación lenta de fase en la figura A.1. Sin embargo, no era práctico ejecutar múltiples replicaciones independientes de simulaciones de 1 día, de correspondencias de señales de 1544 kbit/s a señales de 44 736 kbit/s y de señales de 1544 kbit/s a VC-11 (esto exigiría capacidades computacionales prohibitivas). Además, no se disponía de un modelo del componente debido a los efectos de la temperatura sobre la fibra. Por consiguiente, estos componentes no se simularon pero, para tenerlos en cuenta, la histéresis de la memoria intermedia de deslizamientos se redujo por las cantidades presupuestadas para estos componentes, indicadas en la figura A.1. La histéresis de la memoria intermedia de deslizamientos utilizada en las simulaciones fue, por tanto, 13,8 μ s. El componente de la fluctuación de fase a 1544 kbit/s debido a la sincronización de los conmutadores se simuló utilizando un modelo de ruido de fase aleatorio similar al mencionado anteriormente para el ruido de sincronización de los elementos de red SDH. La principal diferencia entre los dos modelos es que los niveles de ruido para la sincronización de conmutadores son un poco más altos.

³ Véase el anexo A de BARNES (James A.), GREENHALL (Charles A.): Large Sample Simulation of Flicker Noise, *19th Annual Precise Time and Time Interval (PTTI) Applications Planning Meeting, diciembre de 1987.*

⁴ En la mayoría de los casos, el número de replicaciones de simulaciones de acumulación de la fluctuación de fase independientes fue 300 y, para cada replicación, el número de simulaciones de memoria intermedia de deslizamientos fue 51.

A.2 Acumulación de la fluctuación lenta de fase para señales de 44 736 kbit/s

El límite de red para las interfaces de tráfico a 44 736 kbit/s viene dado por la máscara MRTIE de la figura 1. En esta subcláusula se describe el modelo de referencia de la fluctuación lenta de fase y el presupuesto de la fluctuación lenta de fase utilizados para determinar este límite de red.

Cuando se elaboran especificaciones de la fluctuación lenta de fase es necesario considerar la totalidad de la red de transporte (tanto la síncrona como la asíncrona, y también la sincronización de las fuentes de las señales de 44 736 kbit/s). Para el transporte de una señal de 44 736 kbit/s a través de las islas SDH AU-3 hay que considerar todas las causas de la fluctuación lenta de fase de la señal. Además, hay que considerar los efectos de la interconexión de islas SDH independientes. La figura A.2 muestra el modelo de referencia de la fluctuación de fase AU-3 elaborado para la atribución y presupuesto de la fluctuación lenta de fase de la señal de 44 736 kbit/s. Simulaciones realizadas han demostrado que la acumulación de la fluctuación lenta de fase en las islas AU-3 conectadas en cascada tiende a predominar sobre la fluctuación lenta de fase generada en una isla dada cualquiera.

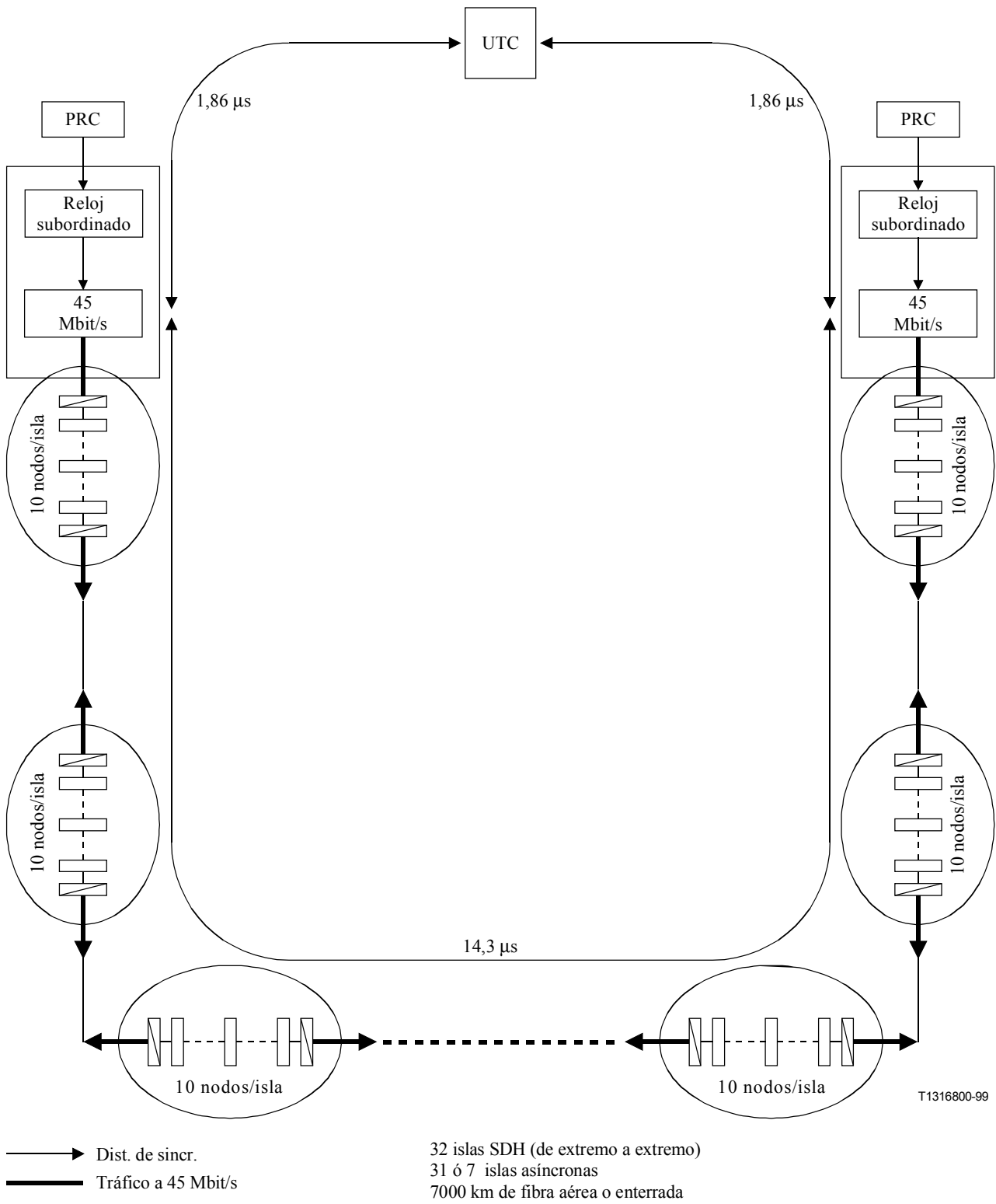


Figura A.2/G.824 – Modelo de referencia de la fluctuación lenta de fase de islas AU-3 de la SDH

En el cuadro A.1 se presenta el presupuesto de fluctuación lenta de fase para el transporte de señales de 44 736 kbit/s a través de islas AU-3.

Cuadro A.1/G.824 – Presupuesto de fluctuación lenta de fase para el transporte de señales de 44 736 kbit/s a través de islas AU-3

Componente	Atribución (μ s/día)
Sincronización del conmutador DS-1	3,72
Correspondencia de 44 736 kbit/s a AU-3	0,72
Red asíncrona	0,70
Efectos de la temperatura sobre la fibra	1,30
Reajustes periódicos de los punteros debidos a fallos de la sincronización	0,80
Estados transitorios en la distribución de la sincronización	1,00
Ruido de sincronización de los elementos de red y ajustes aleatorios de los punteros	9,76
TOTAL	18,0

El presupuesto de fluctuación lenta de fase atribuye 9,76 μ s/día (cresta a cresta) al ruido de sincronización de los elementos de red SDH y ajustes de puntero aleatorio. Esta atribución no puede lograrse en redes cuyas interfaces de sincronización satisfacen el requisito de la TDEV de la figura 4, ni tampoco en las redes SDH cuyas interfaces de sincronización satisfacen el requisito de la TDEV de la figura 5. Sin embargo, simulaciones realizadas han demostrado que la calidad de funcionamiento en lo que respecta a los deslizamientos de las señales de 1544 kbit/s transportadas por la señal de 44 736 kbit/s será aceptable en redes SDH cuyas interfaces de sincronización satisfagan el requisito e la TDEV de la figura 5.

SERIES DE RECOMENDACIONES DEL UIT-T

Serie A	Organización del trabajo del UIT-T
Serie B	Medios de expresión: definiciones, símbolos, clasificación
Serie C	Estadísticas generales de telecomunicaciones
Serie D	Principios generales de tarificación
Serie E	Explotación general de la red, servicio telefónico, explotación del servicio y factores humanos
Serie F	Servicios de telecomunicación no telefónicos
Serie G	Sistemas y medios de transmisión, sistemas y redes digitales
Serie H	Sistemas audiovisuales y multimedia
Serie I	Red digital de servicios integrados
Serie J	Transmisiones de señales radiofónicas, de televisión y de otras señales multimedia
Serie K	Protección contra las interferencias
Serie L	Construcción, instalación y protección de los cables y otros elementos de planta exterior
Serie M	RGT y mantenimiento de redes: sistemas de transmisión, circuitos telefónicos, telegrafía, facsímil y circuitos arrendados internacionales
Serie N	Mantenimiento: circuitos internacionales para transmisiones radiofónicas y de televisión
Serie O	Especificaciones de los aparatos de medida
Serie P	Calidad de transmisión telefónica, instalaciones telefónicas y redes locales
Serie Q	Conmutación y señalización
Serie R	Transmisión telegráfica
Serie S	Equipos terminales para servicios de telegrafía
Serie T	Terminales para servicios de telemática
Serie U	Conmutación telegráfica
Serie V	Comunicación de datos por la red telefónica
Serie X	Redes de datos y comunicación entre sistemas abiertos
Serie Y	Infraestructura mundial de la información y aspectos del protocolo Internet
Serie Z	Lenguajes y aspectos generales de soporte lógico para sistemas de telecomunicación