



UNION INTERNATIONALE DES TÉLÉCOMMUNICATIONS

CCITT

G.706

COMITÉ CONSULTATIF
INTERNATIONAL
TÉLÉGRAPHIQUE ET TÉLÉPHONIQUE

**ASPECTS GÉNÉRAUX DES SYSTÈMES
DE TRANSMISSION NUMÉRIQUES;
ÉQUIPEMENTS TERMINAUX**

**PROCÉDURES DE VERROUILLAGE
DE TRAME ET DE CONTRÔLE
DE REDONDANCE CYCLIQUE (CRC)
CONCERNANT LES STRUCTURES
DE TRAME DE BASE DÉFINIES
DANS LA RECOMMANDATION G.704**

Recommandation G.706



Genève, 1991

AVANT-PROPOS

Le CCITT (Comité consultatif international télégraphique et téléphonique) est un organe permanent de l'Union internationale des télécommunications (UIT). Il est chargé de l'étude des questions techniques, d'exploitation et de tarification, et émet à ce sujet des Recommandations en vue de la normalisation des télécommunications à l'échelle mondiale.

L'Assemblée plénière du CCITT, qui se réunit tous les quatre ans, détermine les thèmes d'études et approuve les Recommandations rédigées par ses Commissions d'études. Entre les Assemblées plénières, l'approbation des Recommandations par les membres du CCITT s'effectue selon la procédure définie dans la Résolution n° 2 du CCITT (Melbourne, 1988).

La Recommandation G.706, que l'on doit à la Commission d'études XVIII, a été approuvée le 5 avril 1991 selon la procédure définie dans la Résolution n° 2.

NOTES DU CCITT

- 1) Dans cette Recommandation, l'expression «Administration» est utilisée pour désigner de façon abrégée aussi bien une Administration de télécommunications qu'une exploitation privée reconnue de télécommunications.
- 2) La liste des abréviations utilisées dans cette Recommandation se trouve dans l'annexe D.

© UIT 1991

Droits de reproduction réservés. Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

Recommandation G.706

PROCÉDURES DE VERROUILLAGE DE TRAME ET DE CONTRÔLE DE REDONDANCE CYCLIQUE (CRC) CONCERNANT LES STRUCTURES DE TRAME DE BASE DÉFINIES DANS LA RECOMMANDATION G.704

(Melbourne, 1988, révisée en 1990)

1 Considérations générales

La présente Recommandation concerne l'équipement qui reçoit des signaux comportant des structures de trame de base telles que celles spécifiées dans la Recommandation G.704. Elle définit les procédures de verrouillage de trame, de verrouillage de multitrame, de contrôle de redondance cyclique et de contrôle d'erreur sur les bits de CRC à utiliser dans cet équipement. L'annexe A contient des informations générales sur l'utilisation des procédures de CRC et leurs limites.

L'annexe B décrit en détail l'algorithme de verrouillage de multitrame CRC-4 modifié permettant un interfonctionnement automatique d'équipements avec et sans procédure CRC-4. L'annexe C précise la mise à jour de l'information CRC-4 quand un équipement intermédiaire (autrement dit, situé entre équipements véritables de terminaison de conduit) dispose d'un accès de lecture à un dispositif de données à base de messages (voir le § 2.3.3.5.4 de la Recommandation G.704).

2 Procédures de verrouillage de trame et de CRC à la jonction à 1544 kbit/s

2.1 Perte et reprise du verrouillage de trame

Deux structures de multitrame sont possibles à l'interface à 1544 kbit/s:

- a) multitrame de 24 trames, et
- b) multitrame de 12 trames.

2.1.1 Perte du verrouillage de trame

Il convient de surveiller le signal de verrouillage de trame pour voir si le verrouillage de trame n'a pas été perdu. La perte du verrouillage de trame doit être détectée en moins de 12 ms et elle doit être confirmée sur plusieurs trames pour éviter que l'on entreprenne inutilement la procédure de reprise du verrouillage de trame à la suite d'erreurs de transmission sur les bits. La procédure de reprise du verrouillage de trame doit commencer immédiatement après la confirmation de la perte du verrouillage de trame.

Remarque – Pour la multitrame de 12 trames décrite dans la Recommandation G.704, on considère que la perte du verrouillage de multitrame se produit au moment de la perte du verrouillage de trame.

2.1.2 Reprise du verrouillage de trame

2.1.2.1 Temps de reprise du verrouillage de trame

Le temps de reprise du verrouillage de trame est défini comme le temps moyen maximal de reprise du verrouillage de trame en l'absence d'erreurs. Le temps moyen maximal de reprise du verrouillage de trame est le temps moyen nécessaire pour assurer la reprise du verrouillage de trame lorsqu'il faut examiner le maximum de positions de bit pour repérer le signal de verrouillage de trame.

- a) *Multitrame de 24 trames*

Le temps moyen maximal de reprise du verrouillage de trame ne doit pas dépasser 15 ms.

Remarque – Certains équipements utilisés actuellement ont été conçus pour aller jusqu'à une limite de 50 ms.

b) *Multitrame de 12 trames*

Le temps moyen maximal de reprise du verrouillage de trame ne doit pas dépasser 50 ms.

Remarque – Ces délais ne tiennent pas compte du temps nécessaire à la procédure de CRC de vérification du verrouillage de trame incorrect définie au § 2.2.2.

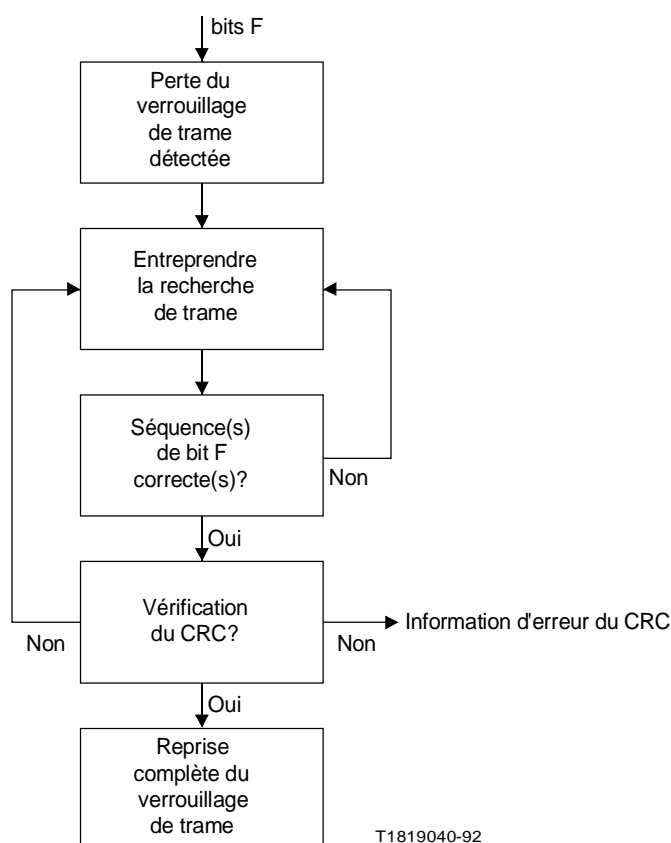
2.1.2.2 *Stratégie applicable à la reprise du verrouillage de trame*

a) *Multitrame de 24 trames*

La reprise du verrouillage de trame doit se faire par détection du signal de verrouillage de trame correct. Lorsque le code de CRC-6 est utilisé pour le contrôle de la qualité en termes d'erreurs (voir le § 2.2.3), l'information de CRC-6 peut être associée à l'algorithme de verrouillage de trame pour s'assurer qu'un signal de verrouillage de trame correct contenu dans les 24 bits F est la seule séquence sur laquelle le circuit de reprise du verrouillage de trame puisse se verrouiller en permanence. Cette procédure est illustrée à la figure 1/G.706.

b) *Multitrame de 12 trames*

Le verrouillage de trame global doit être repris par détection simultanée du signal de verrouillage de trame et du signal de verrouillage de multitrame, ou du verrouillage de trame suivi du verrouillage de multitrame (voir la figure 1/G.706).



T1819040-92

FIGURE 1/G.706

**Protection contre le verrouillage de trame incorrect à l'aide
du contrôle de redondance cyclique (CRC)
(1544 et 6312 kbit/s)**

2.2 *Contrôle des bits de CRC*

Le contrôle d'erreur par le CRC-6 suppose que la qualité du signal est suffisante pour établir un verrouillage de trame permettant d'accéder correctement aux bits de CRC-6.

2.2.1 *Procédure de contrôle*

- i) Un bloc de messages pour le contrôle du CRC [CMB (CRC)] reçu est traité par le processus de multiplication/division défini dans la Recommandation G.704 après que ses bits F ont été remplacés par des «1» binaires.
- ii) Le résultat du processus de division est ensuite mémorisé et comparé bit par bit avec les bits de CRC reçus dans le CMB suivant.
- iii) Si le reste correspond exactement aux bits de CRC contenus dans le CMB suivant du signal reçu, on considère que le CMB vérifié ne contient pas d'erreur.

2.2.2 *Contrôle de verrouillage de trame incorrect* (voir le § A.1.1)

Dans le cas de la multitrame de 24 trames, lorsque le code de CRC-6 est utilisé pour le contrôle de la qualité en termes d'erreurs, il peut aussi servir à assurer la protection contre les signaux parasites de verrouillage de trame. Il convient de suivre la procédure décrite au § 2.1.2.2 a).

2.2.3 *Contrôle de la qualité en termes d'erreurs à l'aide du CRC-6* (voir le § A.1.2)

Pour contrôler la qualité en termes d'erreurs, il doit être possible d'obtenir des indications pour chaque bloc de message pour le CRC erroné reçu. Les informations d'erreur obtenues doivent être utilisées conformément aux spécifications à définir dans les Recommandations respectives relatives aux équipements.

3 **Procédures de verrouillage de trame et de CRC à la jonction à 6312 kbit/s**

3.1 *Perte et reprise du verrouillage de trame*

Pour le niveau hiérarchique à 6312 kbit/s, le terme «verrouillage de trame» est synonyme de «verrouillage de multitrame». Les cinq derniers bits de la trame à 789 bits sont appelés les bits F (voir la Recommandation G.704) et supportent en temps partagé le signal de verrouillage de trame et d'autres fonctions.

3.1.1 *Perte du verrouillage de trame*

Il convient de surveiller le signal de verrouillage de trame pour voir si le verrouillage de trame n'a pas été perdu. Le verrouillage de trame est déclaré perdu après que sept signaux de verrouillage de trame incorrects consécutifs ont été reçus.

La procédure de reprise du verrouillage de trame doit commencer immédiatement après la confirmation de la perte du verrouillage de trame.

3.1.2 *Reprise du verrouillage de trame*

3.1.2.1 *Temps de reprise du verrouillage de trame*

Le temps de reprise du verrouillage de trame est défini comme le temps moyen maximal de reprise du verrouillage de trame en l'absence d'erreurs. Le temps moyen maximal de reprise du verrouillage de trame est le temps moyen nécessaire pour assurer la reprise du verrouillage de trame lorsqu'il faut examiner le maximum de positions de bit pour repérer le signal de verrouillage de trame.

Le temps moyen maximal de reprise du verrouillage de trame doit être inférieur à 5 ms.

3.1.2.2 *Stratégie applicable à la reprise du verrouillage de trame*

La reprise du verrouillage de trame doit se faire par détection de trois signaux de verrouillage de trame corrects consécutifs. De plus, le code de CRC-5 (voir le § 3.2) doit être associé à l'algorithme de verrouillage de trame pour s'assurer qu'un signal de verrouillage de trame correct contenu dans les bits F est la seule séquence sur laquelle le circuit de reprise du verrouillage de trame puisse se verrouiller en permanence. Cette procédure est illustrée à la figure 1/G.706.

3.2 *Contrôle des bits de CRC*

Le contrôle d'erreur par le CRC-5 suppose que la qualité du signal est suffisante pour établir un verrouillage de trame permettant d'accéder correctement aux bits de CRC-5.

3.2.1 *Procédure de contrôle*

- i) Une séquence reçue de 3156 bits en série (3151 bits du CMB et 5 bits de CRC) est divisée par le polynôme générateur défini dans la Recommandation G.704.
- ii) Si le résultat du processus de division est 00000, on considère que le CMB vérifié ne contient pas d'erreur.

3.2.2 *Contrôle du verrouillage de trame incorrect (voir le § A.1.1)*

Il convient de suivre la procédure décrite au § 3.1.2.2 lorsque le code de CRC-5 est utilisé pour assurer la protection contre un signal de verrouillage de trame incorrect.

Il doit être possible à l'aide du code de CRC-5, de détecter un verrouillage de trame incorrect en moins d'une seconde avec une probabilité supérieure à 0,99. Dès la détection de cette situation, il faut rechercher le verrouillage de trame correct.

Avec un taux d'erreur aléatoire de 10^{-4} , le temps moyen entre deux déclenchements intempestifs de la recherche du verrouillage de trame, en raison d'un trop grand nombre de blocs de messages pour des CRC erronés, doit être de plus d'un an.

Remarque 1 – Avec un taux d'erreur aléatoire d'environ 10^{-3} , il est presque impossible de savoir si les erreurs détectées par le CRC sont causées par le verrouillage de trame incorrect ou par des erreurs de transmission sur les bits.

Remarque 2 – Pour atteindre les limites de probabilité indiquées ci-dessus, une méthode consiste à compter les blocs de message du CRC-5 erronés, étant entendu que 32 blocs de message du CRC-5 erronés consécutifs indiquent que le verrouillage de trame est incorrect.

3.2.3 *Contrôle de la qualité en termes d'erreurs à l'aide du code de CRC-5 (voir le § A.1.2)*

Pour le contrôle de la qualité en termes d'erreurs, il doit être possible d'obtenir des indications pour chaque bloc de message pour le CRC erroné reçu. Les informations d'erreur obtenues doivent être utilisées conformément aux spécifications à définir dans les Recommandations respectives relatives aux équipements.

4 Procédures de verrouillage de trame et de CRC à la jonction à 2048 kbit/s

4.1 Perte et reprise du verrouillage de trame

4.1.1 Perte du verrouillage de trame

Le verrouillage de trame sera considéré comme perdu quand trois signaux de verrouillage de trame consécutifs auront été reçus avec erreurs.

Remarque 1 – En plus de ce qui précède, et afin de se prémunir contre les signaux de verrouillage de trame parasites, la procédure suivante peut être utilisée:

Le verrouillage de trame sera considéré comme perdu quand le bit 2 de l'intervalle de temps 0 dans les trames ne contenant pas de signal de verrouillage de trame sera reçu avec erreur trois fois de suite.

Remarque 2 – La perte de verrouillage de trame peut aussi être déclarée lorsqu'on ne peut pas réaliser le verrouillage de multitrame du CRC conformément au § 4.2 ou lorsqu'on dépasse un nombre spécifié de blocs de messages pour les CRC erronés, comme indiqué au § 4.3.2.

4.1.2 Stratégie applicable à la reprise du verrouillage de trame

Le verrouillage de trame sera considéré comme repris quand on aura constaté successivement:

- une première fois, la présence du signal de verrouillage de trame correct;
- l'absence du signal de verrouillage de trame dans la trame suivante détectée en vérifiant que le bit 2 de la trame de base est un 1;
- une deuxième fois, la présence du signal de verrouillage de trame correct dans la trame suivante.

Remarque – Pour éviter qu'il puisse s'établir un état où le verrouillage de trame soit irréalisable du fait de la présence d'un signal parasite de verrouillage de trame, on peut procéder comme suit:

Quand on détecte la présence d'un signal valable de verrouillage de trame dans une trame n , on vérifie que la trame $n + 1$ ne contient pas de signal de verrouillage et que la trame $n + 2$ contient un signal de verrouillage de trame. Si l'une de ces deux conditions n'est pas remplie, on entreprend une nouvelle recherche dans la trame $n + 2$.

4.2 Verrouillage de multitrame du CRC en utilisant les informations contenues dans le bit 1 de la trame de base

Si une condition de verrouillage de trame présumé a été réalisée, on considère que le verrouillage de multitrame CRC a eu lieu si au moins deux signaux de verrouillage de multitrame du CRC valables peuvent être détectés en 8 ms, le temps séparant deux signaux de verrouillage de multitrame du CRC étant 2 ms ou un multiple de 2 ms. La recherche du signal de verrouillage de multitrame du CRC doit se faire uniquement dans les trames de base ne contenant pas de signal de verrouillage de trame.

Si le verrouillage de multitrame ne peut pas être réalisé en 8 ms, on admet que le verrouillage de trame est un signal parasite de verrouillage de trame et une nouvelle recherche de verrouillage de trame doit être lancée.

Remarque 1 – La nouvelle recherche de verrouillage de trame doit commencer en un point situé juste après l'emplacement du signal parasite présumé de verrouillage de trame. Cela évitera généralement une reprise du verrouillage sur le signal parasite de verrouillage de trame.

Remarque 2 – Les dispositions correspondantes prises à la suite d'une perte de verrouillage de trame ne doivent plus s'appliquer une fois que le verrouillage de trame a été repris. Cependant, si le verrouillage de multitrame CRC ne peut pas être réalisé dans un délai compris entre 100 ms et 500 ms (par exemple, parce que la procédure de CRC n'a pas été mise en œuvre à l'extrémité émission), on prendra des dispositions équivalentes à celles spécifiées pour la perte de verrouillage de trame.

Remarque 3 – Les équipements utilisant la procédure CRC-4 doivent être conçus de manière à assurer un interfonctionnement avec des équipements qui ne disposent pas de cette procédure; ils doivent donc pouvoir continuer à fournir un service (écouler du trafic) entre équipements avec et sans procédure CRC-4. Cela peut être obtenu manuellement (par exemple au moyen de shunts) ou automatiquement.

- Dans le cas manuel, l'équipement doté de la procédure CRC-4 doit pouvoir mettre le bit 1 de la trame à l'état «1» binaire (voir la remarque 1 du tableau 4a/G.704).
- Dans le cas automatique, cela peut être obtenu à l'équipement doté de la procédure CRC-4:
 - soit comme une fonction de «couche supérieure» commandée par un dispositif de gestion de réseau (par exemple, un RTG) (pour étude ultérieure);
 - soit comme une fonction de «couche inférieure» au moyen d'un algorithme de verrouillage de multitrame CRC-4 modifié comme dans l'annexe B.

4.3 *Contrôles des bits de CRC*

Si le verrouillage de trame et le verrouillage de multitrame du CRC sont réalisés, le contrôle des bits de CRC dans chaque sous-multitrame doit commencer.

4.3.1 *Procédure de contrôle*

- i) Une sous-multitrame CRC reçue est traitée par le processus de multiplication/division défini dans la Recommandation G.704 après que ses bits de CRC ont été extraits et remplacés par des zéros.
- ii) Le reste provenant du processus de division est ensuite mémorisé puis comparé bit par bit avec les bits de CRC reçus dans la sous-multitrame (SMF) suivante.
- iii) Si le reste correspond exactement aux bits de CRC contenus dans la sous-multitrame suivante du signal reçu, on considère que la SMF vérifiée ne contient pas d'erreurs.

4.3.2 *Contrôle de verrouillage de trame incorrect* (voir le § A.1.1)

Il doit être possible de déceler une situation de verrouillage de trame incorrect en moins d'une seconde et avec une probabilité supérieure à 0,99. A la détection d'une telle situation, on doit entreprendre la recherche du verrouillage de trame.

Avec un taux d'erreur aléatoire de 10^{-3} , la probabilité de déclenchement intempestif de la recherche du verrouillage de trame, en raison d'un trop grand nombre de blocs de messages pour des CRC erronés, doit être inférieure à 10^{-4} sur une période d'une seconde.

La figure 2/G.706 présente la procédure à suivre pour passer de la recherche du verrouillage de trame au contrôle d'erreur à l'aide du CRC.

Remarque 1 – La recherche du verrouillage de trame doit commencer en un point situé juste après l'emplacement du signal parasite présumé de verrouillage de trame. Cela évitera généralement une reprise du verrouillage de trame sur le signal parasite de verrouillage de trame.

Remarque 2 – Pour atteindre les limites de probabilité indiquées ci-dessus, une valeur de seuil préférée est 915 blocs de messages pour des CRC erronés sur 1000, étant entendu qu'une valeur ≥ 915 blocs de messages pour des CRC erronés indique un verrouillage de trame incorrect.

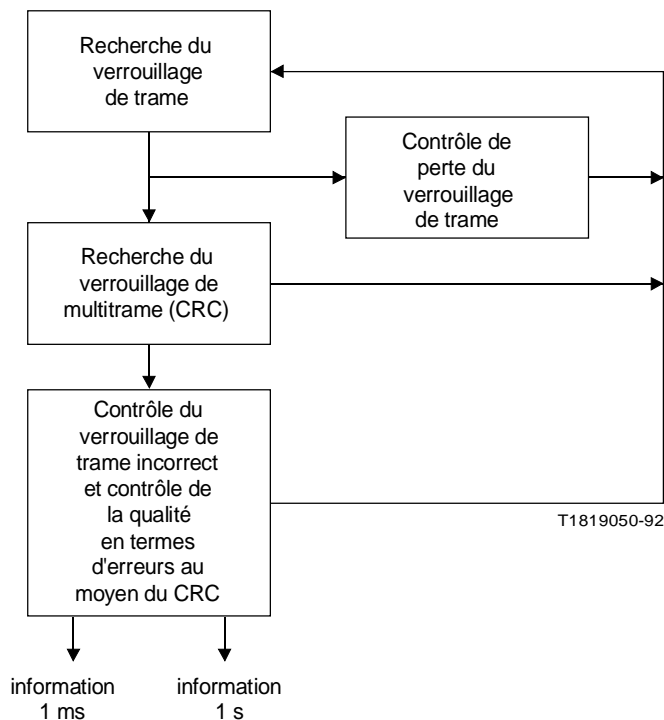


FIGURE 2/G.706
**Procédure à suivre pour passer de la recherche du verrouillage de trame
au contrôle d'erreur au moyen du contrôle
de redondance cyclique (CRC) (2048 kbit/s)**

4.3.3 *Contrôle des caractéristiques d'erreur au moyen du CRC-4* (voir le § A.1.2)

L'information concernant l'état de traitement du CRC doit être disponible sous deux formes:

a) *Information directe*

Chaque fois qu'un bloc de messages pour un CRC erroné sera détecté, il sera nécessaire de l'indiquer.

b) *Information intégrée*

Le nombre de blocs de messages pour des CRC erronés par seconde doit être disponible chaque seconde. Ce nombre sera compris entre 0 et 1000 (décimal).

5 **Procédures de verrouillage de trame et de CRC à la jonction à 8448 kbit/s**

Pour étude ultérieure.

(à la Recommandation G.706)

Informations générales relatives à l'utilisation des procédures de contrôle de redondance cyclique (CRC)**A.1 Raisons de l'application des procédures de CRC**

Les procédures de CRC peuvent être utilisées à la fois pour assurer la protection contre le verrouillage de trame incorrect et pour contrôler les erreurs sur les bits.

A.1.1 Protection contre le verrouillage de trame incorrect

Les procédures de CRC servent à assurer la protection contre le verrouillage de trame incorrect des récepteurs de signaux multiplex. Par exemple, un verrouillage de trame incorrect peut se produire dans un RNIS si l'utilisateur simule un signal de verrouillage de trame dans son terminal non téléphonique. Toutefois, étant donné que l'utilisateur ne commande pas la composition d'une trame multiplex, l'adjonction de bits de CRC et l'évaluation de ces bits dans le récepteur entraînent la détection du verrouillage de trame incorrect.

A.1.2 Contrôle d'erreur sur les bits

On a aussi recours à la procédure de CRC pour améliorer le contrôle du taux d'erreur sur les bits si de petites valeurs du taux d'erreur (par exemple, 10^{-6}) doivent être considérées. Le CRC (comme le contrôle du signal de verrouillage de trame) tient compte de la totalité de la liaison numérique entre la source et le récepteur d'un signal multiplex, contrairement au contrôle des violations de code (par exemple, contrôle des violations des codes AMI, HDB3 ou B8ZS) qui concerne seulement la section de ligne numérique la plus proche du récepteur, ou très souvent seulement la jonction [par exemple, entre un multiplexeur numérique et une terminaison de commutateur (ET)].

A.2 Limites des procédures de CRC**A.2.1 Probabilité de non-détection des erreurs sur les bits**

On peut estimer [1] que pour les codes de CRC- n , et de longs blocs de message/contrôle, la probabilité de non-détection d'une erreur approche 2^{-n} même avec un taux d'erreur sur les bits élevé; avec un faible taux d'erreur sur les bits, la probabilité est inférieure. L'imprécision qui en résulte (tout au plus avec le CRC-4, environ 6% des blocs contiennent des erreurs non détectées, et avec le CRC-6, 1,6%) est tolérable, compte tenu de l'objectif visé.

A.2.2 Limitation des applications à la mesure du taux d'erreur sur les bits

La procédure de CRC ne convient pas bien pour mesurer des valeurs du taux d'erreur sur les bits si élevées qu'en moyenne chaque bloc de message/contrôle contient au moins une erreur sur les bits (par exemple, pour un taux d'erreur sur les bits (BER) égal ou supérieur à 10^{-3}).

(à la Recommandation G.706)

Algorithme de verrouillage de multitrame CRC-4 modifié pour permettre l'interfonctionnement automatique d'équipements avec et sans procédure CRC-4**B.1** *Considérations générales*

On prévoit qu'il faudra dans certains cas permettre un interfonctionnement automatique d'équipements avec et sans procédure CRC-4, par exemple dans un réseau commuté/géré à 2048 kbit/s. Voici deux méthodes pour assurer cet interfonctionnement automatique.

- *Méthode 1*: Solution de la «couche inférieure» reposant sur un algorithme de verrouillage de multitrame CRC-4 modifié.
- *Méthode 2*: Solution de la «couche supérieure» reposant sur une télécommande par l'intermédiaire d'un dispositif de gestion du réseau.

La présente annexe décrit une mise en œuvre au moyen de la méthode 1, la méthode 2 appelant un complément d'étude.

B.2 *Algorithme de verrouillage de multitrame CRC-4 modifié***B.2.1** *Description générale de l'algorithme*

L'algorithme de verrouillage de multitrame CRC-4 modifié repose sur la stratégie suivante:

Si un signal de verrouillage de trame de base valable est constamment présent et si le verrouillage de multitrame CRC-4 n'est pas achevé à la fin de la période de recherche du verrouillage total de multitrame CRC-4, on suppose que l'extrémité éloignée est un équipement non doté de la procédure CRC-4.

B.2.2 *Actions corrélatives pour l'interfonctionnement d'équipements CRC-4/Non CRC-4*

Dans ces conditions, les actions corrélatives suivantes s'appliquent à l'équipement doté de la procédure CRC-4:

- a) fournir l'indication (pas nécessairement une alarme) «pas de signal entrant de verrouillage de multitrame CRC-4»;
- b) inhiber le traitement CRC-4 sur le signal reçu à 2048 kbit/s;
- c) continuer à émettre des données CRC-4 à l'extrémité éloignée avec les deux bits E mis à «0» (voir le tableau 4b/G.704).

Remarque – Comme expliqué au § B.2.5, cela permet de repérer un échec de production/de détection du verrouillage de multitrame CRC-4, mais avec un verrouillage de base correct, en cas d'interfonctionnement d'équipements disposant chacun de l'algorithme de verrouillage de multitrame CRC-4 modifié.

L'algorithme résiste à un verrouillage de trame de base intempestif et des équipements disposant d'une procédure CRC-4 applicable manuellement ne posent pas de problèmes d'interfonctionnement.

B.2.3 Description détaillée de l'algorithme de verrouillage

La figure B-1/G.706 donne l'organigramme de l'algorithme de verrouillage.

La période de recherche du verrouillage de multitrame CRC-4 de 400 ms garantit un verrouillage de trame de base et de multitrame CRC-4 correct pour un maximum de 40 simulations intempestives de la séquence de verrouillage de trame de base présentes entre deux emplacements de signal correct de verrouillage de trame de base.

Le temporisateur de 400 ms est déclenché lors du rétablissement initial (primaire) du verrouillage de trame de base. Une fois déclenché, ce temporisateur n'est pas réinitialisé, à moins que le critère de «perte de verrouillage de trame de base (primaire)» ne soit vérifié (voir le § 4.1.1): le processus de vérification de «perte de verrouillage de trame de base (primaire)» se déroule en continu quel que soit l'état du processus de verrouillage de multitrame CRC-4 au-dessous de lui.

La recherche du verrouillage de trame de base déclenchée si le verrouillage de multitrame CRC-4 ne peut pas être réalisé en 8 ms (comme exigé au § 4.2), ne doit pas réinitialiser le temporisateur de 400 ms ni entraîner les actions corrélatives associées à la perte de verrouillage de trame de base primaire; autrement dit, dans la section de l'organigramme de verrouillage en question, toutes les recherches de verrouillage de trame de base sont faites en parallèle avec le processus de contrôle de perte de verrouillage de trame de base primaire et par conséquent, indépendamment de ce processus (voir la figure B-1/G.706). Toutes les recherches subséquentes de verrouillage de multitrame CRC-4 sont associées à chaque séquence de verrouillage de trame de base constatée au cours de la recherche parallèle.

Afin que l'algorithme ne perturbe pas le trafic (c'est-à-dire que la perturbation ne dépasse pas 400 ms) au cours de la recherche du verrouillage de multitrame CRC-4, le trafic doit être autorisé sur, et synchronisé avec, la séquence de verrouillage de trame de base primaire déterminée initialement.

Si un signal de verrouillage de multitrame CRC-4 apparaît avant la fin de la temporisation de 400 ms, la séquence de verrouillage de trame de base associée au signal de verrouillage de multitrame CRC-4 doit être celle choisie, c'est-à-dire que si nécessaire, la position de verrouillage de trame de base primaire doit être modifiée en conséquence. Le traitement CRC-4 déterminera alors s'il s'agissait vraiment de l'emplacement de verrouillage correct (conformément au § 4.3.2). En revanche, si une séquence de verrouillage de multitrame CRC-4 ne peut pas être trouvée avant la fin de la temporisation de 400 ms, il faut en conclure qu'il s'agit d'un interfonctionnement d'équipements dotés et d'équipements non dotés de la fonction CRC-4; en pareil cas, le trafic doit être maintenu sur l'emplacement du signal de verrouillage de trame de base primaire initialement déterminé et les actions corrélatives spécifiées en B.2.2 doivent être appliquées.

En cas de reconfiguration du trajet à 2048 kbit/s à un moment quelconque, on suppose que la (nouvelle) paire d'équipements de terminaison de trajet doit relancer la totalité du processus de verrouillage de trame, c'est-à-dire que l'algorithme est réinitialisé.

B.2.4 Fixation des bits E pendant et après le verrouillage

Les équipements CRC-4 qui utilisent l'algorithme de verrouillage de multitrame CRC-4 modifié doivent toujours mettre à 0 les données CRC-4 envoyées dans les bits E jusqu'à ce que les relations d'interfonctionnement des équipements soient établies à la fin de la séquence complète de verrouillage de trame. A ce moment-là, les actions corrélatives suivantes doivent s'appliquer:

- s'il s'agit d'un interfonctionnement des deux équipements de type CRC-4 établi, le traitement normal CRC-4 des données de bloc CRC-4 erronées doit commencer, par exemple par la fixation des bits E conformément au § 2.3.3.4 de la Recommandation G.704;
- s'il s'agit d'un interfonctionnement d'un équipement CRC-4 avec un équipement non CRC-4, les bits E doivent rester à 0 (car cela n'influe pas sur l'équipement non CRC-4).

B.2.5 *Détection de défaillance de générateur/détecteur de multitrame CRC-4 (verrouillage de trame de base correct) dans des équipements utilisant l'algorithme de verrouillage de multitrame CRC-4 modifié*

La réception en continu de bits E mis à 0 indique que l'équipement distant n'est pas en mesure de réaliser le verrouillage de multitrame CRC-4.

Remarque – Si le bit A [indication d'alarme distante (RAI)] n'est pas mis à 1 dans l'intervalle de temps 0, l'extrémité distante est censée avoir réalisé un verrouillage de trame de base.

L'incapacité d'obtenir le verrouillage de multitrame CRC-4 à l'extrémité distante ne doit pas se traduire par une alarme à l'extrémité distante, mais seulement par une indication de cet état. Il incombe ensuite au personnel de maintenance de l'extrémité locale et de l'extrémité distante de vérifier si le générateur ou le détecteur de verrouillage de multitrame CRC-4 est défaillant.

La période d'intégration et la valeur de seuil pour déterminer ce cas de défaillance doivent être le comptage de plus de 990 blocs CRC-4 erronés, déterminé à partir des données du bit E, dans chaque seconde (c'est-à-dire sur 1000 blocs de vérification CRC-4) pendant 5 secondes consécutives. On a choisi ces valeurs car elles sont quasiment inconcevables à la suite d'une distribution d'erreurs quelconque ayant causé un autre effet, par exemple une perte locale de verrouillage de trame ou une perte distante de verrouillage de trame signifiée par la réception du bit A [indication d'alarme distante (RAI)] mis dans l'intervalle de temps 0.

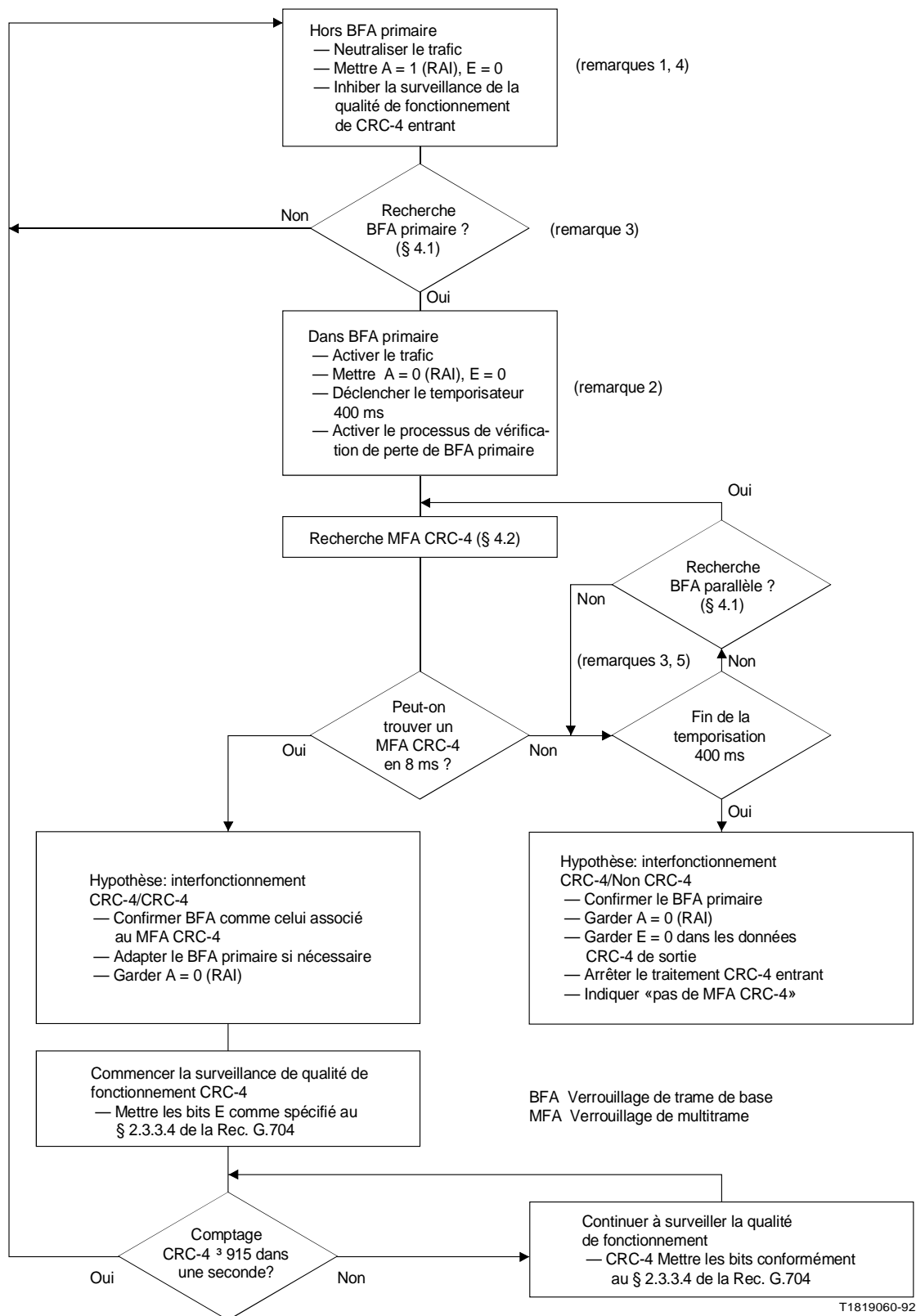


FIGURE B-1/G.706

Organigramme de l'algorithme de verrouillage de trame pour l'interfonctionnement automatique des équipements CRC-4/Non CRC-4

Remarques concernant la Figure B-1/G.706

Remarque 1 – Tant que le verrouillage de trame de base primaire n'est pas réalisé, le bit A (RAI) doit être mis à 1 et les bits E à 0. Quand ce verrouillage est établi, les bits A (RAI) comme les bits E doivent être mis à 0.

Si le verrouillage de multitrame CRC-4 est par la suite réalisé dans la fenêtre de recherche de 400 ms, le verrouillage de trame de base primaire doit être confirmé avec celui qui est associé à la position de verrouillage de multitrame CRC-4. La surveillance de la qualité de fonctionnement CRC-4 doit alors commencer (voir le § 4.3.1), la valeur des bits E étant conforme au § 2.3.3.4 de la Recommandation G.704. Si, en revanche, le verrouillage de multitrame CRC-4 ne peut pas être obtenu dans la fenêtre de recherche de 400 ms, alors qu'un état de verrouillage de trame de base primaire est constamment présent, le traitement CRC-4 entrant doit rester neutralisé et les bits A (RAI) comme les bits E doivent rester sur 0. L'information fournie par les bits A et E (pris ensemble) offre la possibilité de repérer une défaillance du générateur/récepteur de signal de verrouillage de multitrame CRC-4 quand le verrouillage de trame de base primaire est constamment présent (voir le § B.2.5).

Remarque 2 – Une fois établi le verrouillage de trame de base primaire, un processus de vérification de perte de verrouillage de trame de base primaire est activé; il va à présent fonctionner en permanence comme processus de secours, c'est-à-dire qu'une perte de verrouillage de trame de base primaire à un moment quelconque doit réinitialiser l'algorithme.

Dans la pratique, le temporisateur de 400 ms peut être un compteur convenablement étalonné.

Remarque 3 – Comme observé dans la remarque 1 des § 4.2 et 4.3.2, toute recherche de verrouillage de trame de base parallèle doit commencer à un point situé juste après une position quelconque de verrouillage précédente. Associée au temporisateur de 400 ms, cette stratégie peut éviter quelque 40 séquences de verrouillage de trame intempestives entre séquences de verrouillage correctes.

Remarque 4 – On suppose que toute restructuration du trajet à 2048 kbit/s (par exemple en raison d'une demande de gestion dans un réseau commuté à 2048 kbit/s) entraîne une perte de verrouillage de trame de base primaire entre la (nouvelle) paire d'équipements de terminaison de conduit, c'est-à-dire que l'algorithme est complètement réinitialisé.

Remarque 5 – Il n'est pas jugé nécessaire d'associer une «temporisation» à chaque recherche de verrouillage de trame de base parallèle; en effet:

- il est prévu de se reporter en permanence aux indications du temporisateur de 400 ms pendant la recherche de verrouillage de trame de base parallèle, de sorte que si la temporisation de 400 ms prend fin, la recherche de verrouillage de trame de base parallèle prend fin et l'état «interfonctionnement CRC-4/Non CRC-4» est instauré;
- dans la pratique, même en l'absence de simulations intempestives du verrouillage de trame de base, un état de recherche de verrouillage de trame de base parallèle sera probablement instauré/abandonné plusieurs fois pendant la fenêtre de recherche de verrouillage de multitrame CRC-4 de 400 ms, en raison de la recherche parallèle qui constate à plusieurs reprises la position de verrouillage de trame de base primaire.

ANNEXE C

(à la Recommandation G.706)

Procédure de mise à jour de l'ensemble de contrôle du CRC-4 aux points intermédiaires du conduit dans une application utilisant une liaison de données de type message

C.1 *Considérations générales*

Le bit S_{a4} permet de disposer d'une liaison de données de type message dans les conduits à 2048 kbit/s (voir la remarque 4 du tableau 4a/G.704). Il sera peut-être parfois nécessaire d'avoir accès à cette liaison en des points du conduit situés entre ses véritables points de terminaison, il en sera par exemple ainsi pour la télémessure des taux d'erreur le long du conduit. En pareils cas, il faudra que la fonction de terminaison logique du conduit assurée par le CRC-4 ne soit pas perturbée ou annihilée. Ainsi, toute modification apportée aux bits S_{a4} en un point intermédiaire ne devra pas entraîner le recalcul des bits CRC-4 dans toute la SMF, mais simplement leur mise à jour en utilisant une fonction de recodage linéaire appliquée aux modifications binaires déterministes des bits S_{a4} seulement.

La présente annexe donne:

- une preuve mathématique de la validité de la procédure de mise à jour;
- un exemple de la base conceptuelle de mise en œuvre – y compris le principe qui permet d'étendre la procédure de mise à jour, si nécessaire, pour y inclure tous les bits en réserve, c'est-à-dire S_{a4} à S_{a8} .

C.2 Démonstration mathématique de la validité de la procédure de mise à jour

La séquence binaire complète d'une SMF peut être représentée par le polynôme de données $D(x)$ de degré 2047 en x suivant:

$$D(x) = a_{2047}x^{2047} + a_{2046}x^{2046} + \dots + a_2x^2 + a_1x^1 + a_0 \quad (C-1)$$

où:

$a_i = 0$ ou 1 et le degré de x représente la position de bit dans la SMF.

La somme de contrôle CRC-4 pour $D(x)$ est le reste $R(x)$ résultant de la division modulo 2 de $x^4D(x)$ par le polynôme générateur de CRC-4 $G(x)$, ainsi,

$$x^4D(x)/G(x) = Q(x) + R(x)/G(x) \quad (C-2)$$

où:

$$G(x) = x^4 + x + 1$$

$Q(x)$ = polynôme du quotient, ayant le même degré que $D(x)$.

La représentation par le polynôme des positions de bits S_{a4} de la SMF est une forme spécifique de l'équation (C-1), c'est-à-dire:

$$S_{a4}(x) = a_{1788}x^{1788} + a_{1276}x^{1276} + a_{764}x^{764} + a_{252}x^{252} \quad (C-3)$$

Si l'on prend le polynôme $S_{a4 \text{ diff}}(x)$ pour représenter les changements que l'on veut apporter aux positions de bits S_{a4} de la SMF on aura:

$$D_{new}(x) = D(x) + S_{a4 \text{ diff}}(x) \quad (C-4)$$

C'est-à-dire que $S_{a4 \text{ diff}}(x)$ aura des valeurs «1» seulement dans les positions où le «nouveau» bit S_{a4} ne concorde pas avec celui qui est déjà présent dans $D(x)$.

Si l'on applique la forme générale de l'équation (C-2) à l'équation (C-4), on aura:

$$x^4D_{new}(x)/G(x) = Q_{new}(x) + R_{new}(x)/G(x)$$

$$\Rightarrow x^4\{D(x) + S_{a4 \text{ diff}}(x)\}/G(x) = Q_{new}(x) + R_{new}(x)/G(x)$$

$$\Rightarrow x^4D(x)/G(x) + x^4S_{a4 \text{ diff}}(x)/G(x) = Q_{new}(x) + R_{new}(x)/G(x)$$

$$\Rightarrow Q(x) + R(x)/G(x) + Q_{diff}(x) + R_{diff}(x)/G(x) = Q_{new}(x) + R_{new}(x)/G(x) \quad (C-5)$$

En regroupant les termes semblables dans l'équation (C-5), on aura:

$$\{Q(x) + Q_{diff}\} + \{R(x) + R_{diff}(x)\}/G(x) = Q_{new}(x) + R_{new}(x)/G(x) \quad (C-6)$$

L'équation (C-6) montre que le total de contrôle CRC-4 nécessaire (c'est-à-dire mise à jour) $R_{new}(x)$ est simplement la somme modulo 2 du total de contrôle CRC-4 d'origine $R(x)$ et le reste $R_{diff}(x)$ de l'application du processus de codage CRC-4 à la représentation par polynôme des modifications qu'il est souhaité apporter aux bits S_{a4} dans la SMF, ainsi,

$$R_{new}(x) = R(x) + R_{diff}(x) \quad (C-7)$$

On notera que le processus ci-dessus repose seulement sur des changements déterministes de la structure de bit de $D(x)$, c'est-à-dire la SMF. Les erreurs éventuellement présentes dans $D(x)$ ou son addition de contrôle CRC-4 associée $R(x)$ ne sont pas connues du processus de mise à jour. Il s'ensuit que la caractéristique véritable de détection d'erreurs de bout en bout du conduit de la procédure CRC-4 est préservée.

Cela montre bien que le processus de mise à jour peut s'appliquer à tous les changements déterministes de la structure binaire de $D(x)$, par exemple aux autres bits S_a .

C.3 Exemple de base conceptuelle pour la mise en œuvre du processus de mise à jour

La figure C-1/G.706 montre, pour mettre en œuvre le processus de mise à jour de CRC-4, une base conceptuelle qui tient compte de toute combinaison de bits S_a ; cet exemple ne vise pas à imposer des méthodes de mise en œuvre dans la pratique.

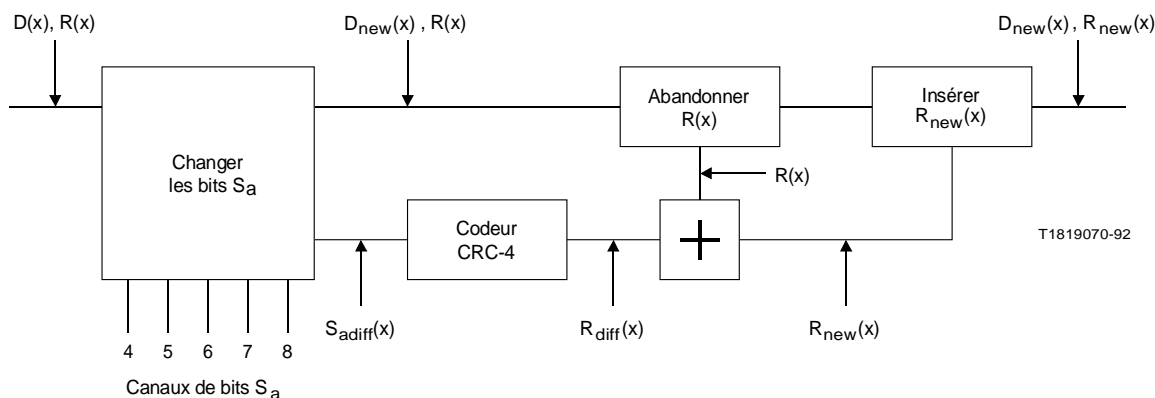


FIGURE C-1/G.706

Exemple de mise en œuvre conceptuelle du processus de mise à jour de CRC-4

ANNEXE D

(à la Recommandation G.706)

Liste alphabétique des abréviations utilisées dans la présente Recommandation

BFA	Verrouillage de trame de base	Basic frame alignment
CMB	Bloc de messages pour le contrôle du CRC	CRC message bloc
CRC	Contrôle de redondance cyclique	Cyclic redundancy check
ET	Terminaison de commutateur	Exchange terminal
MFA	Verrouillage de multitrame	Multiframe alignment
RAI	Indication d'alarme distante	Remote alarm indication
SMF	Sous-multitrame	Sub-multiframe

Bibliographie

- [1] WITZKE (K. A.) et LEUNG (C.): A comparison of some error detecting CRC code standards, *IEEE Trans.*, vol. COM-33, p. 996-998, 1985.