



UNION INTERNATIONALE DES TÉLÉCOMMUNICATIONS

CCITT

V.17

COMITÉ CONSULTATIF
INTERNATIONAL
TÉLÉGRAPHIQUE ET TÉLÉPHONIQUE

**COMMUNICATION DE DONNÉES
SUR LE RÉSEAU TÉLÉPHONIQUE**

**MODEM À 2 FILS POUR LES APPLICATIONS
DE TÉLÉCOPIE À DES DÉBITS BINAIRES
ALLANT JUSQU'À 14 400 bit/s**

Recommandation V.17



Genève, 1991

AVANT-PROPOS

Le CCITT (Comité consultatif international télégraphique et téléphonique) est un organe permanent de l'Union internationale des télécommunications (UIT). Il est chargé de l'étude des questions techniques, d'exploitation et de tarification, et émet à ce sujet des Recommandations en vue de la normalisation des télécommunications à l'échelle mondiale.

L'Assemblée plénière du CCITT, qui se réunit tous les quatre ans, détermine les thèmes d'études et approuve les Recommandations rédigées par ses Commissions d'études. Entre les Assemblées plénières, l'approbation des Recommandations par les membres du CCITT s'effectue selon la procédure définie dans la Résolution n° 2 du CCITT (Melbourne, 1988).

La Recommandation V.17, que l'on doit à la Commission d'études XVII, a été approuvée le 22 février 1991 selon la procédure définie dans la Résolution n° 2.

NOTE DU CCITT

Dans cette Recommandation, l'expression «Administration» est utilisée pour désigner de façon abrégée aussi bien une Administration de télécommunications qu'une exploitation privée reconnue de télécommunications.

© UIT 1991

Droits de reproduction réservés. Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

Recommandation V.17

MODEM À 2 FILS POUR LES APPLICATIONS DE TÉLÉCOPIE À DES DÉBITS BINAIRES ALLANT JUSQU'À 14 400 bit/s

1 Introduction

La présente Recommandation définit les méthodes de modulation et les séquences d'exploitation d'un modem destiné à être utilisé seulement pour les applications de télécopie à grande vitesse.

Il conviendrait de se reporter aux Recommandations pertinentes de la série T en ce qui concerne les procédures d'exploitation et les autres caractéristiques utilisées dans les applications de transmission par télécopie car elles diffèrent de celles qui sont recommandées pour les modems à grande vitesse destinés à des applications générales.

Les principales caractéristiques de ce modem sont les suivantes:

- a) fonctionnement en mode semi-duplex aux débits binaires de:
 - 14 400 bit/s synchrone,
 - 12 000 bit/s synchrone,
 - 9600 bit/s synchrone,
 - 7200 bit/s synchrone;
- b) modulation d'amplitude en quadrature avec transmission en ligne synchrone à 2400 bauds;
- c) inclusion d'embrouilleurs de données, d'égaliseurs adaptatifs et d'un codage en treillis à huit états;
- d) deux séquences pour le conditionnement et la synchronisation: conditionnement long et reprise de synchronisation.

2 Signaux en ligne

2.1 *Fréquence porteuse*

La fréquence porteuse est de 1800 ± 1 Hz. Le récepteur doit être capable de fonctionner avec des décalages sur les fréquences reçues allant jusqu'à ± 7 Hz.

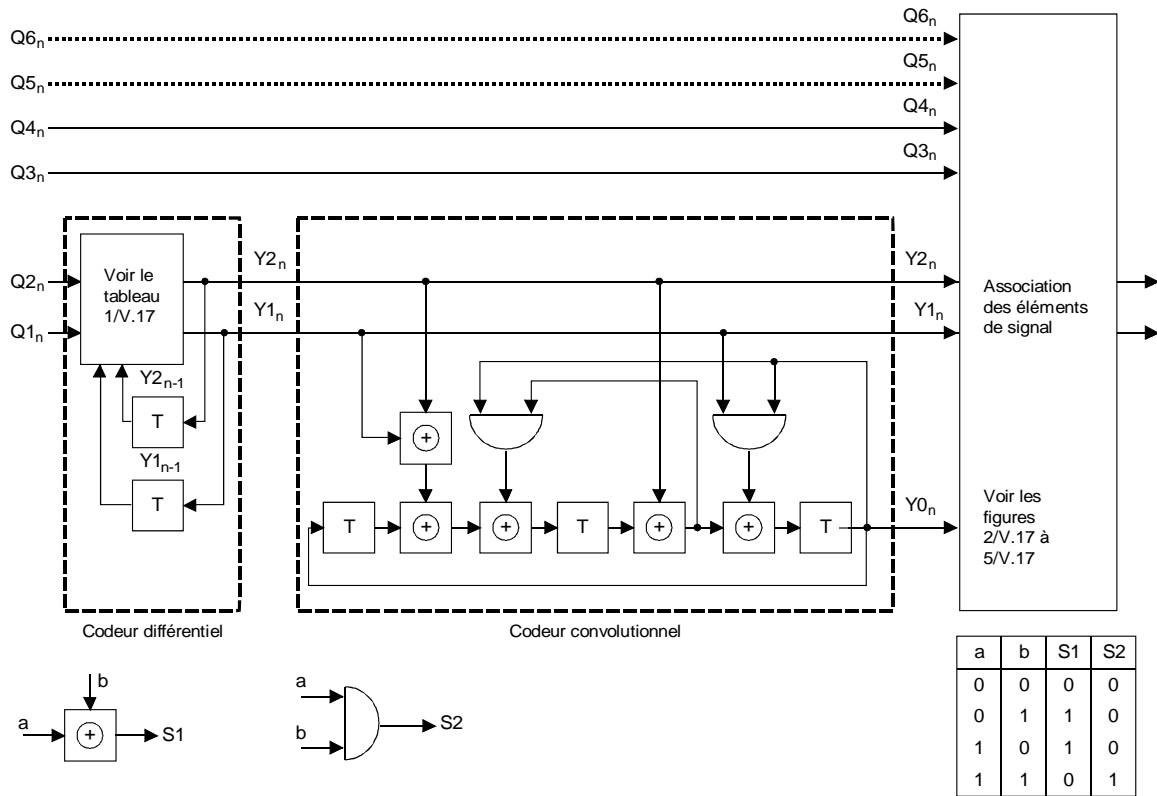
2.2 *Modulation*

La rapidité de modulation doit être de 2400 bauds $\pm 0,01\%$.

2.3 *Codage d'élément de signal*

2.3.1 *Codage de l'élément de signal au débit de 14 400 bit/s*

Le train de données embrouillées à émettre est divisé en groupes de 6 bits consécutifs qui sont classés dans leur ordre d'apparition. Comme l'indique la figure 1/V.17, les deux premiers bits de chaque groupe, $Q1_n$ et $Q2_n$ (où n désigne le numéro de séquence du groupe) sont tout d'abord codés différenciellement en $Y1_n$ et $Y2_n$ selon le tableau 1/V.17.



T1701600-92/d01

FIGURE 1/V.17

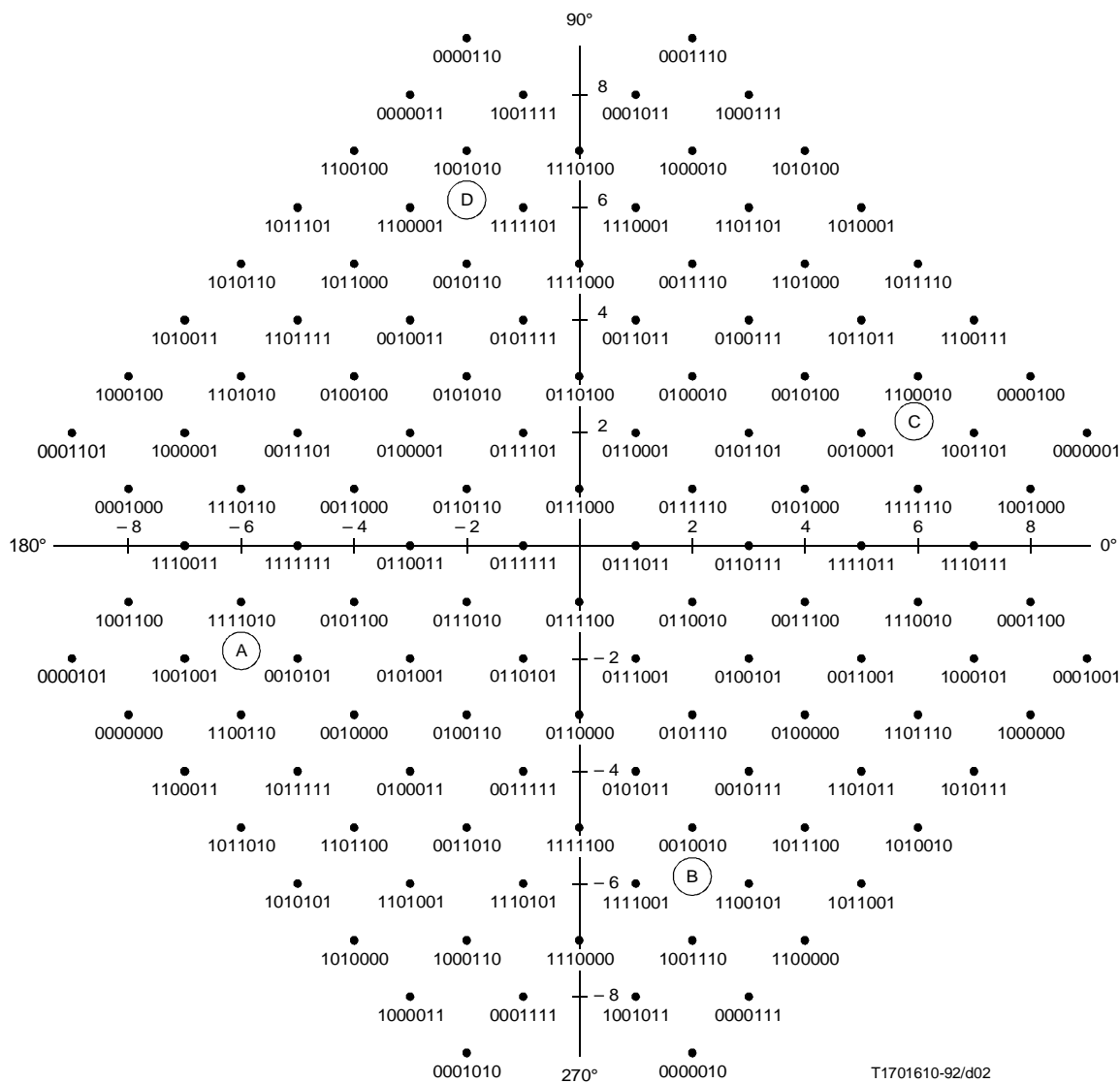
Codage en treillis 14 400, 12 000, 9600 et 7200 bit/s

TABLEAU 1/V.17

Codage différentiel à utiliser avec un codage en treillis

Entrées		Sorties antérieures		Sorties	
Q1 _n	Q2 _n	Y1 _{n-1}	Y2 _{n-1}	Y1 _n	Y2 _n
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	1	1
0	1	0	0	0	1
0	1	0	1	0	0
0	1	1	0	1	1
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	1	1
1	0	1	0	0	1
1	0	1	1	0	0
1	1	0	0	1	1
1	1	0	1	1	0
1	1	1	0	0	0
1	1	1	1	0	1

Les deux bits $Y1_n$ et $Y2_n$ codés de façon différentielle sont utilisés en entrée par un codeur convolutionnel systématique qui génère un bit redondant $Y0_n$. A ce bit redondant et aux 6 bits d'information $Y1_n$, $Y2_n$, $Q3_n$, $Q4_n$, $Q5_n$ et $Q6_n$ sont alors associées les coordonnées de l'élément de signal à émettre conformément au diagramme vectoriel de signaux représenté sur la figure 2/V.17.



Remarque – Les nombres binaires représentent $Q6_n$, $Q5_n$, $Q4_n$, $Q3_n$, $Y2_n$, $Y1_n$ et $Y0_n$. A, B, C et D se réfèrent aux éléments du signal de synchronisation.

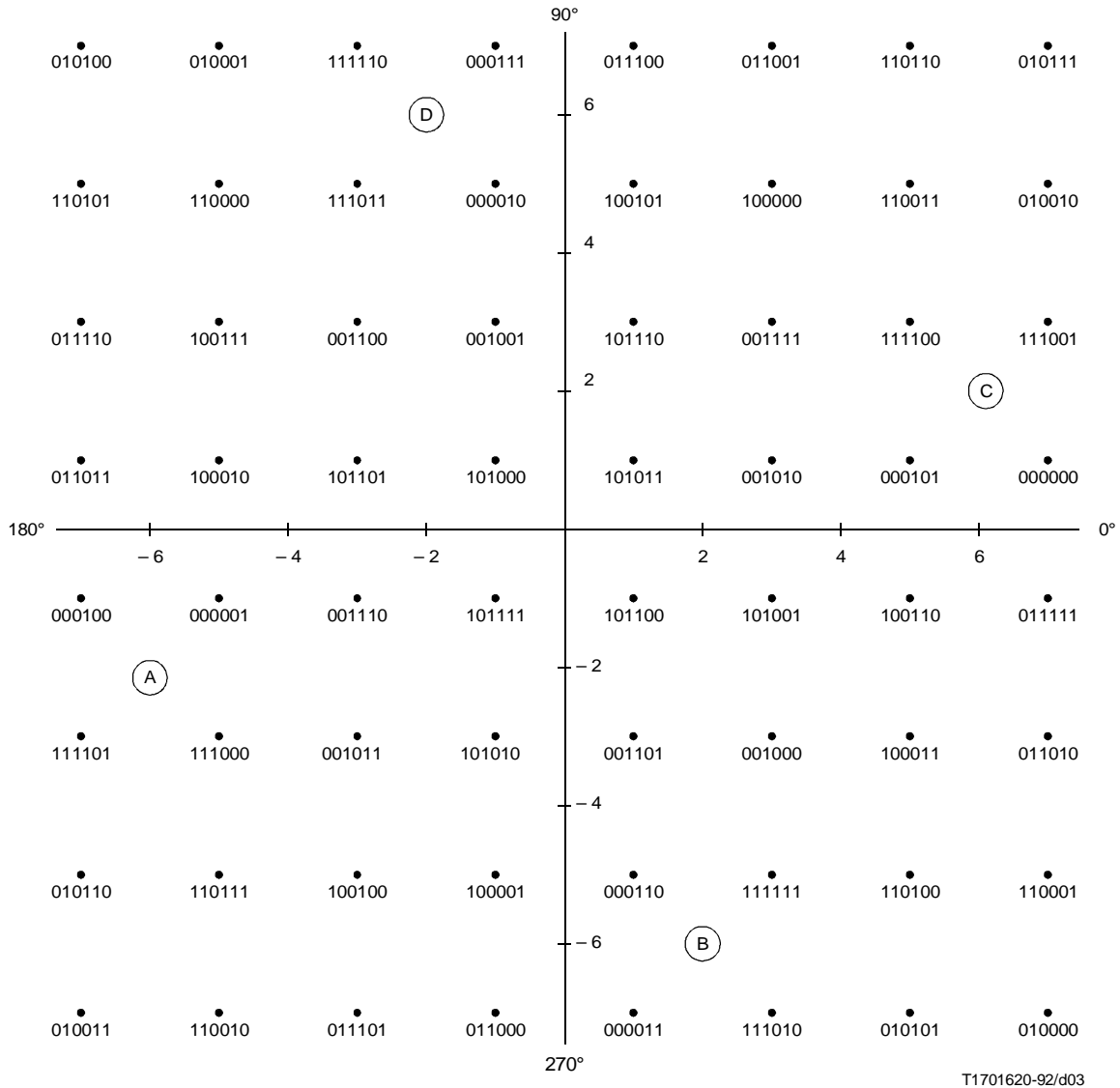
FIGURE 2/V.17

Diagramme vectoriel du signal à 128 points utilisé pour le codage en treillis au débit de 14 400 bit/s

2.3.2 Codage de l'élément de signal au débit de 12 000 bit/s

Le train de données embrouillées à émettre est divisé en groupes de 5 bits de données consécutifs qui sont classés dans leur ordre d'apparition. Comme l'indique la figure 1/V.17, les deux premiers bits Q_{1n} et Q_{2n} de chaque groupe (où n désigne le numéro de séquence du groupe) sont tout d'abord codés de façon différentielle en Y_{1n} et Y_{2n} , selon le tableau 1/V.17.

Les deux bits Y_{1n} et Y_{2n} codés de façon différentielle sont utilisés en entrée par un codeur convolutionnel systématique qui génère un bit redondant Y_{0n} . A ce bit redondant et aux 5 bits d'information Y_{1n} , Y_{2n} , Q_{3n} , Q_{4n} et Q_{5n} sont alors associées les coordonnées de l'élément de signal à émettre conformément au diagramme vectoriel de signaux représenté sur la figure 3/V.17.



Remarque – Les nombres binaires représentent Q_{5n} , Q_{4n} , Q_{3n} , Y_{2n} , Y_{1n} et Y_{0n} . A, B, C et D se réfèrent aux éléments du signal de synchronisation.

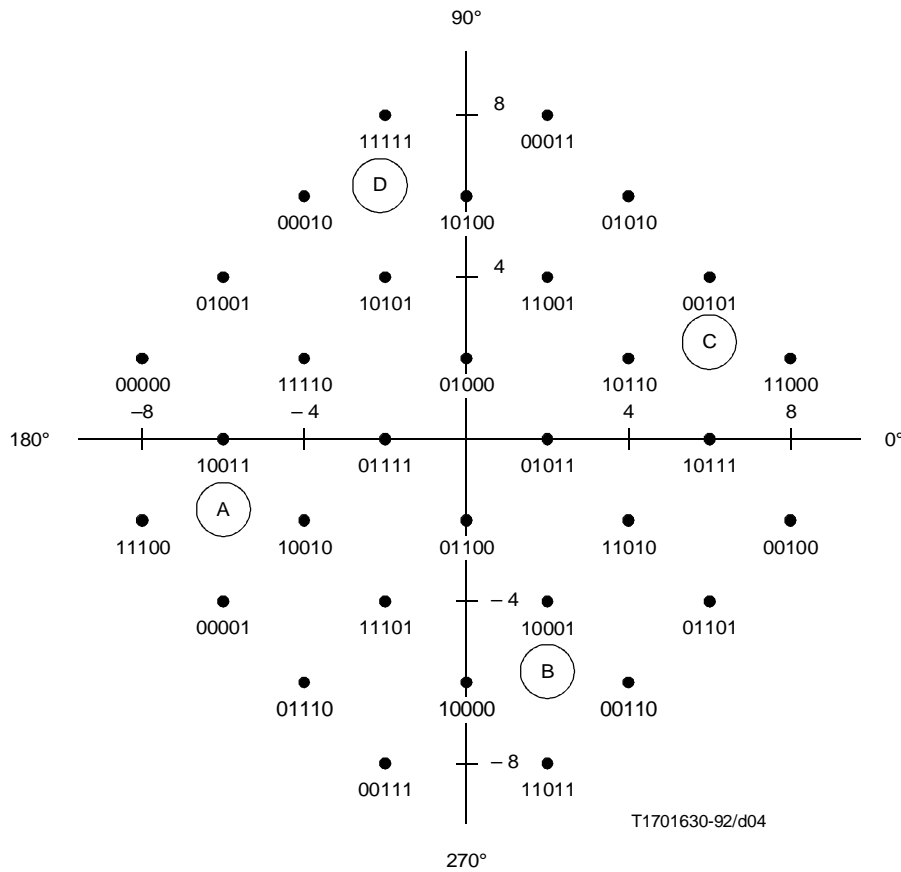
FIGURE 3/V.17

Diagramme vectoriel du signal à 64 points utilisé pour le codage en treillis au débit de 12000 bit/s

2.3.3 Codage de l'élément de signal au débit de 9600 bit/s

Le train de données embrouillées à émettre est divisé en groupes de 4 bits de données consécutifs qui sont classés dans leur ordre d'apparition. Comme l'indique la figure 1/V.17, les deux premiers bits $Q1_n$ et $Q2_n$ de chaque groupe (où n désigne le numéro de séquence du groupe) sont tout d'abord codés de façon différentielle en $Y1_n$ et $Y2_n$, selon le tableau 1/V.17.

Les deux bits $Y1_n$ et $Y2_n$ sont utilisés en entrée par un codeur convolutionnel systématique qui génère un bit redondant $Y0_n$. A ce bit redondant et aux 4 bits d'information $Y1_n$, $Y2_n$, $Q3_n$ et $Q4_n$ sont alors associées les coordonnées de l'élément de signal à émettre conformément au diagramme vectoriel de signaux représenté sur la figure 4/V.17.



Remarque – Les nombres binaires représentent $Q4_n$, $Q3_n$, $Y2_n$, $Y1_n$, $Y0_n$.
A, B, C et D se réfèrent aux éléments du signal de synchronisation.

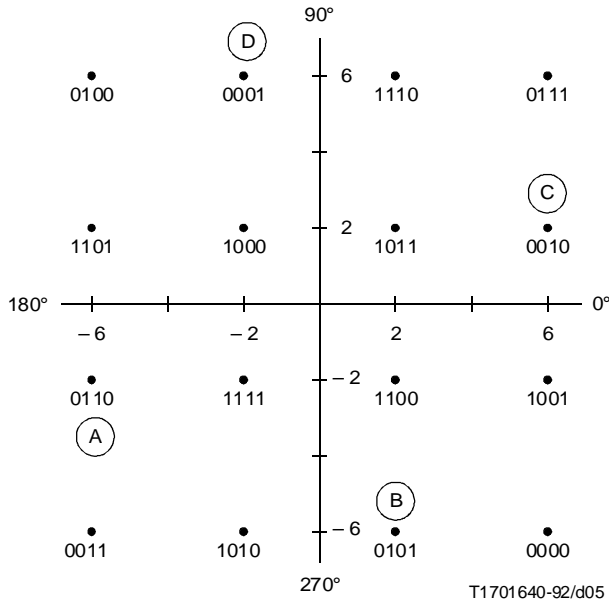
FIGURE 4/V.17

Diagramme vectoriel du signal à 32 points utilisé pour le codage en treillis au débit de 9600 bit/s

2.3.4 Codage de l'élément de signal au débit de 7200 bit/s

Le train de données embrouillées à émettre est divisé en groupes de 3 bits de données consécutifs qui sont classés dans leur ordre d'apparition. Comme le montre la figure 1/V.17, les deux premiers bits $Q1_n$ et $Q2_n$ de chaque groupe (où n désigne le numéro de séquence du groupe) sont codés différemment en $Y1_n$ et $Y2_n$, selon le tableau 1/V.17.

Les deux bits $Y1_n$ et $Y2_n$ codés de façon différentielle sont utilisés en entrée par un codeur convolutionnel systématique qui génère un bit redondant $Y0_n$. A ce bit redondant et aux 3 bits d'information $Y1_n$, $Y2_n$ et $Q3_n$ sont alors associées les coordonnées de l'élément de signal à émettre conformément au diagramme vectoriel de signaux représenté sur la figure 5/V.17.



Remarque – Les nombres binaires représentent $Q3_n$, $Y2_n$, $Y1_n$, $Y0_n$. A, B, C et D se réfèrent aux éléments du signal de synchronisation.

FIGURE 5/V.17

Diagramme vectoriel du signal à 16 points utilisé pour le codage en treillis au débit de 7200 bit/s

2.4 Spectres transmis

Si des «1» binaires continus sont appliqués à l'entrée de l'embrouilleur, la densité d'énergie transmise à 600 Hz et 3000 Hz devrait être atténuée de $4,5 \pm 2,5$ dB par rapport à la densité maximale d'énergie entre 600 Hz et 3000 Hz.

3 Circuits de jonction

3.1 Liste des circuits de jonction

Dans la présente Recommandation, les références aux numéros de circuits de jonction de la Recommandation V.24 sont utilisées pour désigner l'équivalent fonctionnel de ces circuits et non pas leur implantation physique. Par exemple, une référence au circuit 103 devrait être interprétée comme l'équivalent fonctionnel du circuit 103 (voir le tableau 2/V.17).

TABLEAU 2/V.17

Circuits de jonction

Numéro	Désignation
102	Terre de signalisation ou retour commun
103	Emission des données
104	Réception des données
105	Demande pour émettre
106	Prêt à émettre
107	Poste de données prêt
108/1 ou	Connectez le poste de données sur la ligne (remarque)
108/2	Terminal de données prêt (remarque)
109	Détecteur du signal de ligne reçu sur la voie de données
114	Base de temps pour les éléments de signal à l'émission (origine ETCD)
115	Base de temps pour les éléments de signal à la réception (origine ETCD)
125	Indicateur d'appel

Remarque – Ce circuit doit pouvoir fonctionner en tant que circuit 108/1 ou 108/2 selon son utilisation.

3.2 *Transmission des données*

Le modem doit accepter des données provenant de la fonction de contrôle de télécopie sur le circuit 103. Les données sur le circuit 103 doivent être sous le contrôle du circuit 114.

3.3 *Réception des données*

Le modem doit transmettre des données à la fonction de contrôle de télécopie sur le circuit 104. Les données sur le circuit 104 doivent être sous le contrôle du circuit 115.

3.4 *Base de temps*

Il convient d'inclure des horloges dans les modems pour fournir à la fonction de contrôle de télécopie la base de temps des éléments de signal à l'émission sur le circuit 114 et la base de temps des éléments de signal à la réception sur le circuit 115.

3.5 *Contrôle du débit des données*

Il doit être assuré par une connexion entre le modem et la fonction de contrôle de télécopie; la nature de cette connexion dépasse la portée de la présente Recommandation.

3.6 *Temps de réponse des circuits 106 et 109*

Après les séquences de conditionnement et de synchronisation définies au § 5, le circuit 106 suit les passages de l'état OUVERT à l'état FERMÉ ou de l'état FERMÉ à l'état OUVERT du circuit 105, avec un délai maximal de 3,5 ms. Le passage de l'état OUVERT à l'état FERMÉ du circuit 109 fait partie de la séquence de conditionnement spécifiée au § 5. Le circuit 109 doit passer à l'état OUVERT dans un délai de 30 à 50 ms après que le niveau du signal reçu apparaissant à la borne ligne du modem tombe au-dessous du seuil pertinent défini au § 3.7. Après la prise de contact initiale, suite à une interruption, le circuit 109 doit passer à l'état FERMÉ dans un délai de 40 à 205 ms après que le niveau du signal reçu apparaissant à la borne ligne du modem dépasse le seuil pertinent défini au § 3.7.

3.7 *Seuils du circuit 109*

- Pour les niveaux supérieurs à -43 dBm: circuit 109 à l'état FERMÉ.
- Pour les niveaux inférieurs à -48 dBm: circuit 109 à l'état OUVERT.

L'état du circuit 109 entre les niveaux -43 et -48 dBm n'est pas spécifié, si ce n'est que le détecteur de signaux doit présenter un effet d'hystérésis tel que le niveau correspondant au passage de l'état OUVERT à l'état FERMÉ soit supérieur d'au moins 2 dB au niveau correspondant au passage de l'état FERMÉ à l'état OUVERT.

Les seuils du circuit 109 sont spécifiés à l'entrée du modem, quand il reçoit des «1» binaires embrouillés.

Les Administrations sont autorisées à modifier ces seuils lorsque les conditions de transmission sont bien définies.

Remarque – Le temps de réponse de l'état FERMÉ à l'état OUVERT du circuit 109 doit être convenablement choisi, à l'intérieur des limites spécifiées, pour garantir l'intégrité des bits utiles sur le circuit 104.

3.8 Verrouillage

L'ETCD doit maintenir (s'ils sont utilisés) le circuit 104 à l'état binaire «1» et le circuit 109 à l'état OUVERT lorsque le circuit 105 est à l'état FERMÉ, si cela est nécessaire pour protéger le circuit 104 contre les signaux erronés, pendant une période de 150 ± 25 ms après le passage du circuit 105 de l'état FERMÉ à l'état OUVERT. L'emploi de ce délai supplémentaire est facultatif et dépend de considérations relatives au système.

4 Embrouilleur et désembrouilleur

Le modem doit utiliser un embrouilleur/désembrouilleur à autosynchronisation, appliquant le polynôme générateur:

$$1 + x^{-18} + x^{-23}$$

A l'émission, la séquence de données du message fournie à l'embrouilleur doit être effectivement divisée par le polynôme générateur. Les coefficients du quotient de cette division, pris dans l'ordre décroissant, constituent la séquence de données qui doit apparaître à la sortie de l'embrouilleur. A la réception, la séquence de données reçue doit être multipliée par le polynôme générateur de l'embrouilleur pour redonner la séquence de données du message.

5 Séquences d'exploitation

5.1 Séquences de conditionnement et de synchronisation

Le tableau 3/V.17 représente deux séquences distinctes de signaux de conditionnement et de synchronisation.

La séquence de conditionnement long sert à l'établissement de la connexion ou au reconditionnement le cas échéant.

La séquence de resynchronisation assure la resynchronisation après un conditionnement long réussi.

TABLEAU 3/V.17

Signaux de conditionnement et de synchronisation

	Segment 1	Segment 2	Segment 3	Segment 4		
	Éléments alternés ABAB	Signal de conditionnement de l'égaliseur	Signal de liaison	«1» binaires permanents embrouillés	Total des intervalles unitaires	Durée approximative (ms)
Conditionnement long	256	2976	64	48	3344	1393
Resynchronisation	256	38	64	48	342	142

5.1.1 *Segment 1: éléments ABAB alternés*

Ce segment est constitué d'alternances d'états A et B, comme le montrent les figures 2/V.17, 3/V.17, 4/V.17 et 5/V.17.

5.1.2 *Segment 2: signal de conditionnement de l'égaliseur*

Ce segment est formé de l'émission séquentielle de quatre éléments de signal A, B, C et D, comme l'indiquent les figures 2/V.17, 3/V.17, 4/V.17 et 5/V.17.

La séquence de conditionnement de l'égaliseur est une séquence pseudo-aléatoire à 4800 bit/s engendrée par le polynôme $1 + x^{-18} + x^{-23}$ de l'embrouilleur. Pendant la durée du segment 2, tout codage différentiel par quadrant est neutralisé et les dibits embrouillés sont codés comme indiqué dans le tableau 4/V.17.

Un «1» binaire étant appliqué à l'entrée, on choisira l'état initial de l'embrouilleur de manière à produire la séquence suivante à la sortie de l'embrouilleur ainsi que les éléments de signal correspondants:

TABLEAU 4/V.17

Codage pour un signal de conditionnement à quatre phases

00	01	00	01	00	01	00	01	00	01	00	01	10	01	10	01
C	D	C	D	C	D	C	D	C	D	C	D	B	D	B	D

Segment 2

Dibit	Etat de signal
00	C
01	D
11	A
10	B

5.1.3 *Segment 3: signal de liaison*

Ce segment qui est utilisé seulement pendant une séquence initiale de conditionnement long est formé d'une séquence de 16 bits qui est transmise 8 fois. La séquence, définie dans le tableau 5/V.17, est embrouillée et transmise à 4800 bit/s avec les éléments de signaux A, B, C et D, comme indiqué sur les figures 2/V.17, 3/V.17, 4/V.17 et 5/V.17.

TABLEAU 5/V.17

Segment 3: Désignation des bits

B	B	B	B	B	B	B	B	B	B	B	B	B	B	B	B
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	1

Remarque 1 – Le bit B0 est le premier bit du train de données au moment où celui-ci pénètre dans l'embrouilleur.

Remarque 2 – Toute utilisation des bits 4-6, 8-10, 12-14 nécessite un complément d'étude. Plusieurs équipements actuels pourraient mettre un ou plusieurs de ces bits à l'état «1» binaire; il ne sera pas tenu compte de ces bits.

Les dibits sont codés de façon différentielle comme indiqué dans le tableau 6/V.17.

Le codeur différentiel est initialisé en utilisant le dernier symbole du segment précédent. Les deux premiers bits et les dibits suivants de chaque séquence de 16 bits sont codés sous forme d'un seul état de signal.

TABLEAU 6/V.17

Segment 3: Codage des dibits

Dibit	Changement de phase	Sorties antérieures/sorties
00	+ 90 degrés	A/B, B/C, C/D, D/A
01	0 degré	A/A, B/B, C/C, D/D
10	180 degrés	A/C, B/D, C/A, D/B
11	- 90 degrés	A/D, B/A, C/B, D/C

5.1.4 *Segment 4*

Des «1» binaires embrouillés seront émis au débit binaire de la voie.

Pour la séquence de conditionnement long, le premier symbole du segment 3 sert à initialiser le codeur différentiel.

Pour la séquence de conditionnement court, le dernier symbole du segment 2 sert à initialiser le codeur différentiel.

L'état initial du codeur convolusionnel sera mis à zéro.

L'embrouilleur doit utiliser pour horloge le débit binaire et la séquence de sortie de l'embrouilleur doit être codée comme cela est indiqué au § 4. L'état initial de l'embrouilleur est l'état produit par le dernier intervalle unitaire du segment précédent.

La durée du segment 4 est de 48 intervalles unitaires. A la fin du segment 4, le circuit 106 est mis à l'état FERMÉ et les données sont appliquées à l'entrée de l'embrouilleur.

Le circuit 109 doit être mis à l'état FERMÉ pendant la réception du segment 4.

5.2 Séquence de passage à l'état OUVERT

Après le passage du circuit 105 de l'état FERMÉ à l'état OUVERT, les signaux en ligne, émis après que les données restantes ou la fin du signal de contrôle du conditionnement pendant la procédure de reconditionnement ont été transmises, sont indiqués sur le tableau 7/V.17.

TABLEAU 7/V.17

Séquence de passage à l'état OUVERT

Segment A	Segment B	Total des segments	Durée approximative
«1» binaires permanents embrouillés	Aucune énergie transmise		
32 IU	48 IU	80 IU	33 ms

IU Intervalles unitaires

Remarque – S'il se produit un passage de l'état OUVERT à l'état FERMÉ du circuit 105 pendant la séquence de passage à l'état OUVERT, il n'en sera pas tenu compte jusqu'à la fin de cette séquence.

5.3 Signal de protection contre l'écho pour la personne qui parle (TEP)

Un signal TEP peut, à titre facultatif, être émis avant la transmission des séquences de conditionnement et de synchronisation. Le signal TEP doit être formé d'une porteuse non modulée émise pendant une durée de 185 à 200 ms suivie d'une période de silence de 20 à 25 ms.

Lorsque le signal TEP est utilisé, on peut considérer qu'il fait partie des séquences de conditionnement.

Les autres méthodes permettant de retirer les avantages attendus d'un signal TEP doivent faire l'objet d'un complément d'étude.