



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

CCITT

COMITÉ CONSULTIVO
INTERNACIONAL
TELEGRÁFICO Y TELEFÓNICO

O.150

(10/92)

**ESPECIFICACIONES DE LOS APARATOS
DE MEDIDA**

**PATRONES DE PRUEBA DIGITALES
PARA MEDICIONES DE LA CALIDAD
DE FUNCIONAMIENTO DE EQUIPOS
DE TRANSMISIÓN DIGITAL**



Recomendación O.150

PREFACIO

El CCITT (Comité Consultivo Internacional Telegráfico y Telefónico) es un órgano permanente de la Unión Internacional de Telecomunicaciones (UIT). Este órgano estudia los aspectos técnicos, de explotación y tarifarios y publica Recomendaciones sobre los mismos, con miras a la normalización de las telecomunicaciones en el plano mundial.

La Asamblea Plenaria del CCITT, que se celebra cada cuatro años, establece los temas que han de estudiarse y aprueba las Recomendaciones preparadas por sus Comisiones de Estudio. La aprobación de Recomendaciones por los miembros del CCITT entre las Asambleas Plenarias de éste es el objeto del procedimiento establecido en la Resolución N.º 2 del CCITT (Melbourne, 1988).

La Recomendación O.150 ha sido preparada por la Comisión de Estudio IV y fue aprobada por el procedimiento de la Resolución N.º 2 el 5 de octubre de 1992.

NOTA DEL CCITT

En esta Recomendación, la expresión «Administración» se utiliza para designar, en forma abreviada, tanto una Administración de telecomunicaciones como una empresa privada de explotación reconocida de telecomunicaciones.

© UIT 1993

Es propiedad. Ninguna parte de esta publicación puede reproducirse o utilizarse, de ninguna forma o por ningún medio, sea éste electrónico o mecánico, de fotocopia o de microfilm, sin previa autorización escrita por parte de la UIT.

Recomendación O.150

PATRONES DE PRUEBA DIGITALES PARA MEDICIONES DE LA CALIDAD DE FUNCIONAMIENTO DE EQUIPOS DE TRANSMISIÓN DIGITAL

(1992)

Resumen

Define todos los patrones de prueba digitales referenciados en las Recomendaciones de la serie O.

Palabras clave

- aparato de pruebas;
- medición;
- patrones de prueba digitales;
- patrones de prueba pseudoaleatorios.

1 Introducción

Esta Recomendación contiene un resumen de los diversos patrones de prueba digitales especificados en las Recomendaciones de la serie O. Su propósito es constituir una ayuda para hallar los patrones apropiados para las diferentes aplicaciones.

2 Necesidad de patrones de prueba normalizados

Las mediciones de la tasa de errores en los bits son un medio importante para evaluar la calidad de funcionamiento de los equipos de transmisión digital. Las llamadas mediciones de error de bit «verdaderas», durante las cuales puede detectarse cada error, pueden realizarse únicamente si la secuencia de bits del patrón utilizado para la medición se conoce en su totalidad. Debido a su naturaleza aleatoria, esta condición no se cumple, por lo general, en el tráfico real.

Por consiguiente, es necesario especificar patrones de prueba reproducibles que simulen el tráfico real lo más fielmente posible. Asimismo, dichos patrones de prueba reproducibles constituyen un requisito previo para realizar mediciones de extremo a extremo.

La respuesta más común a este problema consiste en utilizar secuencias pseudoaleatorias. Además de cadenas de n CEROS consecutivos (la llamada «señal invertida») y $n - 1$ UNOS consecutivos, dichos patrones contienen cualquier combinación posible de CEROS y UNOS en una longitud de cadena que depende de n . Para el valor de n , véase el § 3.

El CCITT ha especificado secuencias pseudoaleatorias de diversas longitudes.

3 Propiedades de los patrones de prueba pseudoaleatorios

Las propiedades de un patrón de prueba deben cumplir los requisitos del sistema sometido a prueba. Por lo general, la longitud de una secuencia pseudoaleatoria aumentará con la velocidad binaria a la que se realizan las mediciones. Esto evita tener una frecuencia de repetición del patrón demasiado elevada y que no esté de acuerdo con la situación que se da en la práctica.

Pueden producirse secuencias pseudoaleatorias mediante registros de desplazamiento con la realimentación apropiada. Si el registro de desplazamiento tiene n etapas, la longitud máxima del patrón será de $2^n - 1$ bits.

Si la señal digital se toma directamente de la salida del registro de desplazamiento (señal no invertida), la cadena más larga de CEROS consecutivos será igual a $n - 1$. Si la señal está invertida, se producirán n CEROS consecutivos.

Es posible generar secuencias pseudoaleatorias con estas propiedades por medios distintos de los registros de desplazamiento.

3.1 *Mediciones de la tasa de error a través de aleatorizadores*

La unidad sometida a prueba puede contener aleatorizadores, lo que puede dar resultados inesperados de las medidas si el valor n descrito en el § 3 tiene múltiplos enteros comunes con el número de etapas del aleatorizador. A fin de reducir la probabilidad de aparición de este problema, los valores de n recientemente especificados para los patrones de prueba son números primos.

3.2 *Pérdida de la sincronización de las secuencia*

Sólo pueden llevarse a cabo mediciones de la tasa de errores en los bits mediante secuencias pseudoaleatorias si el patrón de referencia producido en el lado recepción del montaje de prueba está correctamente sincronizado con el patrón entrante procedente del objeto que se somete a prueba. Para obtener resultados de medición compatibles es necesario especificar las características de la sincronización de las secuencias.

El siguiente requisito se aplica a todas las Recomendaciones de la serie O que tratan de mediciones de la característica de error mediante secuencias pseudoaleatorias.

Se considerará perdida la sincronización de la secuencia y se iniciará la resincronización:

- a) para una tasa de errores en los bits $\geq 0,20$ durante un intervalo de integración de un segundo, o bien
- b) si puede determinarse inequívocamente que el patrón de prueba y el patrón de referencia están defasados.

Nota – Un método para reconocer la condición de defasado es la evaluación del patrón de errores resultante de una comparación bit por bit. Puede reconocerse la condición de defasado cuando el patrón de errores tiene la misma estructura que el patrón de prueba pseudoaleatorio.

Este punto queda en estudio.

3.3 *Mediciones «en trama»*

Ciertas mediciones exigen que el patrón de prueba se transmita como «cabida útil» dentro de una trama válida.

En este caso, se interrumpirá la transmisión de los patrones de prueba mientras se transmitan los bits de alineación de trama.

3.4 *Mediciones de la fluctuación de fase*

Los patrones de prueba digitales no se emplean únicamente en mediciones de la tasa de error, sino también para medir la función de transferencia de la fluctuación de fase o la fluctuación de fase tolerable a la entrada. En este caso ha de prestarse especial atención a la longitud del patrón de prueba utilizado en la medición. Si es demasiado corto (alta frecuencia de repetición del patrón), la distribución espectral de la señal de prueba puede diferir considerablemente de las propiedades del tráfico real. En este caso, los resultados de la medición no reflejarán la situación práctica (véase el anexo A a la Recomendación G.823 [1]).

4 **Patrones de prueba digitales definidos en las Recomendaciones de la serie O**

En este punto se describen los patrones de prueba digitales definidos en las Recomendaciones de la serie O, así como sus principales aplicaciones. En el cuadro 1/O.150 se presenta un resumen.

Patrones de prueba digitales definidos en las Recomendaciones de la serie O

Longitud del patrón (bits)	Ceros consecutivos	Referencia (Rec.)	Utilización del patrón
$2^9 - 1$	8	O.153	Mediciones de la tasa de error en circuitos de datos a velocidades binarias de hasta 14 400 bit/s
$2^{11} - 1$	10	O.152	Mediciones de la tasa de error y de la fluctuación de fase a velocidades binarias de 64 kbit/s y de $N \times 64$ kbit/s
$2^{15} - 1$	15	O.151	Mediciones de la tasa de error y de la fluctuación de fase a velocidades binarias de 1544, 2048, 6312, 8448, 32 064 y 44 736 kbit/s
$2^{20} - 1$	19	O.153	Mediciones de la tasa de error en circuitos de datos a velocidades binarias de hasta 72 kbit/s
$2^{20} - 1$	14	O.151	Mediciones de la tasa de error y de la fluctuación de fase a velocidades binarias de 1544, 6312, 32 064 y 44 736 kbit/s
$2^{23} - 1$	23	O.151	Mediciones de la tasa de error y de la fluctuación de fase a velocidades binarias de 34 368 y 139 264 kbit/s

4.1 Patrón de prueba pseudoaleatorio de 511 bits

Este patrón está concebido ante todo para realizar mediciones de la tasa de error en circuitos de datos a velocidades binarias de hasta 14 400 bit/s (véase la Recomendación O.153).

El patrón se podrá generar en un registro de desplazamiento de nueve etapas en el que la entrada de la 1.^a está realimentada con el resultado de la suma de la salida de las etapas 5.^a y 9.^a en un sumador en módulo dos. El patrón empieza con el primer UNO de nueve UNOS consecutivos.

- Número de etapas del registro de desplazamiento 9
- Longitud de la secuencia pseudoaleatoria $2^9 - 1 = 511$ bits
- Longitud máxima de las secuencias de CEROS 8 (señal no invertida)

4.2 Patrón de prueba pseudoaleatorio de 2047 bits

Este patrón está concebido ante todo para realizar mediciones de la tasa de error y de la fluctuación de fase en circuitos que funcionan a velocidades binarias de 64 kbit/s y de $N \times 64$ kbit/s (véanse las Recomendaciones O.152 y O.153).

El patrón se podrá generar en un registro de desplazamiento de 11 etapas en el que la entrada de la 1.^a está realimentada con el resultado de la suma de la salida de las etapas 9.^a y 11.^a en un sumador en módulo dos.

- Número de etapas del registro de desplazamiento 11
- Longitud de la secuencia pseudoaleatoria $2^{11} - 1 = 2047$ bits
- Longitud máxima de las secuencias de CEROS 10 (señal no invertida)

Nota 1 – Al efectuar mediciones a una velocidad binaria de $N \times 64$ kbit/s, deben transmitirse bloques consecutivos de 8 bits del patrón de prueba en intervalos de tiempo consecutivos. El comienzo del patrón de prueba pseudoaleatorio no necesita estar relacionado con la velocidad de repetición de trama.

Nota 2 – Queda en estudio si N puede ser cualquier número entre 1 y 31.

4.3 Patrón de prueba pseudoaleatorio de 32 767 bits

Este patrón está concebido ante todo para realizar mediciones de la tasa de error y de la fluctuación de fase a velocidades binarias de 1544, 2048, 6312, 8 448, 32 064 y 44 736 kbit/s (véase la Recomendación O.151).

El patrón se podrá generar en un registro de desplazamiento de 15 etapas en el que la entrada de la 1.^a está realimentada con el resultado de la suma de la salida de las etapas 14.^a y 15.^a en un sumador en módulo dos.

- Número de etapas del registro de desplazamiento 15
- Longitud de la secuencia pseudoaleatoria $2^{15} - 1 = 32\ 767$ bits
- Longitud máxima de las secuencias de CEROS 15 (señal invertida)

4.4 Patrón de prueba pseudoaleatorio de 1 048 575 bits

Este patrón está concebido ante todo para realizar mediciones de la tasa de error en circuitos de datos a velocidades binarias de hasta 72 kbit/s (véase la Recomendación O.153).

El patrón se podrá generar en un registro de desplazamiento de 20 etapas en el que la entrada de la 1.^a está realimentada con el resultado de la suma de la salida de las etapas 3.^a y 20.^a en un sumador en módulo dos.

- Número de etapas del registro de desplazamiento 20
- Longitud de la secuencia pseudoaleatoria $2^{20} - 1 = 1\ 048\ 575$ bits
- Longitud máxima de las secuencias de CEROS 19 (señal no invertida)

Nota – Los dos patrones de prueba de $2^{20} - 1$ bits de longitud descritos en los § 4.4 y 4.5 no son idénticos, ya que se utilizan mecanismos de realimentación diferentes cuando los patrones son producidos por registros de desplazamiento. El patrón especificado en el § 4.5 suprime las secuencias consecutivas de más de 14 CEROS.

4.5 Patrón de prueba pseudoaleatorio de 1 048 575 bits

Este patrón está concebido ante todo para realizar mediciones de la tasa de error y de la fluctuación de fase a velocidades binarias de 1544, 6312, 32 064 y 44 736 kbit/s (véase la Recomendación O.151).

El patrón se podrá generar en un registro de desplazamiento de 20 etapas en el que la entrada de la 1.^a está realimentada con el resultado de la suma de la salida de las etapas 17.^a y 20.^a en un sumador en módulo dos. Un bit de salida se fuerza a ser un UNO cuando los 14 bits anteriores son todos CERO.

- Número de etapas del registro e desplazamiento 20
- Longitud de la secuencia pseudoaleatoria $2^{20} - 1 = 1\ 048\ 575$ bits
- Longitud máxima de las secuencias de CEROS 15 (véase la nota)

Esta secuencia pseudoaleatoria cumple la siguiente condición:

$$\begin{aligned} Q_{n+1}(k+1) &= Q_n(k), n = 1, 2, \dots, 19, \\ Q_1(k+1) &= Q_{17}(k) \oplus Q_{20}(k), y \\ RD(k) &= Q_{20}(k) + \overline{Q_6(k) + \dots + Q_{19}(k)} \end{aligned}$$

donde

- $Q_n(k)$ es el estado presente de la etapa n ,
- $Q_n(k+1)$ es el próximo estado de la etapa n ,
- $RD(k)$ es la valor presente de la salida,
- +
- \oplus es la operación lógica EXCLUSIVO O (EXCLUSIVE OR),
- $(\overline{\quad})$ es la operación lógica NEGADA (NEGATION).

Nota – Los dos patrones de prueba de $2^{20} - 1$ bits de longitud descritos en los § 4.4 y 4.5 no son idénticos, ya que se utilizan mecanismos de realimentación diferentes cuando los patrones son producidos por registros de desplazamiento. El patrón especificado en este punto suprime las secuencias consecutivas de más de 14 CEROS.

4.6 *Patrón de prueba pseudoaleatorio de 8 388 607 bits*

Este patrón está concebido ante todo para realizar mediciones de la tasa de error y de la fluctuación de fase a velocidades binarias de 34 368 y 139 264 kbit/s (véase la Recomendación O.151).

El patrón se podrá generar en un registro de desplazamiento de 23 etapas en el que la entrada de la 1.^a está realimentada con el resultado de la suma de la salida de las etapas 18.^a y 23.^a en un sumador en módulo dos.

- Número de etapas del registro de desplazamiento 23
- Longitud de la secuencia pseudoaleatoria $2^{23} - 1 = 8\,388\,607$ bits
- Longitud máxima de las secuencias de CEROS 23 (señal invertida)

Referencia

- [1] Recomendación G.823 del CCITT *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía de 2048 kbit/s.*

