



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

UIT-T

SECTOR DE NORMALIZACIÓN
DE LAS TELECOMUNICACIONES
DE LA UIT

G.991.1

(10/98)

SERIE G: SISTEMAS Y MEDIOS DE TRANSMISIÓN,
SISTEMAS Y REDES DIGITALES

Sistemas de transmisión digital – Secciones digitales y
sistemas digitales de línea – Redes de acceso

**Transceptores de línea digital de abonado de
alta velocidad binaria**

Recomendación UIT-T G.991.1

(Anteriormente Recomendación del CCITT)

RECOMENDACIONES UIT-T DE LA SERIE G
SISTEMAS Y MEDIOS DE TRANSMISIÓN, SISTEMAS Y REDES DIGITALES

CONEXIONES Y CIRCUITOS TELEFÓNICOS INTERNACIONALES	G.100–G.199
SISTEMAS INTERNACIONALES ANALÓGICOS DE PORTADORAS	
CARACTERÍSTICAS GENERALES COMUNES A TODOS LOS SISTEMAS ANALÓGICOS DE PORTADORAS	G.200–G.299
CARACTERÍSTICAS INDIVIDUALES DE LOS SISTEMAS TELEFÓNICOS INTERNACIONALES DE PORTADORAS EN LÍNEAS METÁLICAS	G.300–G.399
CARACTERÍSTICAS GENERALES DE LOS SISTEMAS TELEFÓNICOS INTERNACIONALES EN RADIOENLACES O POR SATÉLITE E INTERCONEXIÓN CON LOS SISTEMAS EN LÍNEAS METÁLICAS	G.400–G.449
COORDINACIÓN DE LA RADIOTELEFONÍA Y LA TELEFONÍA EN LÍNEA	G.450–G.499
EQUIPOS DE PRUEBAS	
CARACTERÍSTICAS DE LOS MEDIOS DE TRANSMISIÓN	G.600–G.699
SISTEMAS DE TRANSMISIÓN DIGITAL	
EQUIPOS TERMINALES	G.700–G.799
REDES DIGITALES	G.800–G.899
SECCIONES DIGITALES Y SISTEMAS DIGITALES DE LÍNEA	G.900–G.999
Generalidades	G.900–G.909
Parámetros para sistemas en cables de fibra óptica	G.910–G.919
Secciones digitales a velocidades binarias jerárquicas basadas en una velocidad de 2048 kbit/s	G.920–G.929
Sistemas digitales de transmisión en línea por cable a velocidades binarias no jerárquicas	G.930–G.939
Sistemas de línea digital proporcionados por soportes de transmisión MDF	G.940–G.949
Sistemas de línea digital	G.950–G.959
Sección digital y sistemas de transmisión digital para el acceso del cliente a la RDSI	G.960–G.969
Sistemas en cables submarinos de fibra óptica	G.970–G.979
Sistemas de línea óptica para redes de acceso y redes locales	G.980–G.989
Redes de acceso	G.990–G.999

Para más información, véase la Lista de Recomendaciones del UIT-T.

RECOMENDACIÓN UIT-T G.991.1

TRANSCÉPTORES DE LÍNEA DIGITAL DE ABONADO DE ALTA VELOCIDAD BINARIA

Resumen

Esta Recomendación especifica una línea digital de abonado de alta velocidad binaria (HDSL), que es un sistema de transmisión bidireccional y simétrico que permite transportar las señales por los pares trenzados de cobre de una red de acceso a las velocidades binarias de 1544 kbit/s o 2048 kbit/s. El trabajo básico se llevó a cabo en el comité T1 del ANSI para señales a 1544 kbit/s. Los resultados de ese trabajo fueron aprovechados por el TM6 del ETSI y se adoptaron para señales a 2048 kbit/s en una especificación técnica que sirvió de base de la presente Recomendación.

El sistema HDSL utiliza la técnica de compensación de eco para separar los sentidos de la transmisión de modo que un solo par trenzado pueda transportar las señales en ambos sentidos. Se recomiendan dos alternativas diferentes para el código de línea, la modulación de amplitud de impulsos 2B1Q y la modulación de amplitud/fase sin portadora (CAP). El código CAP sólo es aplicable para 2048 kbit/s, mientras que para 2B1Q se han definido dos tramas diferentes, una para 1544 kbit/s y otra para 2048 kbit/s.

El código 2B1Q para 2048 kbit/s permite tanto la transmisión dúplex por un único par como la transmisión en paralelo por dos o tres pares. Así es posible distribuir la señal por varios pares, reducir la velocidad de símbolos y aumentar la longitud de la línea. El CAP se define para uno o dos pares solamente y el 2B1Q a 1544 kbit/s exclusivamente para dos pares.

Orígenes

La Recomendación UIT-T G.991.1 ha sido preparada por la Comisión de Estudio 15 (1997-2000) del UIT-T y fue aprobada por el procedimiento de la Resolución N.º 1 de la CMNT el 13 de octubre de 1998.

PREFACIO

La UIT (Unión Internacional de Telecomunicaciones) es el organismo especializado de las Naciones Unidas en el campo de las telecomunicaciones. El UIT-T (Sector de Normalización de las Telecomunicaciones de la UIT) es un órgano permanente de la UIT. Este órgano estudia los aspectos técnicos, de explotación y tarifarios y publica Recomendaciones sobre los mismos, con miras a la normalización de las telecomunicaciones en el plano mundial.

La Conferencia Mundial de Normalización de las Telecomunicaciones (CMNT), que se celebra cada cuatro años, establece los temas que han de estudiar las Comisiones de Estudio del UIT-T, que a su vez producen Recomendaciones sobre dichos temas.

La aprobación de Recomendaciones por los Miembros del UIT-T es el objeto del procedimiento establecido en la Resolución N.º 1 de la CMNT.

En ciertos sectores de la tecnología de la información que corresponden a la esfera de competencia del UIT-T, se preparan las normas necesarias en colaboración con la ISO y la CEI.

NOTA

En esta Recomendación, la expresión *empresa de explotación reconocida (EER)* designa a toda persona, compañía, empresa u organización gubernamental que explote un servicio de correspondencia pública. Los términos *Administración*, *EER* y *correspondencia pública* están definidos en la *Constitución de la UIT (Ginebra, 1992)*.

PROPIEDAD INTELECTUAL

La UIT señala a la atención la posibilidad de que la utilización o aplicación de la presente Recomendación suponga el empleo de un derecho de propiedad intelectual reivindicado. La UIT no adopta ninguna posición en cuanto a la demostración, validez o aplicabilidad de los derechos de propiedad intelectual reivindicados, ya sea por los miembros de la UIT o por terceros ajenos al proceso de elaboración de Recomendaciones.

En la fecha de aprobación de la presente Recomendación, la UIT ha recibido notificación de propiedad intelectual, protegida por patente, que puede ser necesaria para aplicar esta Recomendación. Sin embargo, debe señalarse a los usuarios que puede que esta información no se encuentre totalmente actualizada al respecto, por lo que se les insta encarecidamente a consultar la base de datos sobre patentes de la TSB.

© UIT 1999

Es propiedad. Ninguna parte de esta publicación puede reproducirse o utilizarse, de ninguna forma o por ningún medio, sea éste electrónico o mecánico, de fotocopia o de microfilm, sin previa autorización escrita por parte de la UIT.

ÍNDICE

	Página
1 Alcance.....	1
2 Referencias	1
3 Abreviaturas	2
4 Configuración de referencia y descripción funcional.....	4
5 Especificación del núcleo HDSL.....	6
5.1 Funciones.....	6
5.1.1 Transporte transparente de tramas núcleo.....	7
5.1.2 Relleno y supresión de relleno	7
5.1.3 Procedimientos CRC-6 y detección de errores de transmisión.....	7
5.1.4 Informe de errores	7
5.1.5 Detección de fallos.....	7
5.1.6 Informe de fallos	7
5.1.7 Temporización de bits	7
5.1.8 Alineación de trama	7
5.1.9 Control de arranque autónomo del transceptor HDSL.....	7
5.1.10 Control y coordinación de bucles.....	8
5.1.11 Correspondencia entre tramas núcleo y tramas HDSL.....	8
5.1.12 Control del canal de mantenimiento	8
5.1.13 Sincronización y coordinación de transceptores HDSL.....	8
5.1.14 Identificación de pares	8
5.1.15 Corrección de identificación de pares	8
5.1.16 Telealimentación	8
5.1.17 Corriente de humectación	8
5.2 Medio de transmisión	8
5.2.1 Descripción	8
5.2.2 Requisitos mínimos de la línea local digital (DLL) para las aplicaciones HDSL	9
5.2.3 Características físicas de la DLL.....	9
5.2.4 Características eléctricas de la DLL.....	10
5.3 Método de transmisión	12
5.3.1 Generalidades.....	12
5.3.2 Transmisión por tres pares	12
5.3.3 Transmisión por dos pares	12
5.3.4 Transmisión por un par	12
5.3.5 Transmisión por cuatro pares.....	12

5.3.6	Código de línea	13
5.3.7	Velocidad de símbolo por la línea.....	13
5.4	Estructura de trama.....	13
5.4.1	Trama núcleo.....	13
5.4.2	Trama HDSL 2B1Q	14
5.4.3	Método de aleatorización	27
5.5	Canal de operaciones insertadas HDSL (eoc).....	29
5.5.1	Funciones de eoc HDSL.....	30
5.5.2	Protocolo de acuse de recibo eoc HDSL.....	31
5.5.3	Modo lectura/escritura de datos eoc HDSL	33
5.5.4	Lista de mensajes eoc HDSL	36
5.5.5	Requisitos del conjunto de mensajes eoc HDSL.....	37
5.5.6	Registro de datos en la NTU y en regeneradores.....	40
5.5.7	Margen de ruido	40
5.6	Procedimiento de arranque.....	41
5.6.1	Generalidades.....	41
5.6.2	Señales de control y estado	42
5.6.3	Señales transmitidas	43
5.6.4	Temporizadores.....	44
5.6.5	Diagramas de estados de activación.....	45
5.6.6	Procedimientos relacionados con el regenerador.....	51
5.7	Operación y mantenimiento	55
5.7.1	Funciones en el punto de referencia OAM externo a la LTU.....	55
5.7.2	Funciones en el punto de referencia OAM externo a la NTU.....	56
5.7.3	Mensajes OAM y funciones admitidas por el núcleo HDSL.....	57
5.7.4	Funciones OAM relacionadas con la alimentación en energía.....	60
5.7.5	Comportamiento del regenerador.....	60
5.8	Características eléctricas de un transceptor 2B1Q.....	61
5.8.1	Generalidades.....	61
5.8.2	Impedancia y pérdida de retorno del transmisor/receptor	61
5.8.3	Reloj de referencia del transceptor.....	62
5.8.4	Características de salida del transmisor	62
5.8.5	Asimetría con respecto a tierra.....	66
5.9	Calidad de funcionamiento de los transceptores HDSL.....	69
5.9.1	Requisitos de calidad de funcionamiento.....	69
5.9.2	Modelos físicos de DLL (bucles de prueba)	69
5.9.3	Fluctuación de fase y fluctuación lenta de fase.....	69

6	Especificación del circuito común	71
6.1	Memoria intermedia de diferencia de retardo	71
6.2	Mecanismo de identificación de pares	71
6.2.1	Valores iniciales de identificación de pares	71
6.2.2	Identificación de pares en la NTU.....	72
6.2.3	Identificación de pares en la LTU.....	72
6.3	Mediciones de la calidad de funcionamiento en laboratorio.....	72
6.3.1	Generalidades.....	72
6.3.2	Configuración de prueba.....	73
6.3.3	Procedimiento de prueba con ruido conformado	77
6.3.4	Procedimiento de prueba para el ruido impulsivo.....	78
6.3.5	Prueba de rechazo en modo común.....	80
6.3.6	Prueba con microinterrupciones.....	80
7	Alimentación en energía.....	81
7.1	Generalidades	81
7.2	Corriente de humectación.....	81
7.3	Aspectos relativos a la telealimentación en energía.....	81
7.3.1	Aspectos relativos a la telealimentación en energía en la LTU	82
7.3.2	Aspectos relativos a la telealimentación en energía en la NTU.....	82
7.3.3	Aspectos relativos a la telealimentación en energía en el regenerador.....	82
8	Requisitos ambientales.....	83
8.1	Condiciones climáticas.....	83
8.2	Seguridad.....	83
8.3	Protección contra sobretensiones	83
8.4	Compatibilidad electromagnética (EMC)	83
Anexo A – Sistema de transmisión para aplicaciones basadas en un sistema de dos pares a 1544 kbit/s		83
A.1	Estructura de trama del sistema de dos pares para 784 kbit/s	83
Anexo B – Sistema basado en la modulación de amplitud/fase sin portadora de línea de abonado digital a alta velocidad binaria (HDSL).....		86
B.1	Alcance e información general.....	86
B.1.1	Alcance.....	86
B.2	Referencias	87
B.3	Abreviaturas	87
B.4	Configuración de referencia y descripción funcional.....	87

B.5	Especificación del núcleo HDSL.....	87
B.5.1	Funciones	87
B.5.2	Medio de transmisión.....	87
B.5.3	Método de transmisión.....	87
B.5.4	Estructura de trama	93
B.5.5	Canal de operaciones insertadas HDSL (eoc).....	101
B.5.6	Procedimiento de arranque.....	101
B.5.7	Operación y mantenimiento	119
B.5.8	Características eléctricas de transceptores basados en CAP	120
B.5.9	Calidad de funcionamiento de los transceptores HDSL.....	124
B.6	Especificación del circuito común	127
B.6.1	Memoria intermedia de diferencia de retardo	127
B.6.2	Pruebas de medición de la calidad de funcionamiento en laboratorio	127
B.7	Alimentación en energía.....	129
B.8	Requisitos ambientales	129
Apéndice I – Ejemplos específicos de las aplicaciones.....		130
I.1	Requisitos específicos de las aplicaciones AVP RDSI con 2048 kbit/s.....	130
I.1.1	Correspondencia de 2048 bits con HDSL.....	130
I.1.2	Correspondencia de las funciones de mantenimiento HDSL con la interfaz	130
I.1.3	Calidad de funcionamiento	131
I.2	Requisitos específicos de la aplicación para líneas europeas arrendadas que transmiten información digital no estructurada a 2048 kbit/s (D2048U).....	134
I.2.1	Interfaces de aplicación.....	134
I.2.2	Correspondencia de la señal D2048U con HDSL.....	134
I.2.3	Correspondencia de funciones de mantenimiento HDSL con la interfaz	134
I.2.4	Calidad de funcionamiento	135
I.3	Requisitos específicos de la aplicación para líneas europeas arrendadas que transmiten información digital no estructurada a 2048 kbit/s (D2048S)	137
I.3.1	Interfaces de aplicación.....	137
I.3.2	Correspondencia de la señal D2048S con HDSL.....	137
I.3.3	Correspondencia de funciones de mantenimiento con la HDSL con la interfaz	137
I.3.4	Calidad de funcionamiento	138
I.4	Requisitos específicos de las aplicaciones para instalación fraccional	140
I.4.1	Correspondencia de servicios fraccionales con HDSL	140
I.4.2	Correspondencia de las funciones de mantenimiento HDSL con la interfaz	145
I.4.3	Calidad de funcionamiento	146

	Página
I.5	Requisitos específicos de la aplicación para funcionamiento parcial 146
I.5.1	Correspondencia de la trama de aplicación para aplicación con funcionamiento parcial..... 146
I.5.2	Correspondencia de las funciones de mantenimiento HDSL con la interfaz 149
I.5.3	Calidad de funcionamiento 149
I.5.4	Telealimentación 150
I.5.5	Criterios de fallo parcial..... 150
I.5.6	Acción subsiguiente al fallo parcial 150
I.5.7	Prioridad/reasignación de intervalos de tiempo 150
I.6	Requisitos específicos de las aplicaciones para señales a 2048 kbit/s que corresponden con la estructura TU-12 151
I.6.1	Configuración de referencia..... 151
I.6.2	Interfaces de aplicación..... 151
I.6.3	Correspondencia entre la trama de aplicación y el HDSL utilizando la estructura TU-12 152
I.6.4	Correspondencia de funciones de mantenimiento HDSL con la interfaz 155
I.6.5	Calidad de funcionamiento 155
Apéndice II – Definición detallada de las características de los cables y bucles de prueba.... 157	
II.1	Características típicas de los cables..... 157
II.2	Características teóricas de los bucles de prueba para $Y = 31$ dB en 150 kHz..... 159
Apéndice III – Bibliografía..... 161	

Recomendación G.991.1

TRANSCÉPTORES DE LÍNEA DIGITAL DE ABONADO DE ALTA VELOCIDAD BINARIA

(Ginebra, 1998)

1 Alcance

La presente Recomendación describe una técnica de transmisión denominada línea digital de abonado de alta velocidad binaria (HDSL, *high bit rate digital subscriber line*), como un medio para transportar varios tipos de aplicaciones. La Recomendación define los requisitos del sistema de transmisión HDSL, la calidad de funcionamiento y los requisitos y procedimientos de mantenimiento HDSL.

Un sistema de transceptor HDSL es un transceptor bidireccional de dos hilos para hilos metálicos que utiliza el método de compensación de eco. Se pueden emplear tres sistemas, uno que transporta una velocidad binaria de 784 kbit/s por cada uno de los dos o tres pares utilizados en paralelo, un segundo sistema con una velocidad binaria mayor de 1168 kbit/s y sólo dos pares en paralelo y un tercero con una velocidad binaria aún mayor de 2320 kbit/s por un par solamente.

El código de línea de sistema especificado en la presente Recomendación es 2B1Q y la modulación de amplitud/fase sin portadora (CAP). El implementador puede elegir una u otra de estas alternativas, sólo hay que emplear un código de línea en un sistema de transmisión.

En el cuerpo principal de la presente Recomendación se describen aplicaciones del sistema con 2B1Q para 2048 kbit/s. En el anexo A se describe la recomendación de la Comisión T1 para la estructura de trama de aplicaciones a 1544 kbit/s por dos pares. Los sistemas que utilizan un código de línea CAP se describen en el anexo B.

La presente Recomendación define el circuito común para combinar y controlar uno, dos o tres sistemas de transceptor HDSL, dependiendo de la velocidad binaria del sistema transceptor utilizado. El circuito común y el número necesario de sistemas de transceptor HDSL forman el núcleo HDSL, que es independiente de las aplicaciones posibles.

La presente Recomendación no especifica todos los requisitos para la implementación de la unidad de terminación de red, de la unidad de terminación de línea o del regenerador. Sólo describe la funcionalidad necesaria.

En el apéndice I se dan ejemplos de aplicaciones HDSL.

2 Referencias

Las siguientes Recomendaciones del UIT-T y otras referencias contienen disposiciones que, mediante su referencia en este texto, constituyen disposiciones de la presente Recomendación. Al efectuar esta publicación, estaban en vigor las ediciones indicadas. Todas las Recomendaciones y otras referencias son objeto de revisiones por lo que se preconiza que los usuarios de esta Recomendación investiguen la posibilidad de aplicar las ediciones más recientes de las Recomendaciones y otras referencias citadas a continuación. Se publica periódicamente una lista de las Recomendaciones UIT-T actualmente vigentes.

- [1] Recomendación UIT-T G.962 (1993), *Sección digital de acceso a la velocidad primaria de 2048 kbit/s a la red digital de servicios integrados*.

- [2] Recomendación UIT-T G.960 (1993), *Sección digital para el acceso a velocidad básica a la red digital de servicios integrados.*
- [3] Recomendación UIT-T I.431 (1993), *Especificación de la capa 1 de la interfaz usuario-red a velocidad primaria.*
- [4] Fascículo I.3 del CCITT (1988), *Términos y definiciones.*
- [5] CEI 60721-3 (1984), *Classification of environmental conditions. Part 3: Classification of groups of environmental parameters and their severities. Introduction.*
- [6] CEI 60950 (1991), *Safety of information technology equipment.*
- [7] Recomendación CCITT K.17 (1988), *Pruebas de los repetidores telealimentados equipados de dispositivos de estado sólido para verificar la eficacia de las medidas de protección contra las perturbaciones exteriores.*
- [8] Recomendación UIT-T K.20 (1996), *Inmunidad del equipo de conmutación de telecomunicaciones contra las sobretensiones y sobrecorrientes.*
- [9] Recomendación UIT-T K.21 (1996), *Inmunidad de los terminales de abonado a las sobretensiones y sobrecorrientes.*
- [10] Publicación 22 del CISPR (1997), *Information technology – Radio disturbance characteristics – Limits and methods of measurement.*

3 Abreviaturas

En esta Recomendación se utilizan las siguientes siglas.

2B1Q	Código de línea 2 binario 1 cuaternario (<i>two binary one quaternary line code</i>)
AB de RDSI	Acceso básico a la red digital de servicios integrados
AIS	Señal de indicación de alarma (<i>alarm indication signal</i>)
AVP de RDSI	Acceso de velocidad primaria a la red digital de servicios integrados
BER	Tasa de errores en los bits (<i>bit error ratio</i>)
BERTS	Conjunto de prueba de la tasa de errores en los bits (<i>bit error ratio test set</i>)
BT	Derivación de puente, rama múltiple; una sección de pares torcidos no terminada puenteada a través de la línea (<i>bridged tap</i>)
c.c.	Corriente continua
CAP	Modulación de amplitud/fase sin portadora (<i>carrierless amplitude/phase modulation</i>)
CRC	Verificación por redundancia cíclica (<i>cyclic redundancy check</i>)
DLL	Línea local digital (<i>digital local line</i>)
EMC	Compatibilidad electromagnética (<i>electromagnetic compatibility</i>)
eoc	Canal de operaciones insertadas (<i>embedded operations channel</i>)
ETS	Norma Europea de Telecomunicación (<i>European Telecommunication Standard</i>)
ETSI	Instituto Europeo de Normas de las Telecomunicaciones (<i>European Telecommunication Standards Institute</i>)

HDSL	Línea digital de abonado de alta velocidad binaria (<i>high bit rate digital subscriber line</i>)
HOH	Tara HDSL (<i>HDSL overhead</i>)
IUT	Elemento sometido a prueba (<i>item under test</i>)
LCL	Atenuación de conversión longitudinal (<i>longitudinal conversion loss</i>)
LFA	Pérdida de alineación de trama (<i>loss of frame alignment</i>)
LOS	Pérdida de señal (<i>loss of signal</i>)
LSB	Bit menos significativo (<i>least significant bit</i>)
LTU	Unidad de terminación de línea (<i>line termination unit</i>)
MSB	Bit más significativo (<i>most significant bit</i>)
MTIE	Error de intervalo de tiempo máximo (<i>maximum time interval error</i>)
NEXT	Paradiafonía (<i>near end crosstalk</i>)
NNI	Interfaz de nodo de red (<i>network node interface</i>)
NTU	Unidad de terminación de red (<i>network termination unit</i>)
OAM	Operación y mantenimiento (<i>operation and maintenance</i>)
PRBS	Secuencia de bits pseudoaleatoria (<i>pseudo-random bit sequence</i>)
PSD	Densidad espectral de potencial (<i>power spectral density</i>)
PSL	Pérdida evaluada por suma de potencias (<i>power sum loss</i>)
REG	Regenerador
REG-C	Lado NTU del regenerador
REG-R	Lado LTU del regenerador
RGT	Red de gestión de las telecomunicaciones
rms	Valor cuadrático medio (<i>root mean square</i>)
SDH	Jerarquía digital síncrona (<i>synchronous digital hierarchy</i>)
TS	Intervalo de tiempo (<i>time slot</i>)
TU-12	Unidad afluente 12 (<i>tributary unit-12</i>)
UI	Intervalo unitario (<i>unit interval</i>)
UIT-T	Unión Internacional de Telecomunicaciones – Sector de Normalización de las Telecomunicaciones
UNI	Interfaz de red de usuario (<i>user network interface</i>)
UTC	Incapacidad de realizar (<i>unable to comply</i>)
VC-12	Contenedor virtual 12 (<i>virtual container-12</i>)

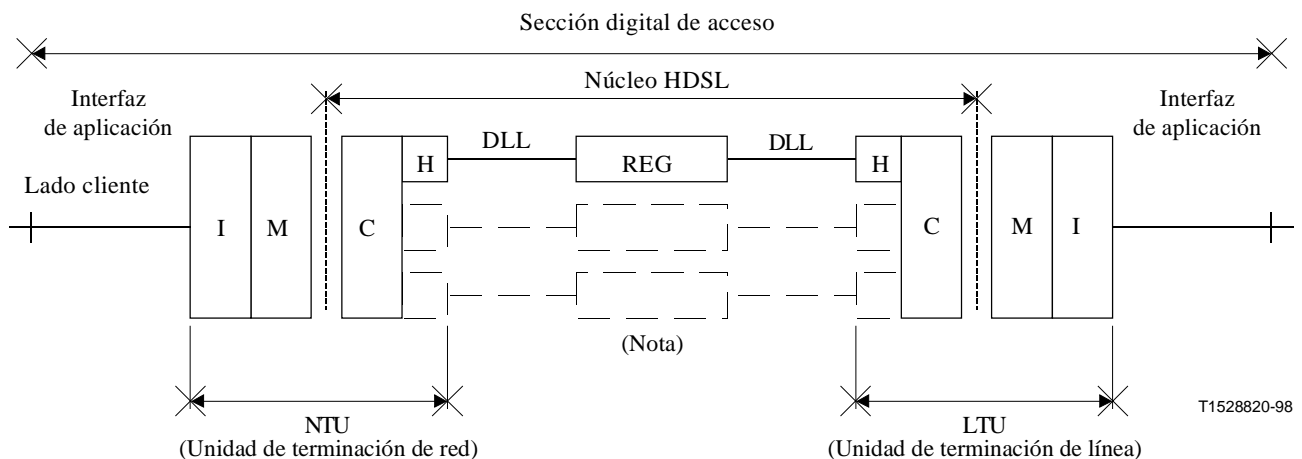
4 Configuración de referencia y descripción funcional

Una sección digital de acceso que utiliza la tecnología HDSL puede ser considerada como varios bloques funcionales, véase la figura 1. De acuerdo con la velocidad de transmisión (H) del transceptor HDSL, un núcleo HDSL totalmente equipado está formado por un par de transceptores HDSL a 2320 kbit/s, dos pares a 1168 kbit/s o dos o tres pares a 784 kbit/s conectados por líneas locales digitales (DLL, *digital local line*) [que están enlazadas por algún circuito común (C)]. El núcleo HDSL es independiente de la aplicación. El sistema puede funcionar también con un núcleo HDSL no equipado totalmente.

Si se requiere una gama de transmisión mayor, el núcleo HDSL puede contener regeneradores (REG) facultativos. La pérdida de inserción global del núcleo HDSL con regenerador será inferior a 1,8 veces el valor Y del núcleo HDSL sin regenerador. El regenerador se puede insertar en cualquier punto intermedio conveniente en el núcleo HDSL con la limitación de que la pérdida de inserción de la DLL de cada parte será inferior a 0,9 veces Y. Además, puede haber otras restricciones de la longitud de línea debido a la alimentación.

Una aplicación es definida por la interfaz (I) y las funcionalidades de correspondencia y mantenimiento (M).

Las funcionalidades en el lado de la central constituyen la unidad de terminación de línea (LTU, *line termination unit*) y actúan como directoras con respecto a las funcionalidades del lado del cliente (subordinadas), que forman colectivamente la unidad de terminación de red (NTU, *network termination unit*) y los REG, cuando son aplicables.



Descripción de bloques funcionales:

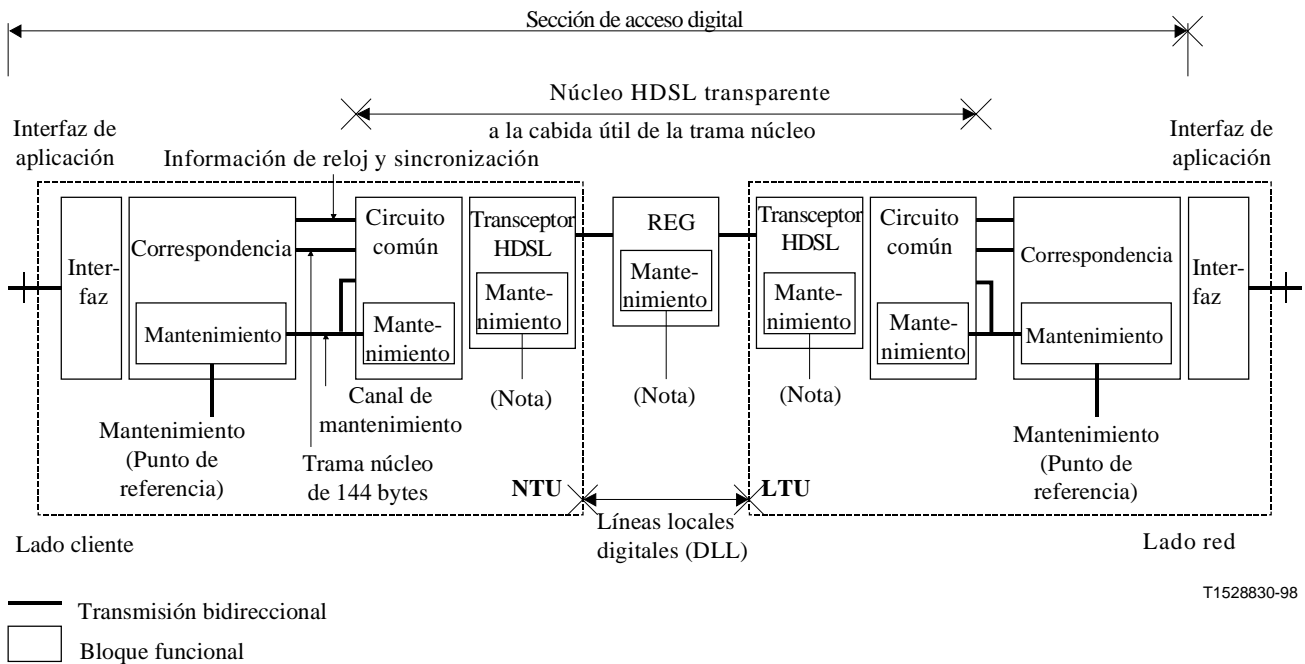
- C Circuitos comunes
- H Transceptor HDSL
- I Interfaz
- M Correspondencia
- REG Regenerador
- DLL Línea local digital

NOTA – Un núcleo HDSL totalmente equipado está formado por una combinación de uno, dos o tres H, REG y DLL, dependiendo de la velocidad de transmisión de datos del transceptor HDSL. Los REG son facultativos.

Figura 1/G.991.1 – Sección digital de acceso que emplea la tecnología HDSL (configuración simplificada)

Cabe señalar que en toda la presente Recomendación, se emplean los términos REG-C, REG-R y sistemas de transmisión HDSL. REG-R identifica las funcionalidades situadas en el lado LTU del regenerador, REG-C identifica las funcionalidades situadas en el lado NTU del regenerador.

La figura 2 describe más claramente las funcionalidades de mantenimiento y de comunicación.



NOTA – Un núcleo HDSL totalmente equipado está formado por una combinación de uno, dos o tres H, REG y DLL, dependiendo de la velocidad de transmisión de datos del transceptor HDSL. Los REG son facultativos.

Figura 2/G.991.1 – Sección digital de acceso que emplea la tecnología HDSL (configuración detallada)

La información transmitida entre el lado NTU (lado subordinado) y el lado LTU (lado director) se trata como sigue:

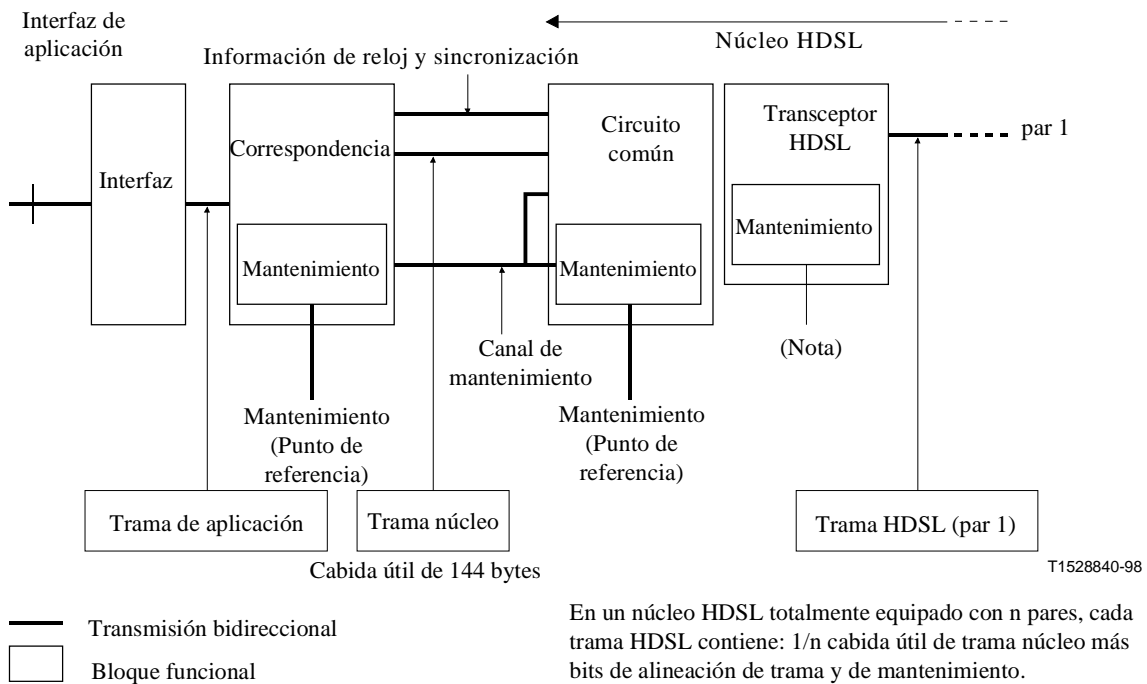
En la interfaz de aplicación (I), el flujo de datos se agrupa en tramas de aplicación (por ejemplo, tramas a velocidad primaria RDSI de 32 intervalos de tiempo, como se especifica en la Recomendación I.431 [3]).

Para las aplicaciones a 2048 kbit/s, la función de correspondencia (parte del bloque funcional M) toma la trama de aplicación y la inserta en una trama núcleo de 144 bytes. (En algunas aplicaciones no todos los bytes de datos contendrán información válida y se pueden fijar a esquemas de reposo.) Para las aplicaciones a 1544 kbit/s, sólo el bit de alineación de trama se proporciona dos veces.

La trama núcleo se entrega al circuito común (C) donde se combina con cualesquiera bits de alineación, bits de mantenimiento y bits de tara necesarios, para ser enviada transparentemente en tramas HDSL por las DLL. La utilización de los REG es facultativa.

En el lado receptor, los datos dentro de las tramas HDSL son multiplexados por el circuito común para formar de nuevo la trama núcleo que es transferida a la función de correspondencia donde se hace corresponder con la trama de aplicación y es transmitida por la interfaz de aplicación (I).

En la figura 3 se muestra una sinopsis de los diferentes procedimientos de alineación de trama.



NOTA – Un núcleo HDSL totalmente equipado está formado por una combinación de uno, dos o tres H, REG y DLL, dependiendo de la velocidad de transmisión de datos del transceptor HDSL. Los REG son facultativos.

Figura 3/G.991.1 – Visión general de los procedimientos de alineación de trama

Además, puede haber funciones de mantenimiento y/o de alimentación de energía asociadas con el núcleo HDSL para sustentar la identificación y localización de fallos y el control de arranque HDSL, aunque la presentación de esta información en el punto de referencia de mantenimiento está fuera del alcance de la presente Recomendación.

La finalidad de la especificación del núcleo HDSL es la interoperabilidad de dos equipos de fabricantes diferentes.

5 Especificación del núcleo HDSL

5.1 Funciones

Las funciones enumeradas a continuación son necesarias para el funcionamiento correcto del núcleo HDSL.

Funciones relacionadas con el núcleo HDSL	LTU	NTU/REG
Transporte transparente de tramas núcleo (144 bytes para aplicaciones a 2048 kbit/s)		↔
Relleno y supresión de relleno		↔
Procedimientos CRC-6 y detección de errores de transmisión		↔
Informe de errores		↔
Detección de fallos		↔
Informe de fallos		↔
Temporización de bits		↔
Alineación de trama		↔
Control de arranque autónomo del transceptor HDSL		→

Funciones relacionadas con el núcleo HDSL	LTU	NTU/REG
Control y coordinación de bucles		→
Correspondencia de tramas núcleo con tramas HDSL		↔
Control del canal de mantenimiento		↔
Sincronización y coordinación de transceptores HDSL		→
Identificación de pares (disponible solamente para aplicaciones a 2048 kbit/s)		↔
Corrección de identificación de pares		Nota
NOTA – La corrección de pares es una función de la NTU.		

Funciones relacionadas con la alimentación de energía	LTU	NTU/REG
Telealimentación (facultativa)		→
Corriente de humectación (facultativa)		→

5.1.1 Transporte transparente de tramas núcleo

Esta función proporciona la transmisión bidireccional de las tramas núcleo – por ejemplo con 144 bytes para aplicaciones de 2048 kbit/s – por uno, dos o tres sistemas de transceptor HDSL paralelos conectados por pares separados.

5.1.2 Relleno y supresión de relleno

Esta función proporciona la sincronización del reloj de datos de la aplicación con el reloj del sistema del transceptor HDSL, mediante la adición de ninguno o dos quats de relleno por trama HDSL.

5.1.3 Procedimientos CRC-6 y detección de errores de transmisión

Esta función proporciona la supervisión de la característica de error de los sistemas de transceptores HDSL en cada trama HDSL.

5.1.4 Informe de errores

Esta función proporciona el informe de los errores detectados por medio del procedimiento CRC-6.

5.1.5 Detección de fallos

Esta función proporciona la detección de los fallos en el sistema de transceptor HDSL.

5.1.6 Informe de fallos

Esta función proporciona el informe de los fallos detectados en los sistemas del transceptor HDSL por medio de mensajes en el canal de mantenimiento es decir, mediante bits de tara de trama HDSL.

5.1.7 Temporización de bits

Esta función proporciona la temporización de bits (elemento de señal) para que los sistemas de transceptor HDSL puedan recuperar la información del tren de bits compuesto.

5.1.8 Alineación de trama

Esta función proporciona información para que los sistemas de transceptor HDSL puedan recuperar la trama HDSL y la tara de trama HDSL.

5.1.9 Control de arranque autónomo del transceptor HDSL

Esta función proporciona la recuperación del estado operacional después de la primera alimentación de energía o interrupción de los sistemas de transceptor HDSL.

5.1.10 Control y coordinación de bucles

Esta función proporciona la activación y liberación de bucles en la LTU, el REG y la NTU.

5.1.11 Correspondencia entre tramas núcleo y tramas HDSL

Esta función proporciona la correspondencia entre la trama núcleo – por ejemplo con 144 bytes para aplicaciones de 2048 kbit/s – y la trama o tramas HDSL.

5.1.12 Control del canal de mantenimiento

Esta función proporciona el control del canal de mantenimiento formado por los bits de tara de la trama HDSL.

5.1.13 Sincronización y coordinación de transceptores HDSL

Esta función proporciona la sincronización de los sistemas de transceptor HDSL, la igualación de diferentes retardos de señal en los pares y la secuencia correcta de las señales que vienen de pares distintos.

5.1.14 Identificación de pares

Esta función proporciona la marca de los pares en la LTU/NTU – por ejemplo para aplicaciones de 2048 kbit/s que utilicen código de línea 2B1Q o CAP – por medio de dos o tres bits Z por par para permitir la identificación correcta de los pares.

5.1.15 Corrección de identificación de pares

Esta función proporciona la realineación de la identificación de pares si se produce un intercambio no intencionado de pares y es detectado por la NTU.

5.1.16 Telealimentación

Esta función facultativa proporciona la telealimentación de la NTU, si no se proporciona ningún REG, o del REG de la LTU a través de los pares.

5.1.17 Corriente de humectación

Esta función facultativa proporciona la alimentación de una corriente baja en los pares para mitigar el efecto de corrosión de contactos.

5.2 Medio de transmisión

5.2.1 Descripción

El medio por el cual ha de funcionar el sistema de transmisión digital es la red de distribución de línea local.

Una red de distribución de línea local emplea cables de pares para proporcionar servicios a los clientes.

En la red de distribución de línea local, los clientes están conectados a la central local por líneas locales.

Una línea local metálica puede transportar simultáneamente información digital bidireccional en el formato HDSL apropiado.

Para simplificar la provisión de HDSL, un sistema de transmisión digital debe ser capaz de funcionar satisfactoriamente por la mayoría de las líneas locales metálicas sin necesidad de ningún acondicionamiento especial. Con el fin de poder utilizar los sistemas de transmisión HDSL por el

mayor número posible de líneas locales, las restricciones impuestas por los requisitos HDSL se mantienen en el mínimo necesario para garantizar un funcionamiento aceptable.

5.2.2 Requisitos mínimos de la línea local digital (DLL) para las aplicaciones HDSL

- ninguna bobina de carga;
- sólo pares torcidos o cable en cuadrete;
- ningún apantallamiento adicional necesario;
- cuando están presentes derivaciones de puente, el número máximo se limitará a 2 y la longitud de cada una a 500 metros.

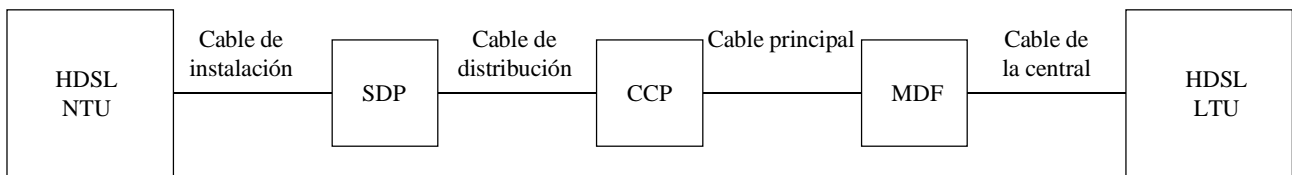
5.2.3 Características físicas de la DLL

Una DLL está formada por una o más secciones de cable que están empalmados o interconectados juntos.

El cable de distribución o principal está estructurado como sigue:

- cascada de secciones de cable de diferentes diámetros y longitudes;
- puede haber hasta dos derivaciones de puente (BT, *bridged tap*) en distintos puntos en los cables de instalación y distribución.

En la figura 4 se muestra una descripción general del modelo físico de la DLL y en el cuadro 1 se dan ejemplos típicos de las características de los cables, de conformidad con la Recomendación G.960 [2].



T1528850-98

- SDP Punto de distribución de abonado (*subscriber distribution point*)
CCP Punto de transconexión (*cross connect point*)
MDF Repartidor principal (*main distribution frame*)

Figura 4/G.991.1 – Modelo físico de DLL

Cuadro 1/G.991.1 – Características del cable

	Cable de la central	Cable principal	Cable de distribución	Cable de la instalación
Diámetro del hilo (mm)	0,5; 0,6; 0,32; 0,4	0,3-1,4	0,3-1,4	0,4; 0,5; 0,6; 0,8; 0,9; 0,63
Estructura	SQ (B) o TP (L)	SQ (B) o TP (L)	SQ (B) o TP (L)	SQ o TP o UP
Número máximo de pares	1200	2400 (0,4 mm) 4800 (0,32 mm)	600 (0,4 mm)	2 (aéreo) 600 (encastrado)
Instalación		Enterrado en conductos	Enterrado o aéreo	Aéreo (acometida) En conductos (encastrado)
Capacidad (nF/km en 800 Hz)	55 ... 120	25 ... 60	25 ... 60	35 ... 120
Aislamiento del hilo	PVC, FRPE	PE, pulpa de papel	Papel, PE, PE celular	PE, PVC
TP Pares torcidos		PE Polietileno		
SQ Cuadretes en estrella		PVC Cloruro de polivinilo		
UP Pares no torcidos		Pulpa Pulpa de papel		
L Capa		PE cel. Polietileno celular		
B Haces (unidades)		FRPE PE resistente al fuego		
NOTA – La finalidad de este cuadro es describir los cables actualmente instalados en el bucle local. No todos los tipos de cable indicados anteriormente son adecuados para los sistemas HDSL.				

5.2.4 Características eléctricas de la DLL

La señal transmitida sufrirá degradaciones debido a diafonía, ruido impulsivo y las características de la variación no lineal en función de la frecuencia de la DLL. Estas degradaciones se describen más detalladamente en las subcláusulas siguientes.

5.2.4.1 Principales características

Las principales características eléctricas que varían no linealmente en función de la frecuencia son:

- pérdida de inserción;
- retardo de grupo;
- impedancia característica, que comprende partes reales e imaginarias.

El valor máximo de pérdida de inserción especificado para los sistemas de transmisión HDSL se define en la cláusula 6, para sistemas de uno, dos y tres pares.

NOTA – El término retardo de grupo se define en el Fascículo I.3 [4].

5.2.4.2 Diferencias de las características de transmisión físicas entre pares en la DLL

Entre la LTU y la NTU las características de los pares pueden diferir. Esta diferencia puede estribar en el diámetro del hilo, el tipo de aislamiento, la longitud, el número y longitud de derivaciones puenteadas y la exposición a degradaciones. Estas diferencias de las características de transmisión pueden variar con el tiempo.

El circuito común compensará cualesquiera diferencias en el tiempo de transmisión debido a estas diferencias de pares (véase la cláusula 6).

Se recomienda que la diferencia de retardo de transferencia de la señal entre cada uno de los dos o tres pares esté limitada a un máximo de 50 μ s en 150 kHz, lo que corresponde a una diferencia de 10 km en la longitud de línea entre la LTU y la NTU.

5.2.4.3 Características de la diafonía

En general, el ruido de diafonía se debe a la pérdida por acoplamiento finita entre pares que comparten el mismo cable, especialmente los pares que están físicamente adyacentes. La pérdida por acoplamiento finita entre pares origina un vestigio de la señal que le fluye por una DLL (DLL perturbadora) para acoplarse en una DLL adyacente (DLL perturbada). Este vestigio se conoce como ruido de diafonía.

Se supone que la paradiafonía (NEXT, *near-end crosstalk*) sea el tipo de diafonía predominante.

La NEXT entre sistemas se produce cuando los pares que transportan sistemas de transmisión digital diferentes interfieren entre sí.

La NEXT dentro del sistema o NEXT propia se produce cuando todos los pares que interfieren entre sí en un cable transportan el mismo sistema de transmisión digital. El ruido de NEXT dentro del sistema acoplado en una DLL perturbada por varias DLL perturbadoras se puede representar como causado por una sola DLL perturbadora equivalente con una pérdida de acoplamiento en función de las características de frecuencia, que se conoce como pérdida evaluada por suma de potencias (PSL, *power sum loss*). Los valores para la pérdida por NEXT del caso más desfavorable de 1% varían de 40 dB a 70 dB en 150 kHz, dependiendo del tipo de cable, del número de perturbaciones y del entorno.

Para probar los sistemas HDSL, la NEXT se representa mediante un ruido artificial definido en la cláusula 6.

5.2.4.4 Asimetría con respecto a tierra

La DLL tendrá asimetría finita con respecto a tierra. Esta asimetría se describe como la atenuación de conversión longitudinal (LCL, *longitudinal conversion loss*). El valor del caso más desfavorable previsto es 42,5 dB en 150 kHz disminuyendo en función de la frecuencia en 5 dB/década.

5.2.4.5 Ruido impulsivo

La DLL tendrá ruido impulsivo resultante de otros sistemas que comparten los mismos cables, así como de otras fuentes. Los requisitos de tolerancia al ruido impulsivo se describen detalladamente en la cláusula 6.

5.2.4.6 Microinterrupciones

Una microinterrupción es una interrupción temporal de la línea debida a una acción mecánica externa en los hilos de cobre que constituyen el trayecto de transmisión, por ejemplo, en un empalme del cable. Los empalmes pueden ser uniones de hilo a hilo hechas manualmente y durante la vida del cable, los fenómenos de oxidación y las vibraciones mecánicas pueden inducir microinterrupciones en estos puntos críticos.

El efecto de una microinterrupción en el sistema de transmisión puede ser un fallo del enlace de transmisión digital, junto con un fallo de la alimentación (si se proporciona) durante la microinterrupción.

El objetivo es que en presencia de una microinterrupción de una longitud máxima especificada, el sistema no debe reiniciarse, y debe reactivarse automáticamente con un procedimiento de arranque completo si se produce una reiniciación debida a una interrupción. Los requisitos de tolerancia a las

microinterrupciones, junto con las directrices para un conjunto de pruebas de sensibilidad en laboratorio, se indican en la cláusula 6.

5.3 Método de transmisión

5.3.1 Generalidades

El sistema proporciona la transmisión dúplex por líneas locales metálicas a 2 hilos. La transmisión dúplex se logrará mediante el uso de un híbrido de compensación de eco (ECH, *echo cancellation hybrid*). Con el método de compensación de eco, ilustrado en la figura 5, el compensador de eco (EC, *echo canceller*) produce una réplica del eco de la señal transmitida que se sustrae de la señal recibida total. El eco es el resultado de la simetría imperfecta del híbrido y de las discontinuidades de impedancia causadas, por ejemplo, por el empalme de diferentes clases de cables.

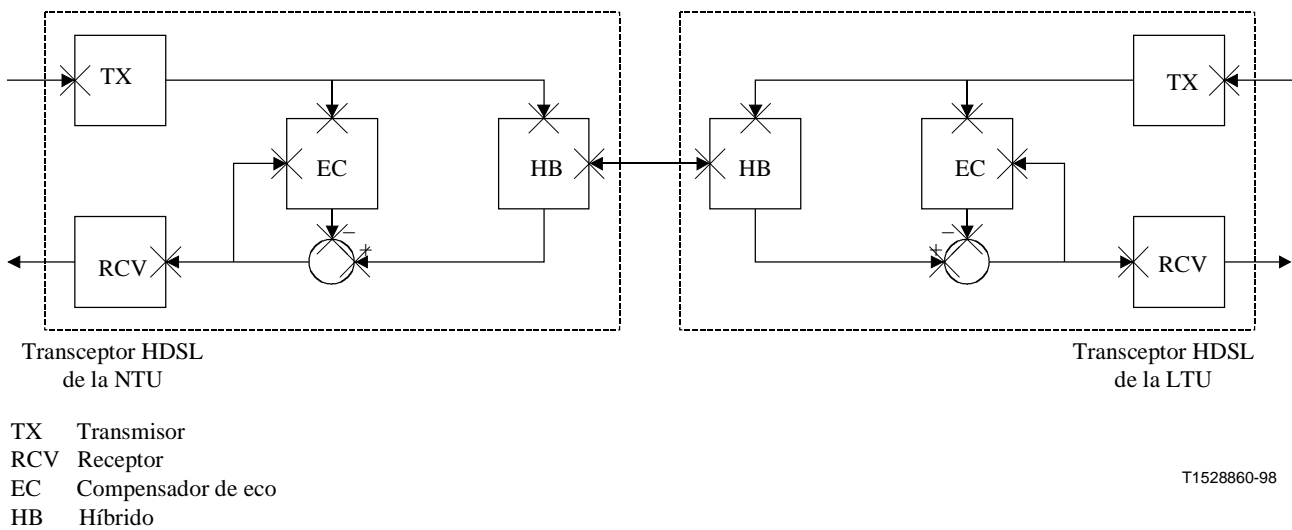


Figura 5/G.991.1 – Diagrama funcional del método de compensación de eco

5.3.2 Transmisión por tres pares

La transmisión por tres DLL se proporciona mediante tres transceptores HDSL paralelos, cada uno de los cuales funciona a 784 kbit/s y utiliza el código de línea 2B1Q.

5.3.3 Transmisión por dos pares

La transmisión por dos DLL se proporciona mediante dos transceptores HDSL paralelos, cada uno de los cuales funciona a 1168 kbit/s empleando el código de línea 2B1Q o CAP para aplicaciones de 2048 kbit/s o a 784 kbit/s empleando el código de línea 2B1Q para aplicaciones de 1544 kbit/s.

5.3.4 Transmisión por un par

La transmisión por una DLL se proporciona mediante un transceptor HDSL que funciona a 2320 kbit/s y utiliza el código de línea 2B1Q o CAP.

5.3.5 Transmisión por cuatro pares

No se excluye la transmisión de la trama núcleo completa por cuatro pares, pero actualmente no se trata aquí.

5.3.6 Código de línea

El código de línea descrito en la parte principal de la presente Recomendación es el 2B1Q (dos binario, uno cuaternario). En el anexo B figura una descripción detallada del CAP.

Antes de la transmisión, el tren de bits en cada transceptor HDSL de la figura 1, salvo la palabra de sincronización que tiene un esquema fijo, se agrupará en pares de bits que son convertidos a símbolos cuaternarios (quats), como se especifica en el cuadro 2. En el receptor, se realizan las operaciones inversas.

Cuadro 2/G.991.1 – Codificación 2B1Q

Primer bit (Signo)	Segundo bit (Magnitud)	Símbolo cuaternario
1	0	+3
1	1	+1
0	1	-1
0	0	-3

5.3.7 Velocidad de símbolo por la línea

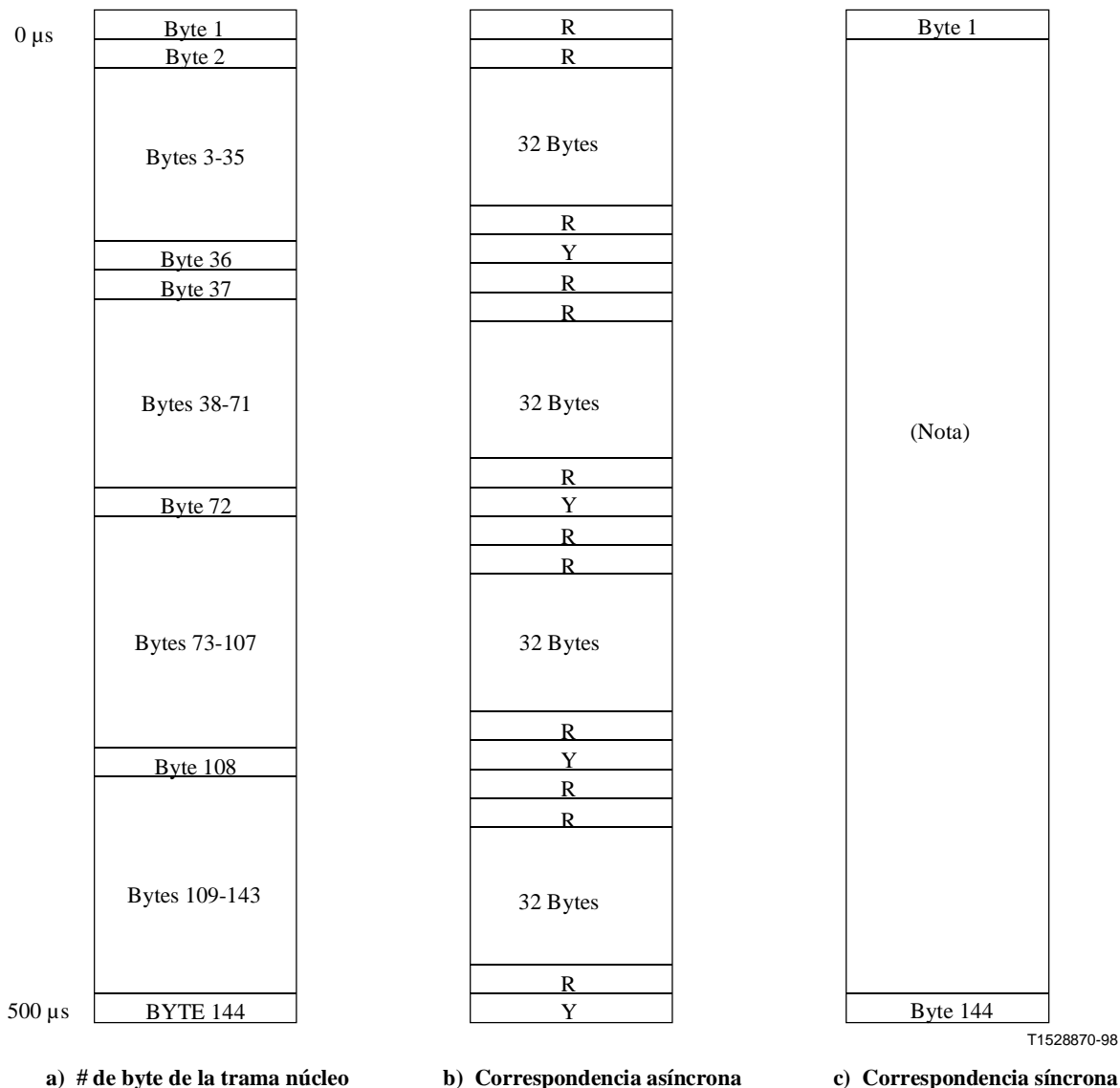
La velocidad de símbolo del transceptor HDSL será:

- 392 kbaudios \pm 32 ppm para un sistema de tres pares,
- 584 kbaudios \pm 32 ppm para un sistema de dos pares,
- 1160 kbaudios \pm 32 ppm para un sistema de un par.

5.4 Estructura de trama

5.4.1 Trama núcleo

Dentro del bloque funcional de correspondencia, como se indica en la figura 3 de la configuración de referencia, la trama dependiente de la aplicación que contiene la cabida útil se inserta en una trama núcleo que dura 500 μ s y que contiene 144 bytes, como se muestra en la figura 6. Existen diferentes opciones de correspondencias que dependen de las aplicaciones especiales, como se muestra también en la figura 6. Los detalles de los procedimientos de correspondencia para las diferentes aplicaciones se describen en la apéndice I. Las tramas núcleo con 144 bytes/500 μ s forman un tren de bits continuo con una velocidad binaria de 2304 kbit/s que en sistemas de dos o tres pares se dividen byte por byte en tramas HDSL paralelas que se transmiten por cada uno de los sistemas de transceptor HDSL.



R, Y Relleno fijo

NOTA – La trama núcleo y la cabida útil están sincronizadas. Los detalles de la asignación de intervalos de tiempo que son dependientes de la aplicación se indican en las subcláusulas pertinentes de la cláusula 7.

Figura 6/G.991.1 – Trama núcleo

5.4.2 Trama HDSL 2B1Q

A continuación se describe la estructura propuesta de la trama HDSL en el formato binario antes de la aleatorización y codificación. Esta estructura es válida durante el funcionamiento normal después de la sincronización de temporización de símbolos, la alineación de trama y después que todos los coeficientes internos del transceptor han sido estabilizados suficientemente para permitir el transporte fiable de las señales a través de los sistemas de transceptor HDSL.

- La duración nominal de la trama HDSL es 6 ms.
- La longitud media de la trama HDSL para el sistema de tres pares es 2352 quats (equivalentes a 4704 bits) en 6 ms. Cada trama contiene 0 ó 2 quats de relleno, lo que da una longitud real de 2351 quats en $6 - \frac{1}{392}$ ms o 2353 quats en $6 + \frac{1}{392}$ ms.

- La longitud media de la trama HDSL para el sistema de dos pares es 3504 quats (equivalentes a 7008 bits) en 6 ms. Cada trama contiene 0 ó 2 quats de relleno, lo que da una longitud real de 3503 quats en $6 - \frac{1}{584}$ ms o 3505 quats en $6 + \frac{1}{584}$ ms.
- La longitud media de la trama HDSL para el sistema de dos pares es 6960 quats (equivalentes a 13 920 bits) en 6 ms. Cada trama contiene 0 ó 2 quats de relleno lo que da una longitud real de 6959 quats en $6 - \frac{1}{1160}$ ms o 6961 quats en $6 + \frac{1}{1160}$ ms.
- La asignación de bits en cada trama HDSL en cada sentido de transmisión para todos los pares se muestra en los cuadros 3, 4 y 5.
- Los sistemas de transceptor HDSL acomodarán cada uno independientemente diferencias en la temporización de bits en los dos sentidos de transmisión o de los datos de aplicación y el sistema de transceptor HDSL incluyendo ninguno o dos quats de relleno al final de la trama HDSL.
- En la LTU, la velocidad de trama en los diferentes pares se derivará de la misma fuente. La colocación de la palabra de sincronización, es decir, el comienzo de las tramas HDSL en los diferentes pares, estará sincronizada. El retardo máximo entre el comienzo de las tramas será inferior a un periodo de símbolo, medido en el lado de la línea de cada transceptor HDSL.
- La inserción de quats de relleno, si es necesaria, será idéntica para todos los pares.

Cuadro 3/G.991.1 – Estructura de trama HDSL para el sistema de tres pares

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
0 ms	1-14	1-14	SW 1-14	Palabra de sincronización	Código Barker doble
	15	15	losd	Pérdida de entrada de señal en la interfaz de aplicación del extremo distante	
	16	16	febe	Error de bloque de extremo distante	Cabida útil HDSL incluidos Z_{m1} - Z_{m12}
	17-1180	–	B01-B12	Bloques de cabida útil 1-12	
	1181	17	eoc01	Dirección eoc	
	1182	18	eoc02	Dirección eoc	
	1183	19	eoc03	Datos eoc/código operacional	
	1184	20	eoc04	Byte impar/par eoc	
	1185	21	crc1	Verificación redundancia cíclica	CRC-6
	1186	22	crc2	Verificación redundancia cíclica	CRC-6
	1187	23	ps1	Bit estado potencia NTU 1	Sólo NTU → LTU
	1188	24	ps2	Bit estado potencia NTU 2	Sólo NTU → LTU
	1189	25	bvp	Violación bipolar	
	1190	26	eoc05	eoc no especificado	
	1191-2354	–	B13-B24	Bloques de cabida útil 13-24	Cabida útil HDSL incluidos Z_{m13} - Z_{m24}

Cuadro 3/G.991.1 – Estructura de trama HDSL para el sistema de tres pares (*fin*)

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
	2355	27	eoc06	Bit de mensaje eoc 1	
	2356	28	eoc07	Bit de mensaje eoc 2	
	2357	29	eoc08	Bit de mensaje eoc 3	
	2358	30	eoc09	Bit de mensaje eoc 4	
	2359	31	crc3	Verificación redundancia cíclica	CRC-6
	2360	32	crc4	Verificación redundancia cíclica	CRC-6
	2361	33	hrp	Regenerador presente	LTU ← REG → NTU
	2362	34	rrbe	Error bloque distante regenerador	LTU ← REG → NTU
	2363	35	rcbe	Error bloque central regenerador	LTU ← REG → NTU
	2364	36	rega	Alarma de regenerador	LTU ← REG → NTU
	2365-3528	–	B25-B36	Bloques de cabida útil 25-36	Cabida útil HDSL incluidos Z_{m25} - Z_{m36}
	3529	37	eoc10	Bit de mensaje eoc 5	
	3530	38	eoc11	Bit de mensaje eoc 6	
	3531	39	eoc12	Bit de mensaje eoc 7	
	3532	40	eoc13	Bit de mensaje eoc 8	
	3533	41	crc5	Verificación redundancia cíclica	CRC-6
	3534	42	crc6	Verificación redundancia cíclica	CRC-6
	3535	43	rta	Alarma terminal distante	Sólo NTU → LTU
	3536	44	indc/indr	Preparado para recibir	indc = LTU → NTU indr = NTU → LTU
	3537	45	uib	Bit indicador no especificado	
	3538	46	uib	Bit indicador no especificado	
$6 - \frac{1}{392}$ ms	3539-4702	–	B37-B48	Bloques de cabida útil 37-48	Cabida útil HDSL incluidos Z_{m37} - Z_{m48}
	4703	47	stq1s	Signo quat de relleno 1	Relleno de trama
6 ms nominal	4704	48	stq1m	Magnitud quat de relleno 1	Relleno de trama
	4705	49	stq2s	Signo quat de relleno 2	Relleno de trama
$6 + \frac{1}{392}$ ms	4706	50	stq2m	Magnitud quat de relleno 2	Relleno de trama

Cuadro 4/G.991.1 – Estructura de trama HDSL para el sistema de dos pares

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
0 ms	1-14	1-14	SW 1-14	Palabra de sincronización	Código Barker doble
	15	15	losd	Pérdida de entrada de señal en la interfaz de aplicación del extremo distante	
	16	16	febe	Error de bloque de extremo distante	
	17-1756	–	B01-B12	Bloques de cabida útil 1-12	Cabida útil HDSL incluidos Z_{m1} - Z_{m12}
	1757	17	eoc01	Dirección eoc	
	1758	18	eoc02	Dirección eoc	
	1759	19	eoc03	Datos eoc/código operacional	
	1760	20	eoc04	Byte impar/par eoc	
	1761	21	crc1	Verificación redundancia cíclica	CRC-6
	1762	22	crc2	Verificación redundancia cíclica	CRC-6
	1763	23	ps1	Bit estado potencia NTU 1	Sólo NTU → LTU
	1764	24	ps2	Bit estado potencia NTU 2	Sólo NTU → LTU
	1765	25	bvp	Violación bipolar	
	1766	26	eoc05	eoc no especificado	
	1767-3506	–	B13-B24	Bloques de cabida útil 13-24	Cabida útil HDSL incluidos Z_{m13} - Z_{m24}
	3507	27	eoc06	Bit de mensaje eoc 1	
	3508	28	eoc07	Bit de mensaje eoc 2	
	3509	29	eoc08	Bit de mensaje eoc 3	
	3510	30	eoc09	Bit de mensaje eoc 4	
	3511	31	crc3	Verificación redundancia cíclica	CRC-6
	3512	32	crc4	Verificación redundancia cíclica	CRC-6
	3513	33	hrp	Regenerador presente	LTU ← REG → NTU
	3514	34	rrbe	Error bloque distante regenerador	LTU ← REG → NTU
	3515	35	rcbe	Error bloque central regenerador	LTU ← REG → NTU
	3516	36	rega	Alarma de regenerador	LTU ← REG → NTU
	3517-5256	–	B25-B36	Bloques de cabida útil 25-36	Cabida útil HDSL incluidos Z_{m25} - Z_{m36}
	5257	37	eoc10	Bit de mensaje eoc 5	

Cuadro 4/G.991.1 – Estructura de trama HDSL para el sistema de dos pares (fin)

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
	5258	38	eoc11	Bit de mensaje eoc 6	
	5259	39	eoc12	Bit de mensaje eoc 7	
	5260	40	eoc13	Bit de mensaje eoc 8	
	5261	41	crc5	Verificación redundancia cíclica	CRC-6
	5262	42	crc6	Verificación redundancia cíclica	CRC-6
	5263	43	rta	Alarma terminal distante	Sólo NTU → LTU
	5264	44	indc/indr	Preparado para recibir	indc = LTU → NTU indr = NTU → LTU
	5265	45	uib	Bit indicador no especificado	
	5266	46	uib	Bit indicador no especificado	
$6 - \frac{1}{584}$ ms	5267-7006	–	B37-B48	Bloques de cabida útil 37-48	Cabida útil HDSL incluidos Z_{m37} - Z_{m48}
	7007	47	stq1s	Signo quat de relleno 1	Relleno de trama
6 ms nominal	7008	48	stq1m	Magnitud quat de relleno 1	Relleno de trama
	7009	49	stq2s	Signo quat de relleno 2	Relleno de trama
$6 + \frac{1}{584}$ ms	7010	50	stq2m	Magnitud quat de relleno 2	Relleno de trama

Cuadro 5/G.991.1 – Estructura de trama HDSL para el sistema de un par

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
0 ms	1-14	1-14	SW 1-14	Palabra de sincronización	
	15	15	losd	Pérdida de entrada de señal en la interfaz de aplicación del extremo distante	
	16	16	febe	Error de bloque de extremo distante	
	17-3484	–	B01-B12	Bloques de cabida útil 1-12	Cabida útil HDSL incluidos Z1-Z12
	3485	17	eoc01	Dirección eoc	
	3486	18	eoc02	Dirección eoc	
	3487	19	eoc03	Datos eoc/código operacional	
	3488	20	eoc04	Octeto impar/par eoc	
	3489	21	crc1	Verificación por redundancia cíclica	CRC-6

Cuadro 5/G.991.1 – Estructura de trama HDSL para el sistema de un par (continuación)

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
	3490	22	crc2	Verificación por redundancia cíclica	CRC-6
	3491	23	ps1	Bit estado potencia NTU	Sólo NTU → LTU
	3492	24	ps2	Bit estado potencia NTU 2	Sólo NTU → LTU
	3493	25	bpv	Violación bipolar	
	3494	26	eoc05	eoc no especificado	
	3495-6962	–	B13-B24	Bloques de cabida útil 13-24	Cabida útil HDSL incluidos Z13-Z24
	6963	27	eoc06	Bit de mensaje eoc 1	
	6964	28	eoc07	Bit de mensaje eoc 2	
	6965	29	eoc08	Bit de mensaje eoc 3	
	6966	30	eoc09	Bit de mensaje eoc bit 4	
	6967	31	crc3	Verificación por redundancia cíclica	CRC-6
	6968	32	crc4	Verificación por redundancia cíclica	CRC-6
	6969	33	hrp	Regenerador presente	LTU ← REG → NTU
	6970	34	rrbe	Error de bloque distante regenerador	LTU ← REG → NTU
	6971	35	rcbe	Error de bloque central regenerador	LTU ← REG → NTU
	6972	36	rega	Alarma de regenerador	LTU ← REG → NTU
	6973-10440	–	B25-B36	Bloques de cabida útil 25-36	Cabida útil HDSL incluidos Z25-Z36
	10441	37	eoc10	Bit de mensaje eoc 5	
	10442	38	eoc11	Bit de mensaje eoc 6	
	10443	39	eoc12	Bit de mensaje eoc 7	
	10444	40	eoc13	Bit de mensaje eoc 8	
	10445	41	crc5	Verificación por redundancia cíclica	CRC-6
	10446	42	crc6	Verificación por redundancia cíclica	CRC-6
	10447	43	rta	Alarma terminal distante	Sólo NTU → LTU
	10448	44	indc/indr	Preparado para recibir	indc = LTU → NTU indr = NTU → LTU
	10449	45	uib	Bit indicador no especificado	

Cuadro 5/G.991.1 – Estructura de trama HDSL para el sistema de un par (*fin*)

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
	10450	46	uib	Bit indicador no especificado	
$6 - \frac{1}{1160}$ ms	10451-13918	–	B37-B48	Bloques de cabida útil 37-48	Cabida útil HDSL incluidos Z37-Z48
	13919	47	stq1s	Signo quat de relleno 1	Relleno de trama
6 ms nominal	13920	48	stq1m	Magnitud quat de relleno 1	Relleno de trama
	13921	49	stq2s	Signo quat de relleno 2	Relleno de trama
$6 + \frac{1}{1160}$ ms	13922	50	stq2m	Magnitud quat de relleno 2	Relleno de trama

5.4.2.1 Estructura de la trama HDSL 2B1Q

5.4.2.1.1 Estructura de trama del sistema de tres pares

La figura 7 ilustra la estructura de trama HDSL compuesta de símbolos cuaternarios (quats) y la correspondencia con los bytes de trama núcleo. La trama se subdivide en cuatro grupos. El primer grupo de la trama comienza con la palabra de sincronización larga de siete símbolos seguida por un quat de tara HDSL y doce bloques de cabida útil HDSL, cada uno de los cuales contiene 48,5 quats, equivalentes a 97 bits, cada uno con bits Z_{mn} de tara y 12 bytes de la trama núcleo. Los bits Z_{mn} ($m = 1 \dots 3$ indica uno de los tres pares; $n = 1 \dots 48$ es el número de ejecución del bloque de cabida útil HDSL en la trama) proporcionan un canal de tara adicional, para el cual se dispone de 48 bits por trama de cada sistema de transceptor HDSL en una capacidad de 8 kbit/s.

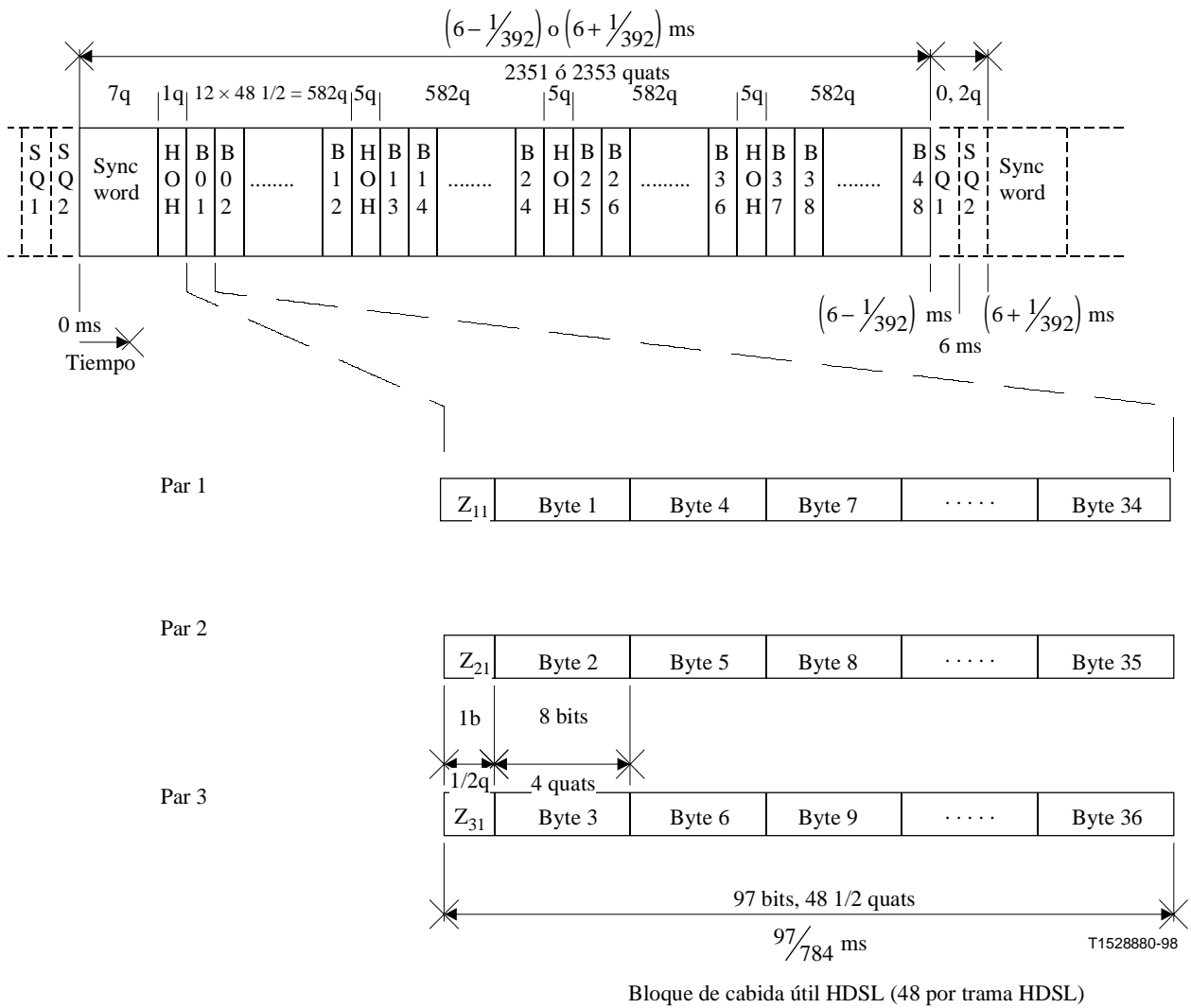
Los primeros ocho bits Z ($Z_{m1} \dots Z_{m8}$) se reservan para aplicaciones de núcleo. Los bits $Z_{m1} \dots Z_{m3}$ se utilizan para identificación de pares (véase 6.2), mientras que $Z_{m4} \dots Z_{m8}$ se reservan para uso futuro y actualmente se ponen a UNO.

Los bits $Z_{N.º 9 \dots 48}$ ($Z_{m9} \dots Z_{m48}$) dependen de la aplicación y son transportados transparentemente a través el núcleo HDSL. El uso de estos bits deberá describirse en los requisitos específicos de la aplicación. Los bits no utilizados deberán ponerse a UNO.

Los tres grupos que siguen al primero tienen una estructura igual. Cada uno está formado por cinco quats de tara HDSL y doce bloques de cabida útil HDSL, como se describe anteriormente. De este modo, una trama contiene una palabra de sincronización, 16 quats de tara HDSL, 48 bits Z y 576 bytes de la trama núcleo.

Al final de la trama, se prevé la posibilidad de 2 quats de relleno. Estos quats se utilizan siempre juntos, lo que significa que se inserta 0 ó 2 quats de relleno, según la relación de la temporización. La

longitud de la trama HDSL es 2353 quats, equivalentes a $6 + \frac{1}{392}$ ms para la frecuencia de reloj HDSL nominal, o 2351 quats que corresponden a $6 - \frac{1}{392}$ ms y la media tenderá a 2352 quats o 6 ms. El receptor puede evaluar la longitud de una trama entrante mediante la detección de la palabra de sincronización en la siguiente trama y ajustar la demultiplexión del tren de datos.



Símbolo	Nombre, función
B01 a B48	Bloques de cabida útil del sistema HDSL
Byte n	Byte n de la trama núcleo (n = 1 ... 144)
HOH	Tara HDSL (sw, eoc, crc, ...)
quat	Símbolo cuaternario
SQ1, SQ2	Quats de relleno
Sync word	Códigos de Barker de 7 símbolos, "Barker doble" → 14 bits
Z _{mn}	Bits de tara adicionales (bits Z)
m	Indica el par correspondiente (m = 1 ... 3)
n	Indica el número de bloque de cabida útil (n = 1 ... 48)

Figura 7/G.991.1 – Estructura de trama del sistema de tres pares

5.4.2.1.2 Estructura de trama del sistema de dos pares

La figura 8 ilustra la estructura de trama HDSL compuesta de símbolos cuaternarios (quats) y la correspondencia con los bytes de trama núcleo. La trama se subdivide en cuatro grupos. El primer grupo de trama comienza con la palabra de sincronización larga de siete símbolos seguida por un quat de tara HDSL y doce bloques de cabida útil HDSL, cada uno de los cuales contiene 72,5 quats, equivalentes a 145 bits, cada uno con un bit Z_{mn} de tara y 18 bytes de la trama núcleo. Los bits Z_{mn} ($m = 1, 2$ indica uno de los dos pares; $n = 1 \dots 48$ es el número de ejecución del bloque de cabida útil HDSL en la trama) proporcionan un canal de tara adicional, para el cual se dispone de 48 bits por trama de cada sistema de transceptor HDSL en una capacidad de 8 kbit/s.

Los primeros ocho bits Z ($Z_{m1} \dots Z_{m8}$) se reservan para aplicaciones de núcleo. Los bits $Z_{m1} \dots Z_{m2}$ se utilizan para identificación de pares (véase 6.2), mientras que $Z_{m3} \dots Z_{m8}$ se reservan para uso futuro y actualmente se ponen a UNO.

Los bits Z N.º 9 ... 48 ($Z_{m9} \dots Z_{m48}$) dependen de la aplicación y son transportados transparentemente a través el núcleo HDSL. El uso de estos bits deberá describirse en los requisitos específicos de la aplicación. Los bits no utilizados deberán ponerse a UNO.

Los tres grupos que siguen al primero tienen una estructura igual. Cada uno está formado por cinco quats de tara HDSL y doce bloques de cabida útil HDSL, como se describe anteriormente. De este modo, una trama contiene una palabra de sincronización, 16 quats de tara HDSL, 48 bits Z y 864 bytes de la trama núcleo.

Al final de la trama, se prevé la posibilidad de 2 quats de relleno. Estos quats se utilizan siempre juntos, lo que significa que se inserta 0 ó 2 quats de relleno, según la relación de la temporización. La

longitud de la trama HDSL es 3505 quats, que equivalen a $6 + \frac{1}{584}$ ms para la frecuencia de reloj HDSL nominal, o 3503 quats que corresponden a $6 - \frac{1}{584}$ ms y la media tenderá a 3504 quats o 6 ms. El receptor puede evaluar la longitud de una trama entrante mediante detección de la palabra de sincronización en la siguiente trama y ajustar la demultiplexión del tren de datos.

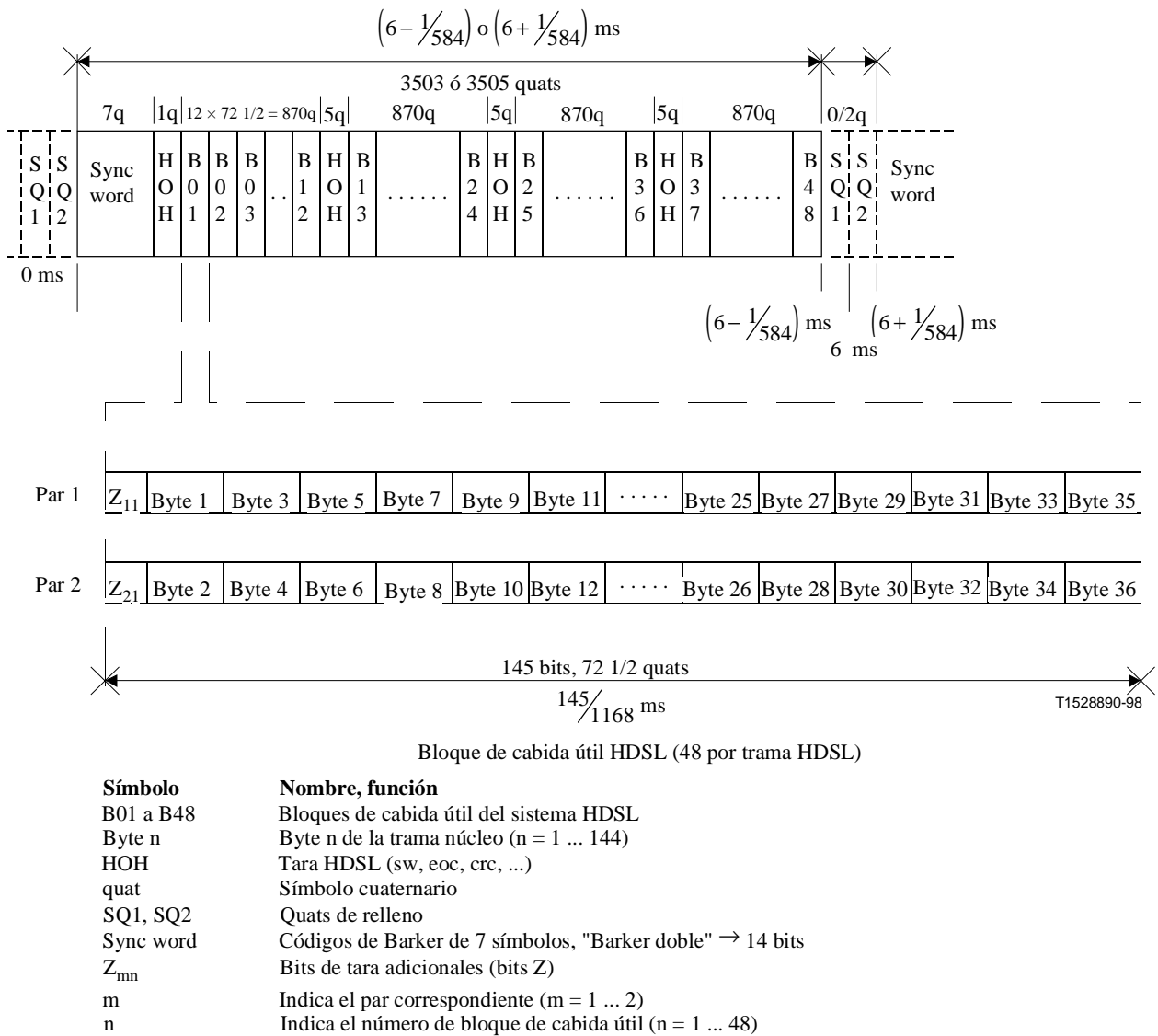


Figura 8/G.991.1 – Estructura de trama del sistema de dos pares

5.4.2.1.3 Estructura de trama del sistema de un par

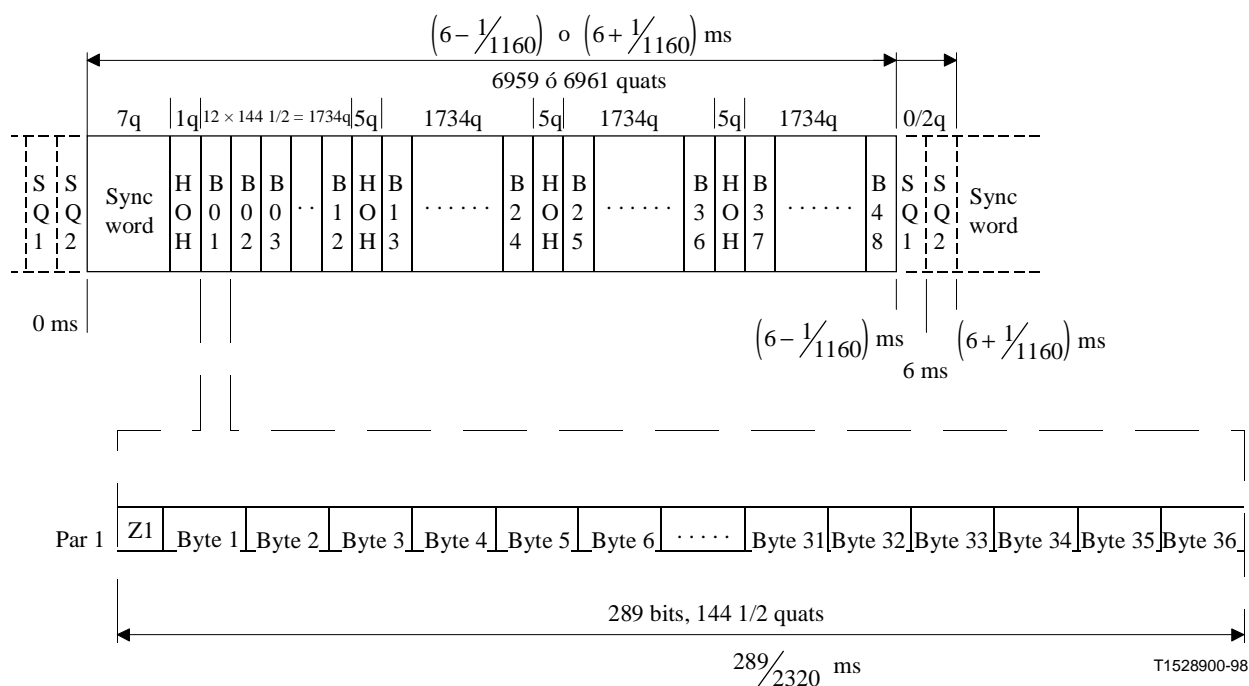
La figura 9 ilustra la estructura de trama HDSL compuesta de símbolos cuaternarios (quats) y la correspondencia con los bytes de trama núcleo. La trama se subdivide en cuatro grupos. El primer grupo de trama comienza con la palabra de sincronización larga de siete símbolos seguida por un quat de tara HDSL y doce bloques de cabida útil HDSL, cada uno de los cuales contiene 144,5 quats, equivalentes a 289 bits, cada uno con bits Z_n de tara y 36 bytes de la trama núcleo. Los bits Z_n (n = 1 ... 48 es el número de ejecución del bloque de cabida útil HDSL en la trama) proporcionan un canal de tara adicional, para el cual se dispone de 48 bits por trama de cada sistema de transceptor HDSL en una capacidad de 8 kbit/s.

Los primeros ocho bits Z (Z₁ ... Z₈) se reservan para futuras aplicaciones de núcleo y actualmente se ponen a UNO.

Los bits Z N.º 9 ... 48 (Z₉ ... Z₄₈) dependen de la aplicación y son transportados transparentemente a través el núcleo HDSL. El uso de estos bits deberá describirse en los requisitos específicos de la aplicación. Los bits no utilizados deberán ponerse a UNO.

Los tres grupos que siguen al primero tienen una estructura igual. Cada uno está formado por cinco quats de tara HDSL y 12 bloques de cabida útil HDSL, como se describe anteriormente. De este modo, una trama contiene una palabra de sincronización, 16 quats de tara HDSL, 48 bits Z y 1728 bytes de la trama núcleo.

Al final de la trama, se prevé la posibilidad de 2 quats de relleno. Estos quats se utilizan siempre juntos, lo que significa que se inserta 0 ó 2 quats de relleno, según la relación de la temporización. La longitud de la trama HDSL es 6961 quats, que equivalen a $6 + \frac{1}{1160}$ ms para la frecuencia de reloj HDSL nominal, o 6959 quats que corresponden a $6 - \frac{1}{1160}$ ms y la media tenderá a 6960 quats o 6 ms. El receptor puede evaluar la longitud de una trama entrante mediante detección de la palabra de sincronización en la siguiente trama y ajustar la demultiplexión del tren de datos.



Símbolo	Nombre, función
B01 a B48	Bloques de cabida útil del sistema HDSL
Byte n	Byte n de la trama núcleo (n = 1 ... 144)
HOH	Tara HDSL (sw, eoc, crc,...)
quat	Símbolo cuaternario
SQ1, SQ2	Quats de relleno
Sync word	Códigos de Barker de 7 símbolos, "Barker doble" → 14 bits
Z _n	Bits de tara adicionales (bits Z)
n	Indica el número de bloque de cabida útil (n = 1 ... 48)

Figura 9/G.991.1 – Estructura de trama del sistema de un par

5.4.2.2 Asignaciones de bits de trama

En los cuadros 3, 4 y 5, se presenta la secuencia de bits de la trama HDSL antes de la aleatorización en el lado transmisión y después de la desaleatorización en el lado recepción. Aunque las estructuras de trama son idénticas en ambos sentidos de transmisión, las asignaciones funcionales de cada bit en el sentido LTU a NTU o NTU a LTU son diferentes. Los bits no utilizados en cada sentido se ponen a UNO. Por ejemplo, los bits de estado de alimentación de la NTU propuestos se definen solamente en la trama transmitida hacia la LTU y las posiciones de bits correspondientes en el sentido inverso no tienen asignación. Las asignaciones de bits son idénticas en cada uno de los pares.

A continuación se describen brevemente los bits de trama definidos actualmente.

– *Palabra de sincronización*

Las palabras de sincronización permiten que los receptores HDSL adquieran la temporización de quats y de bits, de modo que las señales entrantes puedan ser decodificadas en sus formas binarias originales. Las palabras de sincronización serán secuencias de código Barker de 7 quats, como se muestra en el cuadro 6. Se utiliza la misma secuencia en ambos sentidos en todos los pares.

La codificación del cuadro 6 preservará los niveles de símbolos de cresta de 2,50 V (un par) o de 2,64 V (dos y tres pares) para las palabras de sincronización en la línea.

Cuadro 6/G.991.1 – Secuencia de palabra de sincronización de código Barker de 7 quats

Quat #	secuencia
01	+3
02	+3
03	+3
04	-3
05	-3
06	+3
07	-3

– *Bit losd (pérdida de señal)*

Si no hay una señal de la interfaz de aplicación, el bit losd se pondrá a CERO en la siguiente trama al extremo distante. En condiciones normales, este bit se pondrá a UNO.

– *Bit febe (error de bloque de extremo distante)*

El bit febe se pondrá a CERO en la siguiente trama hacia el extremo distante, cuando el receptor local detecta un error CRC en la trama HDSL. Cuando no hay un valor de bit febe preparado (debido a diferentes longitudes de trama en los dos sentidos) o no se ha detectado un fallo en la trama anterior, el bit febe se pondrá a UNO.

– *Bits eoc (canal de operaciones insertadas)*

Se proporcionan 13 bits (eoc01 ... eoc13) como un canal de mantenimiento separado. Para la descripción de los códigos y los procedimientos utilizados en este canal, véase 5.5.

– *Bits CRC*

La trama HDSL tendrá seis bits asignados a un código de verificación por redundancia cíclica (CRC, *cyclic redundancy check*) en ambos sentidos para cada par.

El bloque de código CRC se calcula para la trama HDSL anterior en el sentido dado, salvo para los catorce bits de palabra de sincronización, los seis bits CRC y cualesquiera bits de quats de relleno.

Los seis bits CRC transmitidos en la (N + 1) trama se determinarán como sigue:

- 1) Todos los bits de la N-ésima trama, salvo los catorce bits de palabra de sincronización, los seis bits CRC y cualesquiera bits de relleno, para un total de m bits (m igual a 4682 para el sistema de tres pares, a 6986 para el sistema de dos pares y a 13 888 para el sistema de un par), se utilizan, en orden de ocurrencia, para construir un polinomio en "X", de modo que el bit "0" de la N-ésima trama es el coeficiente del término X^{m-1} y el bit m-1 de la N-ésima trama es el coeficiente del término X_0 .
- 2) El polinomio es multiplicado por el factor X^6 , y el resultado se divide, módulo 2, por el polinomio generador $X^6 \text{###} X \text{###} 1$. Los coeficientes del polinomio residual se utilizan, en orden de ocurrencia, como el conjunto ordenado de bits de verificación, crc1 a crc6, para la (N + 1) trama. El orden es tal que el coeficiente del término X^5 en el polinomio residual es el bit de verificación crc1 y el coeficiente del término X^0 en el polinomio residual es el bit de verificación crc6.
- 3) Los bits de verificación, crc1 a crc6, contenidos en una trama son los asociados con el contenido de la trama precedente. Cuando no hay una trama inmediatamente precedente, se puede asignar cualquier valor a los bits de verificación.

– *Bit ps1, ps2 (bits de suministro de alimentación)*

Los bits de alimentación ps1 y ps2 se utilizan para indicar el estado de la alimentación primaria y secundaria en la NTU. Las definiciones de la función de los bits de estado de alimentación se muestran en el cuadro 7.

Cuadro 7/G.991.1 – Codificación del estado de la alimentación

Estado de potencia de NTU	ps1	ps2
Toda la potencia normal	1	1
Potencia secundaria nula	1	0
Potencia primaria nula	0	1
Pérdida de potencia	0	0

Cuando hay pérdida de potencia en la NTU, habrá quedado potencia suficiente para comunicar tres mensajes de "pérdida de potencia" hacia la LTU.

– *Bit bpv (violación bipolar)*

Siempre que durante un periodo de trama HDSL se detecte una violación de codificación de línea en la interfaz de aplicación, el bit bpv se pone a CERO en la siguiente trama hacia el extremo distante. En condiciones normales, este bit se pondrá a UNO.

– *Bit hrp (regenerador HDSL presente)*

Si está presente un regenerador, el bit hrp será puesto a CERO por el regenerador en ambos sentidos hacia la NTU y la LTU. La NTU y la LTU fijan el bit hrp a UNO en las tramas salientes.

– *Bit rrbe (error de bloque distante de regenerador)*

El bit rrbe será puesto a CERO por el regenerador hacia la LTU y la NTU en la siguiente trama saliente, cuando ha sido detectado un error CRC por el receptor situado en el lado de la LTU en el regenerador. Si no se ha detectado ningún fallo, este bit se pondrá a UNO.

- *Bit rcbe (error de bloque central de regenerador)*
El bit rcbe será puesto a CERO por el regenerador hacia la LTU y la NTU en la siguiente trama saliente, cuando un error CRC ha sido detectado por el receptor situado en el lado de la NTU en el regenerador. Si no se ha detectado ningún fallo, este bit se pondrá a UNO.
- *Bit rta (alarma de terminal distante)*
El bit rta es puesto a CERO por la NTU para señalar condiciones de alarma internas a la LTU. La LTU, tras detectar el bit rta, puede leer el registro de estados de la NTU y evaluar al motivo de la condición de fallo. Si no hay alarma pendiente en la NTU, el bit rta se pone a UNO.
- *Bit rega (alarma interna en el regenerador)*
El bit rega es fijado por el REG para señalar condiciones de alarma interna. La LTU, tras detectar el bit rega, puede leer el registro de estados del REG y evaluar el motivo de la condición de fallo. Si no hay alarma pendiente en el REG, el bit rega se pone a UNO.
- Bits uib (bits de indicador no especificados)
Estos bits se reservan para uso futuro. Se pondrán a UNO.
- *stq (quats de relleno)*
(stq1m, stq1s, stq2m, stq2s)
Estos quats se utilizan siempre juntos. Se inserta ninguno o dos quats de relleno, según la relación de la temporización entre los dos sentidos de transmisión. Los valores de los quats de relleno utilizados se dejan a la elección de cada fabricante. Los bits de relleno no son aleatorizados.
- *Bit indc e indr (indicador preparado para recibir en la LTU y respuesta de la NTU)*
Estos bits son puestos a CERO por el respectivo transceptor HDSL para indicar al transceptor HDSL distante que está preparado para recibir datos; en todas las demás condiciones, los bits indc e indr se pondrán a UNO.

NOTA – Los bits indc e indr en la trama de trama HDSL son diferentes y no se deben confundir con los indicadores de estado INDC e INDR utilizados dentro de los transceptores HDSL durante el procedimiento de arranque descrito en 5.6.

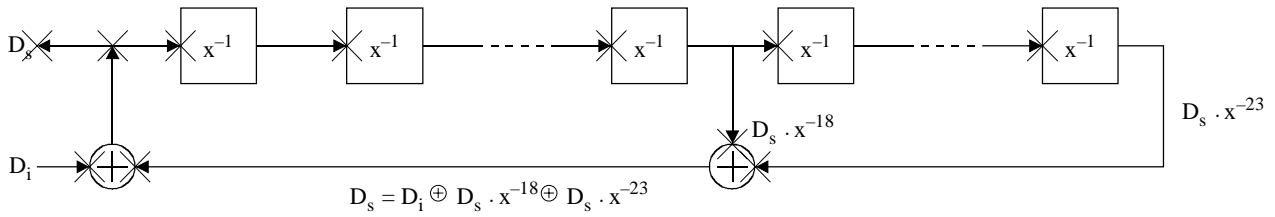
5.4.3 Método de aleatorización

Los sistemas de transceptor HDSL utilizan el mismo procedimiento de aleatorización de autosincronización que el sistema de transmisión 2B1Q para la AB de RDSI según se define en el anexo A/G.960 [2]. El tren de datos, con excepción de los 14 bits de la palabra de sincronización y los bits de relleno, es aleatorizado mediante un polinomio de 23º orden antes de la codificación.

- Para el sentido NTU → el polinomio será $x^{-23} \oplus x^{-18} \oplus 1$, donde el signo \oplus significa suma módulo 2.
- Para el sentido LTU → NTU, el polinomio será $x^{-23} \oplus x^{-5} \oplus 1$.
- El tren de datos binario es recuperado en el receptor aplicando el mismo polinomio a los datos aleatorizados. La figura 10 muestra los diagramas de bloque para los aleatorizadores y desaleatorizadores.

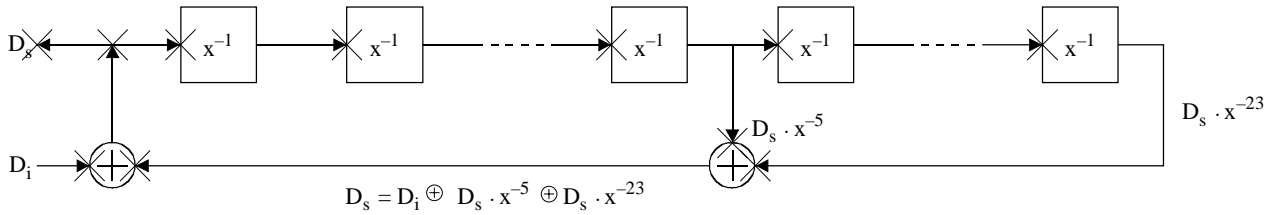
NTU (REG-R)

Aleatorizador en transmisión (NTU a LTU)



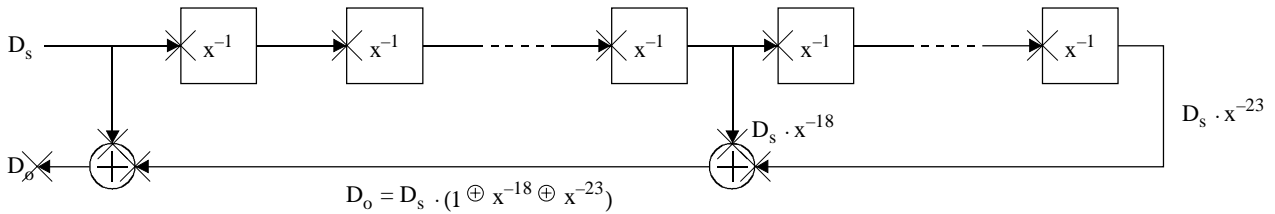
LTU (REG-C)

Aleatorizador en transmisión (LTU a NTU)



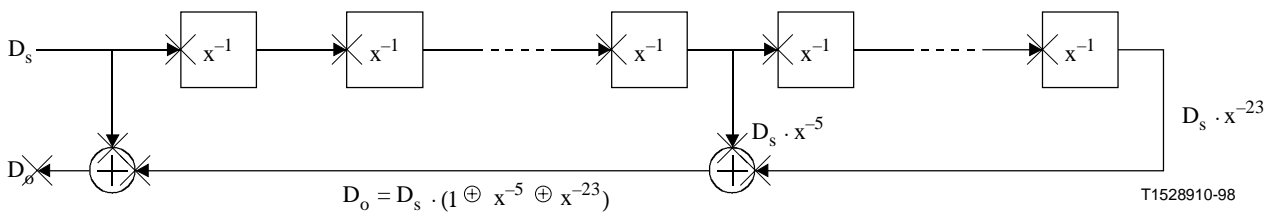
LTU (REG-C)

Desaleatorizador en recepción (NTU a LTU)



NTU (REG-R)

Desaleatorizador en recepción (LTU a NTU)



D_s Datos aleatorizados (s)

D_i Datos de entrada no aleatorizados (i)

D_o Datos de salida no aleatorizados (o)

X^{-n} Retardo de n periodos de bits

\oplus O exclusiva lógica

\cdot Multiplicación

Figura 10/G.991.1 – Aleatorizadores y desaleatorizadores

5.5 Canal de operaciones insertadas HDSL (eoc)

En esta subcláusula se especifican los requisitos para el canal de operaciones insertadas. Trece de los 50 bits de tara HDSL disponibles (HOH, HDSL *overhead*) mostrados en los cuadros 3, 4 y 5 se utilizan para la aplicación eoc y presentan una trama eoc completa sincronizada con la correspondiente trama HDSL. La estructura de cada trama eoc se muestra en el cuadro 8 y se analiza después.

Cuadro 8/G.991.1 – Estructura de trama eoc HDSL

Posición de bit	N.º de bits	Descripción	Observaciones
1, 2	2	Dirección	Puede direccionar cuatro posiciones
3	1	Indicador de datos (CERO)/ mensaje (UNO)	
4	1	Byte impar (UNO)/par (CERO)	Transmisión de múltiples bytes
5	1	No utilizado	
6-13 (nota)	8	Campo de información	256 códigos operacionales, datos de 8 bits
NOTA – eoc06 contiene el MSB y eoc13 el LSB del código operacional/datos según se describe en los cuadros 9 a 11.			

1) *El campo de dirección*

Los primeros dos bits (eoc01 y eoc02) permiten el direccionamiento único de cuatro elementos de red. La presente Recomendación especifica los requisitos para tres elementos solamente, NTU, REG y LTU.

La dirección LTU es "11" y puede ser considerada como el eoc director.

Las direcciones NTU y REG (si hay REG presente) son "00" y "10" (eoc01, eoc02) respectivamente, y pueden ser consideradas como las direcciones de los subordinados.

La dirección devuelta en eco se debe fijar a la de la unidad respondedora.

2) *Bit indicador de datos/mensajes*

El bit indicador de datos/mensajes se pondrá a UNO cuando el campo de información contiene el código operacional para un mensaje eoc HDSL.

El bit indicador de datos/mensaje se pondrá a CERO cuando el campo de información contiene datos, ya sean binarios o ASCII.

3) *Byte impar/par*

El campo "byte impar"/"byte par" se utiliza como sigue:

Para el primer byte de datos que ha de ser leído o escrito, el bit eoc04 se pone a UNO para indicar "byte par", para el siguiente byte eoc04 se pone a CERO para indicar "byte impar", y así sucesivamente, de manera alternada. Este campo se utiliza para acelerar la lectura y escritura de datos eliminando la necesidad de códigos intermedios con el fin de indicar al extremo distante que el byte anterior fue recibido satisfactoriamente.

4) *Bit no utilizado*

Puesto a UNO.

5) *Campo de información*

Hasta 256 mensajes diferentes u 8 bits de datos binarios o ASCII se pueden codificar en el campo de información.

5.5.1 Funciones de eoc HDSL

La LTU (directora) envía instrucciones a NTU/REG (subordinados) para realizar ciertas funciones. Algunas de estas funciones requieren que la parte subordinada active cambios en el circuito (por ejemplo, poner bucle o enviar bits CRC que están corrompidos). Se puede invocar otras funciones para leer de registros de datos y escribir a registros de datos situados en la parte subordinada.

Algunas de estas instrucciones son "enclavamiento", lo que significa que se requerirá una instrucción subsiguiente para liberar este estado. De este modo, múltiples acciones iniciadas por eoc HDSL pueden estar en efecto simultáneamente. Se utilizará una instrucción separada "retorno a normal" junto con la dirección apropiada para desenclavar todos los estados enclavados en el REG o en la NTU. Si no hay ningún mensaje pendiente para la NTU y para el REG (estado reposo), el mensaje "retorno a normal" será enviado por la LTU junto con la dirección de la NTU "00". Si no se ha enviado ningún código operacional durante un estado enclavado, la LTU puede enviar el mensaje "retener estado".

La NTU, si no ha sido direccionada adecuadamente, insertará el mensaje "retener estado" con la dirección de NTU "00" en el sentido NTU → LTU. Normalmente si el REG ha sido direccionado y su unidad eoc está funcionando de manera adecuada, este mensaje NTU será sobrescrito en el REG. En este caso, la unidad eoc en el REG no puede reaccionar (debido a funcionamiento inadecuado), la recepción del mensaje "retener estado" de la NTU indica a la LTU que el REG no está funcionando adecuadamente, aunque los mensajes sean transportados por todo el enlace hacia la LTU.

El regenerador REG es transparente a todos los mensajes en el sentido LTU → NTU, incluidos los mensajes que direccionan al propio regenerador. En el sentido NTU → LTU, el regenerador es transparente mientras no se reciban mensajes que direccionan al regenerador. En este caso, cualquier mensaje de la NTU en el sentido NTU → LTU se sobrescribe, dependiendo de la acción requerida por el mensaje eoc para el regenerador.

El conjunto completo de instrucciones se enumera en el cuadro 9 y se describe en 5.5.5.

Cuadro 9/G.991.1 – Mensajes de códigos operacionales eoc

Código hex	Descripción del código operacional
06	Incapacidad de realizar (UTC)
07	Retorno a normal
08	Bucle de trama de aplicación en la NTU (nota 1)
10	Retener estado
19	Bucle analógico en REG (notas 1, 2)
20	Petición a NTU/REG-R de CRC corrompida (notas 1, 3)
22	Petición a REG-C de CRC corrompida C (nota 1)
28	Petición a NTU/REG-R de CRC corrompida (nota 3)
29	Petición a REG-C de fin de CRC corrompida
3F	Notificación a NTU/REG-R de CRC corrompida (notas 1, 3)
50	Notificación a REG-C de corrompida CRC (nota 1)
5F	Notificación a NTU/REG-R de fin de CRC corrompida (nota 3)
60	Notificación a REG-C de fin de CRC corrompida
9F	Fin de datos

Cuadro 9/G.991.1 – Mensajes de códigos operacionales eoc (*fin*)

Código hex	Descripción del código operacional
AF	Byte siguiente
D0-DF	Escribir registro de datos en NTU/REG (números 0 a F) (nota 3)
E0-EF	Leer registro de datos en NTU/REG (números 0 a F) (nota 3)
F0-F3	Vendedor definido
<p>NOTA 1 – Enclavamiento; esto significa que se requiere un mensaje de liberación para cancelar la función.</p> <p>NOTA 2 – Debido al sistema de transmisión utilizado, hay que establecer bucles separados para cada par en el regenerador. La unidad OAM en la LTU tiene que asegurar que cada bucle está cerrado antes de acusar funcionamiento apropiado a la interfaz de aplicación.</p> <p>NOTA 3 – Este código operacional se utiliza para mensajes relacionados con la NTU o el REG. Es posible distinguir entre ambos por la dirección contenida en el mensaje.</p> <p>NOTA 4 – En Europa no se ha determinado la necesidad de los mensajes 18, 30, 38, 6F, 7F. Pueden ser utilizados por entidades operadoras de red fuera de Europa, por ejemplo, en América del Norte según lo definido en Committee T1 Technical Report [B3]. Todos los demás mensajes se reservan para aplicaciones futuras.</p>	

5.5.2 Protocolo de acuse de recibo eoc HDSL

La LTU es la directora para el eoc HDSL y siempre emite las instrucciones. El subordinado responde con mensajes debidamente direccionados indicando a la directora que el mensaje fue recibido correctamente. De este modo, el protocolo eoc HDSL funciona en un modo instrucción/respuesta, a saber, la directora emite la instrucción y el subordinado responde.

Los mensajes específicos del par serán transmitidos y acusados por el par direccionado solamente. En el subordinado (NTU/REG) la evaluación y el acuse de recibo se efectúan separadamente para cada sistema de transceptor HDSL (subsistema), es decir, cada subsistema devuelve en eco el mensaje eoc recibido independientemente del código en los otros subsistemas.

Este tratamiento orientado al subsistema del protocolo eoc permite la implementación de un regenerador basada en módulos independientes para cada par. Este principio general se proporciona también en la NTU, es decir, los mensajes que requieren una acción en un par (por ejemplo, todas las funciones CRC, lectura de margen de ruido) son ejecutados solamente en estos pares, cuando el mensaje ha sido recibido correctamente.

Los mensajes globales, que no direccionan funciones de un solo par, como bucle en la NTU, pueden ser enviados por todos los pares en paralelo o por un solo par, según lo seleccione la LTU. La NTU enviará el mensaje por un par solamente, que puede ser seleccionado supervisando el eoc para un mensaje global válido o por cualquier supervisión de funcionamiento. La NTU, tras recibir tres mensajes válidos consecutivos por el par seleccionado, pasa al estado correspondiente y realiza la acción apropiada. El acuse de los mensajes recibidos será enviado por todos los pares en paralelo y la LTU evalúa el acuse por un par solamente. De este modo, la LTU y la NTU pueden evaluar los mensajes por pares diferentes. En el REG, debido a la implementación específica del par, no existe diferencia entre mensajes globales y específicos del par. La LTU ha de procurar que todos los bucles estén activados antes de indicar un bucle activo 1A.

Se permiten tres tipos de respuestas del subordinado, por lo que hay tres estados de protocolo admitidos en el eoc HDSL. En cualquier momento, el eoc HDSL estará en uno de los tres estados de protocolo, y puede conmutar de un estado a otro durante un mensaje.

Los tres estados de protocolo son:

- 1) Estado de protocolo de mensaje/respuesta en eco.
- 2) Estado de protocolo de mensaje/respuesta incapacidad de realizar (UTC).
- 3) Estado de protocolo mensaje/respuesta de datos.

5.5.2.1 Estado de protocolo mensaje/respuesta en eco

Para acusar recibo de un mensaje de la LTU direccionado adecuadamente, el subordinado (NTU o REG) responde a un mensaje eoc HDSL recibido devolviendo tramas eoc HDSL idénticas a la LTU. Este procedimiento de respuesta se denomina "devolución en eco" del mensaje eoc HDSL. La combinación del envío por la LTU de la trama eoc HDSL y la devolución en eco de la trama por el subordinado comprende el estado de protocolo mensaje/respuesta en eco.

Para asegurar la validez del mensaje, el subordinado debe recibir tres tramas eoc HDSL idénticas y consecutivas antes de activar la función solicitada. De esta manera, cabe suponer que los mensajes eoc HDSL transmitidos recibidos por el subordinado tienen una alta probabilidad de ser correctos.

Para que la LTU confirme la recepción correcta del mensaje por el subordinado, el mensaje se repite hasta que la LTU recibe tres ecos idénticos y consecutivos. Esto sirve como un acuse implícito a la LTU de que el subordinado ha recibido correctamente el mensaje transmitido y lo está tratando. Esto completa el modo de protocolo instrucción/respuesta.

En resumen, el protocolo eoc HDSL requiere que la LTU transmita un mensaje continuamente hasta que reciba tres ecos idénticos y consecutivos de la trama eoc HDSL transmitida originalmente.

La LTU no puede comenzar a enviar un nuevo mensaje al subordinado hasta que haya recibido el acuse del mensaje anterior del eoc HDSL y se complete el protocolo instrucción/respuesta para ese mensaje. Esta regla de "un mensaje pendiente" elimina automáticamente los problemas de contención de eoc HDSL que pueden producirse entre la NTU y el REG.

Un núcleo HDSL divide la cabida útil entre dos o tres pares. Las reglas indicadas anteriormente, que requieren tres recepciones idénticas consecutivas de un mensaje o un acuse de recibo, se aplican a un par. Es decir, el mensaje o acuse debe ser recibido tres veces consecutiva e idénticamente por el mismo par.

Por consiguiente, se aplican los siguientes requisitos:

- 1) Sólo un mensaje, bajo el control de la LTU (del que no se ha recibido aún acuse ni confirmación) estará pendiente por el eoc HDSL en cualquier momento dado.
- 2) Para provocar la acción deseada en el subordinado, la LTU continuará a enviar el mensaje hasta que reciba por lo menos tres tramas eoc HDSL consecutivas idénticas del subordinado por un par. Esto constituirá un acuse de recibo para la LTU de que el subordinado recibió correctamente el mensaje transmitido.
- 3) Para condiciones sin enclavamiento, la LTU, después de recibir los tres ecos válidos, enviará continuamente el mensaje de activación o, como otra posibilidad, conmutará para enviar el mensaje "retener estado".
- 4) El subordinado iniciará la acción solamente cuando tres tramas eoc HDSL consecutivas e idénticas y debidamente direccionadas que contienen un mensaje reconocido por el subordinado, han sido enviadas por un par.
- 5) El subordinado responderá a todos los mensajes recibidos direccionados adecuadamente. La respuesta será un eco de la trama eoc HDSL recibida hacia la LTU.
- 6) Cualquier respuesta o trama eoc HDSL devuelta en eco será enviada en la siguiente trama eoc HDSL de retorno.

- 7) El bucle (en la NTU/REG) y las instrucciones CRC corrompidas de petición/notificación serán enclavadas, lo que permite que múltiples acciones iniciadas por el eoc HDSL estén en efecto simultáneamente.
- 8) Para desenclavar todas las condiciones enclavadas, la LTU transmitirá el mensaje "retorno a normal". El subordinado, al recibir correctamente este mensaje de la LTU (tres veces de manera idéntica y consecutiva) desenclavará todas las condiciones enclavadas en ese momento iniciadas por mensajes eoc HDSL previos.
- 9) El subordinado no enviará mensaje autónomos.

5.5.2.2 Modo de funcionamiento incapaz de realizar

Cuando el subordinado no admite un mensaje bien direccionado que ha recibido tres veces idéntica y consecutivamente por el par activo, responderá con el mensaje de respuesta eoc HDSL UTC en vez de un tercer eco idéntico y consecutivo. El subordinado conmutará al estado de protocolo mensaje/respuesta UTC.

El subordinado pasa también al estado de control mensaje/respuesta UTC, si se ha recibido un mensaje que no es aplicable en el estado vigente del modo de funcionamiento instrucción/respuesta, por ejemplo, si se detecta un mensaje "byte siguiente" sin haber recibido un código de operaciones "leer registro de datos".

Un error de transmisión podría corromper la respuesta UTC, lo que haría que la LTU concluyese que era un mensaje adecuado y que fue recibido. Para reducir la probabilidad de esta ocurrencia, se selecciona el código UTC que tenga una distancia de Hamming de dos por lo menos con respecto a todos los otros códigos, salvo el código de reposo.

Por consiguiente, se aplican los siguientes requisitos:

- 1) Si la NTU/REG no admite el mensaje en una trama eoc HDSL debidamente direccionada, devolverá el mensaje UTC con su propia dirección en vez de un eco y todas las recepciones consecutivas subsiguientes de esa misma trama eoc HDSL direccionada correctamente.
- 2) El envío por la NTU/REG y la subsiguiente recepción por la LTU de tres mensajes UTC idénticos y consecutivos, debidamente direccionados constituirá la notificación a la LTU de que la NTU/REG no admite la función solicitada, en cuyo momento la LTU puede abandonar su tentativa.

Naturalmente, la LTU puede abandonar la tentativa en cualquier momento antes de que se reciba UTC (por ejemplo, si el mensaje "retorno a normal" o "retención de estado" es enviado por la LTU).

- 3) La NTU/REG sale del modo de funcionamiento UTC solamente después de recibir tres mensajes consecutivos "retorno a normal" de la LTU.

5.5.3 Modo lectura/escritura de datos eoc HDSL

Para la transmisión de datos, se utilizan el bit tres y el bit cuatro en combinación. El bit tres se fijará a datos (CERO) solamente cuando se transmiten datos (en vez de un código operacional). El bit cuatro hace que la transmisión de datos de múltiples bytes sea más eficiente. Indicará si el byte de datos que se transmite es un "byte impar" o un "byte par". Como se describe en la siguiente subcláusula, con este procedimiento hay un estado de mensaje/respuesta en eco para acceder al registro, y después que un byte de datos puede ser transferido para cada estado mensaje/respuesta de datos. La LTU puede escribir datos en la memoria de NTU/REG, o leer datos de la memoria de NTU/REG.

5.5.3.1 Protocolo de lectura de datos

Si la LTU está leyendo datos de la memoria de NTU/REG, enviará un mensaje de código operacional apropiado para la NTU/REG que especifique el registro que se ha de leer. Tras recibir tres acuses idénticos y consecutivos, la LTU pedirá el envío del primer byte de la NTU/REG emitiendo mensajes "byte siguiente" con el bit cuatro puesto a UNO, lo que indica una petición de un "byte impar". La NTU/REG responderá a estos mensajes "byte siguiente" devolviéndolos en eco hasta que haya recibido tres de estos mensajes consecutiva e idénticamente. Comenzando con la tercera recepción, la NTU/REG responderá enviando el primer byte del registro en una trama de datos eoc HDSL con el bit cuatro puesto a UNO para indicar "byte impar". (Una trama de datos que contiene datos en los campos de información se distingue de una trama que contiene un código operacional por la fijación del bit tres a CERO.) La LTU continúa enviando el byte del mensaje "byte siguiente" con el bit cuatro puesto a "byte impar", y la NTU/REG continúa respondiendo con una trama de datos que contiene el primer byte de datos y el bit cuatro igual a "byte impar", hasta que la LTU ha recibido tres tramas de datos consecutivas e idénticas con el bit cuatro puesto a "byte impar".

Si no hay más datos para ser leídos, la LTU pide el segundo byte de datos enviando mensajes "byte siguiente" con el bit cuatro puesto a CERO ("byte par"). La NTU/REG devuelve en eco todos los mensajes recibidos hasta que haya recibido tres de estos mensajes "byte siguiente", y en el tercer mensaje "byte siguiente" idéntico y consecutivo, la NTU/REG comienza a enviar tramas de datos que contienen el segundo byte del registro con el bit cuatro puesto a CERO. La LTU continúa enviando el mensaje "byte siguiente" con el bit cuatro puesto a "byte par" y la NTU/REG continúa respondiendo con una trama de datos que contiene el segundo byte con el bit cuatro puesto a "byte impar", hasta que la LTU haya recibido tres tramas de datos consecutivas e idénticas con el bit cuatro puesto a "byte par". Obsérvese que una vez que la NTU/REG está en el modo lectura de datos, para continuar leyendo datos, el único mensaje que la LTU puede enviar es el mensaje "byte siguiente" alternando el valor del bit cuatro.

Si la LTU desea terminar el modo lectura de datos (normal o anormalmente) enviará el mensaje "retener estado" o "retorno a normal" dependiendo de si desea retener o no cualquier estado enclavado. Si la NTU/REG recibe cualquier otro mensaje, tres veces consecutiva e idénticamente, pasará al modo UTC.

El proceso continúa para el tercer byte y todos los subsiguientes cambiando el valor del bit cuatro de "byte impar" a "byte par" o viceversa, en cada byte subsiguiente. Cada vez que se cambia el bit cuatro, la NTU/REG devuelve en eco dos tramas correctas, y comienza el envío de la trama de datos en la tercera recepción. El proceso sólo termina cuando todos los datos del registro han sido leídos. Si la LTU continúa enviando el mensaje "byte siguiente", con el bit cuatro alternado, la NTU/REG enviará un mensaje "fin de datos". Se supone que la LTU sabe cuántos bytes de datos ha de esperar, pero ésta es una medida de seguridad para terminar el proceso. De este modo, cada vez que la LTU recibe satisfactoriamente un byte de datos, enviará un código "byte siguiente" con el bit cuatro fijado adecuadamente hasta que sepa que ha recibido todos los bytes o hasta que ha recibido tres mensajes "fin de datos" idénticos y consecutivos con el bit tres puesto a UNO, que indica código operacional. De este modo, es posible acomodar datos de muchos bytes.

El modo lectura de datos termina y la NTU/REG libera el registro cuando la LTU conmuta a un estado conocido con el mensaje "retener estado" o "retorno a normal" dependiendo de si desea mantener o no las condiciones enclavadas.

5.5.3.2 Requisitos del modo lectura de datos eoc HDSL

La secuencia de estado de protocolo para el modo de lectura de datos es la siguiente:

- 1) *Estado de protocolo mensaje/respuesta en eco*
 - a) eoc HDSL pasará al modo de funcionamiento lectura de datos cuando la LTU envía un mensaje "leer datos" para un registro específico.
 - b) La respuesta a este mensaje será la respuesta en eco.
- 2) *Estado de protocolo mensaje/respuesta de datos*
 - a) Al recibir tres respuestas en eco idénticas y consecutivas que concuerdan con el mensaje "lectura de datos" específico del registro, la LTU enviará el mensaje "byte siguiente". En este momento, el bit tres se pondrá a UNO para indicar un mensaje de código operacional, y el bit cuatro se pondrá a UNO para indicar "byte impar".
 - b) Al recibir el mensaje "byte siguiente" la NTU/REG devolverá en eco el mensaje hasta que lo reciba tres veces consecutivas e idénticamente. En la tercera recepción idéntica y consecutiva, la respuesta de la NTU/REG cambiará de la respuesta en eco a una trama de datos eoc HDSL que contiene el byte de datos solicitado. Para esta trama, el bit tres se fijará a CERO para indicar que el campo de información contiene datos y el bit cuatro se pondrá a UNO.
 - c) Si los datos solicitados por la LTU son extraídos de un registro de un byte, la LTU ha recibido tres tramas de datos eoc HDSL idénticas y consecutivas que contienen el byte de datos, el mensaje "retorno a normal" o el mensaje "retener estado" terminará el modo lectura de datos.
 - d) Si los datos solicitados por la LTU están contenido en un registro de dos o más bytes, la LTU iniciará los estados del protocolo eoc HDSL adicionales. Continuará enviando el mensaje "byte siguiente" con el bit tres puesto a UNO, pero el bit cuatro cambiará entre CERO y UNO a medida que cada byte de datos se reciba satisfactoriamente (tres ecos idénticos y consecutivos). Cada vez que hay un cambio del bit cuatro, la NTU/REG comenzará la devolución en eco del mensaje, a la vez que permanece en el modo lectura de datos. En la tercera recepción idéntica y consecutiva, la NTU/REG conmutará para enviar una trama de datos con el siguiente byte de datos en el campo de información.
- 3) *Estado de protocolo mensaje/respuesta en eco*

Cuando la LTU ha completado su lectura de datos, comenzará a enviar el mensaje "retener estado" o "retorno a normal" para terminar el modo lectura de datos.

5.5.3.3 Protocolo de escritura de datos

Si la LTU desea escribir datos en la memoria de NTU/REG, enviará un mensaje "escribir datos" para que la NTU/REG identifique el registro requerido en el que se escribirá. Cuando la NTU/REG acusa recibo con un mensaje en eco, tres veces idéntica y consecutivamente, la LTU enviará el primer byte de datos. La NTU/REG acusará recibo del byte con un eco del mensaje. Después que la LTU ha recibido tres respuestas en eco correctas, idénticas y consecutivas, conmutará para enviar el siguiente byte de datos. Cambiará también el bit impar/par en consecuencia. No es necesario enviar mensajes "byte siguiente" en el modo de escritura. La LTU terminará el modo de escritura con el mensaje "fin de datos" que indica a la NTU/REG liberar el registro y terminar el modo escritura de datos.

El contenido del registro direccionado en la NTU/REG es sobrescrito solamente si el número de bytes transmitidos equivale al tamaño del registro direccionado y si el modo de escritura de datos ha sido terminado debidamente mediante el envío del mensaje "fin de datos" por la LTU.

En cualquier otro caso, es decir, si el número de bytes transmitidos es mayor o menor que el definido o si el modo de escritura de datos no ha sido terminado debidamente, la NTU/REG pasa al modo UTC y el contenido del registro correspondiente permanece inalterado.

Si la LTU desea terminar anormalmente el modo de escritura de datos, enviará el mensaje "retener estado" o "retorno a normal", dependiendo de si la LTU desea retener o no cualquier estado enclavado. Si la NTU/REG recibe cualquier otro mensaje, tres veces consecutiva e idénticamente, pasará al modo UTC.

5.5.3.4 Requisitos del modo de escritura de datos eoc HDSL

El estado de protocolo para el modo de escritura de datos es siempre mensaje/respuesta en eco. El campo de mensaje puede contener una instrucción o datos.

- 1) *Estado de protocolo mensaje (instrucción)/respuesta en eco (instrucción)*
 - a) El eoc HDSL pasará al modo de funcionamiento escritura de datos cuando la LTU envía un mensaje "escribir datos" para un registro específico.
 - b) La respuesta de la NTU/REG a este mensaje será la respuesta en eco.
 - c) Este estado de protocolo se repetirá hasta que la LTU reciba tres tramas eoc HDSL idénticas y consecutivas con la respuesta en eco correcta.
- 2) *Estado de protocolo mensaje (datos)/respuesta en eco (datos)*
 - a) Al recibir tres respuesta en eco idénticas y consecutivas que concuerdan con el mensaje "escribir datos" específico del registro, la LTU enviará una trama de datos con el primer byte de datos y con el bit tres puesto a CERO (que indica que el campo de información contiene datos) y el bit cuatro puesto a UNO (que indica "byte impar").
 - b) La NTU/REG responderá a esta transmisión con la respuesta en eco.
 - c) El byte de datos será escrito por la unidad NTU/REG que recibe el byte de datos tres veces idéntica y consecutivamente.
 - d) Este estado de protocolo se repetirá hasta que la LTU reciba tres tramas eoc HDSL idénticas y consecutivas que contienen la respuesta en eco correcta.
 - e) Si la LTU está escribiendo a un registro de un byte, el modo escritura de datos será completado cuando la LTU reciba tres ecos idénticos y consecutivos del byte de datos que había transmitido.
 - f) Si la LTU está escribiendo un registro de múltiples bytes, la LTU continuará enviando bytes adicionales de datos, mientras alterna el bit cuatro para cada byte de datos enviado satisfactoriamente.
 - g) Cuando la LTU no tiene más bytes de datos para escribir, la LTU enviará un mensaje "fin de datos" para liberar a la NTU/REG del estado de protocolo escritura de datos.

5.5.4 Lista de mensajes eoc HDSL

El protocolo eoc HDSL utiliza varios mensajes enumerados en el cuadro 9 para activar diversas funciones en la NTU/REG. Las instrucciones "leer datos" y "escribir datos" pueden admitir hasta 16 registros cada una. Las instrucciones y la codificación correspondiente utilizada en la presente Recomendación se muestran en los cuadros 10 y 11. El registro sobre el que actúa un mensaje "leer datos" o "escribir datos" se especifica como un subcampo del código operacional "leer datos" o "escribir datos". Se han reservado códigos operacionales de mensajes adicionales para normalización futura.

Algunas acciones iniciadas en la NTU/REG por los mensajes eoc HDSL, tales como bucles, y CRC corrompida intencional son enclavadas. El enclavamiento significa que un mensaje diferente tiene

que cancelar la función. Esto permite que eoc HDSL ejerza múltiples funciones simultáneamente, a pesar de la regla "un mensaje pendiente". Todas las funciones enclavadas pueden ser desenclavadas con el mensaje eoc HDSL "retorno a normal". Este mensaje devuelve la NTU/REG a un estado conocido. La repetición de este mensaje continúa a retener la NTU/REG en este estado conocido. Por consiguiente, el mensaje "retorno a normal" se define también como el "código de reposo" para la NTU/REG. Por otra parte, si todas las funciones enclavadas se han de mantener en su estado enclavado, se envía la instrucción "retener estado".

- 1) La LTU continuará enviando el mensaje de activación después de la recepción de tres ecos válidos o, como otra posibilidad, conmutará para enviar el mensaje "retener estado", si desea mantener las condiciones enclavadas.
- 2) Las instrucciones "puesta en bucle" y "solicitar/notificar CRC corrompida" serán enclavadoras, lo que permite que múltiples acciones iniciadas por eoc HDSL estén en efecto simultáneamente.
- 3) Para liberar todas las condiciones enclavadas, la LTU transmitirá un mensaje separado "retorno a normal". Cuando la NTU/REG recibe correctamente el mensaje "retorno a normal" de la LTU (tres veces idéntica y consecutivamente), desenclavará todas las condiciones enclavadas iniciadas por mensajes eoc HDSL anteriores.

5.5.5 Requisitos del conjunto de mensajes eoc HDSL

El conjunto de mensajes eoc HDSL se muestra en el cuadro 9. Las acciones ejecutadas por la NTU/REG y la LTU en respuesta a mensajes eoc HDSL recibidos correctamente serán como sigue:

- 1) *Incapacidad de realizar (UTC)*
La NTU/REG enviará este mensaje cuando reciba un mensaje eoc HDSL (tres veces consecutiva e idénticamente) que la NTU/REG no puede realizar, sea porque no reconoce o no ha implementado la instrucción, o porque la instrucción es inesperada dado el estado actual de las operaciones eoc HDSL (por ejemplo, la instrucción indica que el campo de información contiene datos, pero la instrucción no estaba precedida por una instrucción "escribir datos").
- 2) *Retorno a normal*
Este mensaje liberará todas las condiciones enclavadas pendientes en la NTU/REG iniciadas por mensajes eoc HDSL anteriores. La función del mensaje "retorno a normal" se puede utilizar como una función de reiniciación eoc para la NTU/REG. Por consiguiente, la evaluación adecuada de este mensaje en un subsistema NTU/REG resulta en una reiniciación de todas las funciones pendientes en este subsistema. Este código enviado con la dirección de la NTU "00" será enviado siempre durante estados de reposo.
- 3) *Bucle de trama de aplicación en la NTU*
Este mensaje será dirigido a la NTU para poner en bucle el tren de bits de la aplicación hacia la LTU hasta que sea cancelado por un mensaje "retorno a normal".
- 4) *Retener estado*
Este mensaje será enviado por la LTU para mantener el procesador de eoc HDSL de la NTU/REG y cualesquiera operaciones controladas por eoc HDSL en su estado actual.
- 5) *Bucle analógico IA en REG*
Esta función dirige al REG a poner en bucle el tren de bits de datos de usuario hacia la LTU. Éste es un bucle transparente. Como ésta es una función de cada subsistema REG, la LTU debe tener cuidado de que estos mensajes sean acusados por cada subsistema.

6) *Petición de CRC corrompida* (nota 1)

Algunas veces la aparición de transmisión sin errores puede resultar porque el circuito CRC no funciona adecuadamente. En consecuencia, cuando se sospecha que el circuito de supervisión de la calidad de funcionamiento funciona deficientemente, se pueden enviar CRC corrompidas para probar la lógica CRC así como los circuitos que recogen, procesan y almacenan datos de calidad de funcionamiento.

6a) *Petición a la NTU de CRC corrompidas* (nota 2)

– *Ningún REG presente*

Se pide a la NTU que envíe CRC corrompidas para probar el circuito de verificación CRC en la LTU hasta que sean canceladas con el mensaje "petición a la NTU de fin de CRC corrompida".

– *REG presente*

Se pide a la NTU que envíe CRC corrompidas para probar el circuito de verificación CRC en el REG-C hasta que sean canceladas con el mensaje "petición a la NTU de fin de CRC corrompidas". Esto resulta en la transmisión de un bit rcbc activo por el REG hacia la LTU y la NTU tan pronto como se detectan CRC corrompidas.

6b) *Petición a REG-R de CRC corrompidas* (nota 2)

Se solicita el envío de CRC corrompidas del REG hacia la LTU para probar el circuito de verificación CRC en la LTU hasta la cancelación con el mensaje "petición al REG-R de fin de CRC corrompidas".

6c) *Petición al REG-C de CRC corrompidas*

Se pide el envío de CRC corrompidas del REG hacia la NTU para probar el circuito de verificación CRC en la NTU hasta la cancelación con el mensaje "petición al REG-C de fin de CRC corrompidas". Esto resulta en la transmisión de un bit febc activo por la NTU hacia la LTU tan pronto como se detectan CRC corrompidas.

7a) *Petición a la NTU de fin de CRC corrompidas* (nota 2)

Este mensaje pedirá a la NTU que detenga el envío de CRC corrompidas hacia el REG o la LTU, según proceda.

7b) *Petición al REG-R de fin de CRC corrompidas* (nota 2)

Este mensaje pedirá al REG que detenga el envío de CRC corrompidas hacia la LTU.

7c) *Petición al REG-C de fin de CRC corrompidas*

Este mensaje pedirá al REG que detenga el envío de CRC corrompidas hacia la NTU.

8a) *Notificación a la NTU de CRC corrompidas* (nota 2)

– *Ningún REG presente*

Este mensaje notificará a la NTU que la LTU enviará intencionalmente CRC corrompidas hacia la NTU. Este mensaje será utilizado en la NTU para inhabilitar cualquier circuito de indicación de alarma activado por la detección de CRC corrompidas. No obstante, el bit febc hacia la LTU seguirá activo.

– *REG presente*

Este mensaje notificará a la NTU que el REG enviará intencionalmente CRC corrompidas hacia la NTU. Este mensaje será utilizado en la NTU para desactivar cualquier circuito de indicación de alarma activado por la detección de CRC corrompida. Sin embargo, el bit febc hacia la LTU seguirá activo.

- 8b) *Notificación al REG-R de CRC corrompidas (nota 2)*
Este mensaje notificará al REG que la LTU enviará CRC corrompidas intencionalmente hacia el REG. Este mensaje será utilizado en el REG para desactivar la transmisión de un bit rrbe activo hacia la NTU, tan pronto como se detecten CRC corrompidas de la LTU. Sin embargo, el bit rrbe hacia la LTU seguirá activo.
- 8c) *Notificación al REG-C de CRC corrompidas*
Este mensaje notificará al REG que la NTU enviará CRC corrompidas intencionalmente hacia el REG. Este mensaje será utilizado en el REG para inhabilitar la transmisión de un bit rcbe activo hacia la NTU, tan pronto como se detecten CRC corrompidas de la NTU. No obstante, el bit rcbe hacia la LTU será activo.
- 9a) *Notificación a la NTU de fin de CRC corrompidas (nota 2)*
Este mensaje notificará a la NTU que la LTU o el REG han detenido el envío de CRC corrompidas intencionalmente y que la NTU puede habilitar de nuevo cualquier circuito de alarma que detecta CRC corrompidas.
- 9b) *Notificación al REG-R de fin de CRC corrompidas (nota 2)*
Este mensaje notificará al REG que la LTU ha detenido el envío de CRC corrompidas intencionalmente y que el REG puede habilitar de nuevo la transmisión de un bit rrbe válido hacia la NTU cuando detecte CRC corrompidas de la LTU.
- 9c) *Notificación al REG-C de fin de CRC corrompidas*
Este mensaje notificará al REG que la NTU ha detenido el envío de CRC corrompidas intencionalmente y que el REG puede habilitar de nuevo la transmisión de un bit rcbe válido hacia la NTU cuando detecte CRC corrompidas de la NTU.
- 10) *Fin de datos*
Este mensaje será enviado por la LTU después que haya escrito todos los bytes de datos a la NTU/REG y por la NTU/REG cuando la LTU pide más bytes que los que están disponibles en el registro de la NTU/REG durante un procedimiento de lectura de datos.
- 11) *Byte siguiente*
Este mensaje será enviado por la LTU en el modo lectura de datos después que la NTU/REG ha acusado recibo de la instrucción "leer datos", enviada previamente. Este mensaje será enviado continuamente por la LTU cuando está en el modo lectura de datos hasta que todos los datos han sido leídos. Este mensaje, junto con el cambio del bit cuatro, permite que se lean datos de múltiples bytes.
- 12) *Escribir datos (registro N.º)*
Este mensaje será enviado por la LTU para fijar a la NTU/REG en un modo para recibir datos en el registro especificado. El número del registro en la NTU/REG que recibirá datos está codificado en la propia instrucción. Tras recibir este mensaje correctamente, la NTU/REG pasará al modo escritura de datos, preparada para recibir los datos contenidos en los mensajes de datos que sigan, y almacenar los datos en el número de registro codificado en la instrucción.
- 13) *Leer datos (registro N.º)*
Este mensaje será enviado por la LTU para fijar a la NTU/REG en un modo para leer datos en el registro especificado. El número del registro en la NTU/REG del cual se leerán los datos se codifican en la propia instrucción. Tras recibir correctamente este mensaje, la NTU/REG pasará al modo lectura de datos y transmitirá datos del registro codificado en la instrucción, un byte a la vez, en respuesta a sucesivos mensajes "byte siguiente" (con cambios del bit cuatro) recibidos de la LTU.

NOTA 1 – No se ha definido ningún algoritmo específico para la corrupción.

NOTA 2 – Para los mensajes con índices a) y b) se utiliza el mismo código operacional. El equipo en cuestión es indicado por la dirección contenida en el mensaje.

5.5.6 Registro de datos en la NTU y en regeneradores

La NTU y el regenerador contienen cada uno 16 registros. Estos registros se pueden utilizar para operaciones de lectura solamente o de lectura y escritura. Los registros utilizados dentro de Europa se definen en los cuadros 10 y 11. Los registros números 1 a 9 pueden ser utilizados por entidades operadoras de red fuera de Europa, por ejemplo, en América del Norte según lo definido en Committee T1 Technical Report [B3]. El registro F no se utiliza actualmente. Sólo los registros E en la NTU y C, D y E en el REG son individuales para cada transceptor de un sistema de dos o tres pares. Todos los demás registros contienen datos pertinentes de los equipos y están disponibles en todos los pares en paralelo. Los registros (registro D) en el REG se necesitan para la identificación de equipos cuando se utilizan regeneradores separados en cada par.

Cuadro 10/G.991.1 – Registros de datos eoc para la NTU

Reg N.º (Hex)	Uso	Longitud	Nombre	Descripción
A	R	Nota	Estado de NTU	Bits de información de estado de NTU
B	R/W	Nota	Configuración de NTU	Bits de configuración de NTU
D	R	Nota	Identificación de equipo	
E	R	1 byte	Margen de ruido	

R Leer datos (*read data*)
W Escribir datos (*write data*)
NOTA – El número de bytes y el contenido del registro, así como la codificación de los diferentes bits, se deja a las entidades operadoras de red.

Cuadro 11/G.991.1 – Registro de datos eoc para regeneradores

Reg N.º (Hex)	Uso	Longitud	Nombre	Descripción
A	R	Nota	Estado de REG	Bits de información de estado de REG
C	R	1 byte	Margen de ruido de REG-C	
D	R	Nota	Identificación de equipo	
E	R	1 byte	Margen de ruido de REG-R	

NOTA – El número de bytes y el contenido del registro, así como la codificación de los diferentes bits, se deja a las entidades operadora.

5.5.7 Margen de ruido

5.5.7.1 Generalidades

Para la evaluación del margen de ruido se supone un ruido gaussiano. El valor de ruido se calcula sobre la base de una muestra tomada cada segundo para cada par separadamente. La gama de evaluación está comprendida entre +27 dB y –5 dB, donde 0 dB indica el margen de ruido para el

cual se espera una BER de 10^{-7} para cada par. La exactitud de los valores será de 1 dB en la gama entre + 5 dB y -5 dB.

5.5.7.2 Codificación de los valores de margen de ruido

La codificación utilizará una ley logarítmica y tendrá un incremento de 0,5 dB. Utiliza un byte del cual el primer bit (MSB) y el segundo bit son idénticos e indican el signo. Los seis bits restantes se utilizan para el valor del margen de ruido, como se muestra en el cuadro 12.

Cuadro 12/G.991.1 – Codificación de valores de margen de ruido

Margen de ruido	MSB LSB 1234 5678	Observación
+31,5 dB	0011 1111	No es pertinente
+27,5 dB	0011 0111	
+27,0 dB	0011 0110	BER prevista $<10^{-7}$
+0,5 dB	0000 0001	
0 dB	0000 0000	BER prevista 10^{-7}
-0,5 dB	1111 1111	BER prevista 10^{-7}
-5,0 dB	1111 0110	
-5,5 dB	1111 0101	No es pertinente
-31,5 dB	1100 0001	

5.6 Procedimiento de arranque

5.6.1 Generalidades

5.6.1.1 Arranque

El procedimiento de arranque se ha diseñado como un procedimiento local para cada par y es un proceso caracterizado por una secuencia de señales producidas por la NTU, la LTU y el REG. El arranque resulta en el establecimiento de transmisión bidireccional (si es posible) entre las interfaces de aplicación, es decir, sincronización de los receptores, acondicionamiento de los compensadores de eco y acondicionamiento de los igualadores hasta el punto que se satisfagan los requisitos para comunicaciones fiables. Asimismo, los intercambios de polaridad inversa y de pares son detectados automáticamente y compensados en la NTU. Ésta es la tarea del bloque de operaciones y mantenimiento para detectar cuándo se ha completado el procedimiento de arranque para todos los pares e iniciar una transmisión transparente de datos de usuario.

5.6.1.2 Activación de pares de transceptor HDSL

La activación es el proceso del establecimiento de comunicación dúplex por un par. Este proceso se establece entre los transceptores HDSL en la LTU y la NTU o entre la LTU y el REG-R y el REG-C y la NTU respectivamente.

5.6.1.3 Transparencia

Antes de completar la activación, la transmisión no es transparente, las señales que están presentes en las interfaces de línea de los transceptores HDSL son esquemas de arranque especiales generados por los transceptores HDSL. Cada transceptor HDSL proporcionará la transmisión transparente de datos a la función núcleo después de completar el procedimiento de activación individual. La señal de salida de receptores que no han pasado aún al estado Rx activo definido en 5.6.5 y 5.6.6 se fijará a todos UNO.

El estado operacional es determinado por la aplicación.

NOTA – Los transceptores en un REG no son completamente transparentes en el tiempo, en la medida en que algunos bits HOH serán sobrescritos.

5.6.1.4 Margen de ruido

Se estima el margen de ruido en los receptores de LTU, NTU y REG (si se proporciona). Este valor se utiliza para estimar la tasa de errores en los bits (BER, *bit error ratio*) de los datos recibidos.

Para las aplicaciones conformes a la presente Recomendación, el margen de ruido se compara con un valor de -5 dB durante el procedimiento de arranque.

NOTA – Este valor no permite la transmisión de datos, se ha elegido para conformidad con los equipos existentes que utilizan el margen de ruido como un criterio para el arranque.

5.6.2 Señales de control y estado

Las siguientes señales virtuales de control y estado participan en el procedimiento de activación. Se relacionan con el funcionamiento de cada transceptor HDSL.

5.6.2.1 Señales de control

5.6.2.1.1 QUIET (REPOSO)

QUIET = UNO originará una transición del transceptor HDSL de cualquier estado (salvo el estado inactivo) al estado desactivado, donde no se transmite ninguna energía, salvo telealimentación, a la línea. La instrucción QUIET = UNO no causará ningún cambio si el receptor HDSL está en el estado inactivo.

5.6.2.1.2 ACTREQ

La petición de activación (ACTREQ) se pone por defecto a UNO en la alimentación. El transceptor HDSL en la LTU comenzará el proceso de activación sólo si ACTREQ es igual a UNO.

5.6.2.2 Señales de estado

Todas las siguientes señales de estado se definen por par.

5.6.2.2.1 LOSW

La ausencia de la señal pérdida de palabra de sincronización (LOSW = CERO) indica que se ha completado la sincronización de trama HDSL. Cuando LOSW = UNO el receptor no ha adquirido aún la sincronización de trama, o la ha perdido (véanse las figuras 13, 14 y 15).

5.6.2.2.2 LOSWT

LOSWT = UNO indica que la sincronización de trama se ha perdido por más de 2 s.

5.6.2.2.3 LOS

La señal pérdida de señal (LOS = UNO) en la NTU indica que no se ha detectado ninguna señal en la línea de la LTU. LOS = CERO indica que se ha detectado una señal de la LTU.

5.6.2.2.4 LOST

LOST = UNO en la LTU indica que no se ha detectado ninguna señal en la línea de la NTU durante más de 1 s.

5.6.2.2.5 INDC

Cuando un transceptor HDSL en la LTU está preparado para recibir datos, el indicador INDC está fijado (INDC = UNO). La condición para INDC = UNO es:

[($LOS_{SW} = CERO$) y (margen de ruido > -5 dB)] o [($LOS_{SW} = CERO$) y (T-Act expirado)]

Debido al bajo margen de ruido definido para las aplicaciones mencionadas en la presente Recomendación, la condición de margen de ruido se satisface en algún caso, lo que resulta en la condición simple:

INDC = UNO es efectivamente idéntica a $LOS_{SW} = CERO$.

El motivo para mantener la condición múltiple mencionada anteriormente es lograr la compatibilidad con los circuitos existentes.

5.6.2.2.6 INDR

Cuando un transceptor HDSL en la NTU está preparado para recibir datos, el indicador INDR está fijado (INDR = UNO). La condición para INDR = UNO es:

[($LOS_{SW} = CERO$) y (margen de ruido > -5 dB)] o [($LOS_{SW} = CERO$) y (T-Act expirado)]

Debido al bajo margen de ruido definido para las aplicaciones mencionadas en la presente Recomendación, la condición de margen de ruido se satisface en algún caso, lo que resulta en la condición simple:

INDR = UNO es efectivamente idéntica a $LOS_{SW} = CERO$.

El motivo para mantener la múltiple condición mencionada anteriormente es lograr la compatibilidad con los circuitos existentes.

NOTA – Los indicadores de estados internos INDC e INDR son diferentes del bit *indc* e *indr* en el canal de tara según se define en los cuadros 3, 4 y 5.

5.6.3 Señales transmitidas

A continuación se describen las señales transmitidas durante la activación.

5.6.3.1 Silencio

No se transmite señal a la línea.

5.6.3.2 Señal S0

La señal S0 es una señal de dos niveles que incluye la palabra de sincronización y símbolos de relleno. La polaridad de los quats de relleno es arbitraria. La secuencia de los pasos de relleno es también arbitraria. Sin embargo, no se utilizarán más de cuatro tramas consecutivas con el mismo relleno (más o menos). El resto de la señal de dos niveles se deriva de aleatorización de una secuencia todos UNOS y sólo el bit de signo se utiliza para seleccionar el nivel de la señal. El aleatorizador está funcionando en la velocidad binaria de línea y es inhabilitado durante la

transmisión de la palabra de sincronización de trama HDSL y los bits de relleno. Los niveles transmitidos de todos los símbolos (incluidos los quats de relleno) en la señal S0 son +3 y -3.

5.6.3.3 Señal S1

La señal S1 será una señal aleatorizada de cuatro nivel entramada. La trama consistirá en la palabra de sincronización de trama HDSL, los bits de rellenos, el HOH y los bloques de cabida útil. Los bloques de cabida útil contendrán una señal todos UNOS que sustituye al bit Z y a la cabida útil. El aleatorizador está funcionando a la velocidad binaria completa y es inhabilitado durante la transmisión de la palabra de sincronización y de los bits de relleno. Los niveles transmitidos son +3, +1, -1 y -3. Todos los bits HOH transmitidos por la LTU y la NTU serán válidos. Los REG insertarán solamente los bits HOH originados por ellos mismos, todos los otros bits HOH se pondrán a UNO, hasta que el REG-R pasa al estado R activo o el REG-C al estado C activo, según se define en 5.6.6, pero mientras los REG estén respectivamente en su estado R activo y C activo serán transparentes para estos bits HOH.

5.6.3.4 Datos 2B1Q

La señal de datos 2B1Q será una señal de cuatro niveles aleatorizada y entramada. La trama consistirá en la palabra de sincronización de trama HDSL, los bits de relleno, los bits HOH válidos y los bloques de cabida útil. Los bloques de cabida útil contendrán bits Z válidos y la cabida útil, lo que sin embargo depende de la aplicación y de la implementación hasta que se complete el procedimiento de arranque para todos los pares de transceptores utilizados y se complete el procedimiento de identificación de pares. El aleatorizador funciona a la velocidad binaria completa y está inhabilitado durante la transmisión de la palabra de sincronización y de los bits de relleno. Los niveles transmitidos son +3, +1, -1 y -3.

5.6.4 Temporizadores

Los siguientes temporizadores participan en el procedimiento de activación de los transceptores HDSL. El plazo de la secuencia de activación se indica en la figura 11 y los valores de los temporizadores en el cuadro 13. El cometido preciso de los temporizadores en el procedimiento de arranque se describe en 5.6.5.

5.6.4.1 T1

T1 es el periodo durante el cual el transceptor HDSL en la LTU continuará transmitiendo una señal S0 después que ha detectado una señal S0 de la NTU.

5.6.4.2 T2

T2 es el periodo comprendido entre el instante en que el transceptor HDSL en la NTU detecta la señal del transceptor HDSL en la LTU y el instante en que comienza a transmitir la señal S0.

5.6.4.3 T3

T3 es el periodo comprendido entre el instante en que el transceptor HDSL en la NTU detecta la señal del transceptor HDSL en la LTU y el instante en que comienza a transmitir la señal S1.

5.6.4.4 T4

T4 es el periodo comprendido entre el instante en que el transceptor HDSL en la NTU comienza a transmitir la señal S0 y la temporización estable garantizada.

5.6.4.5 T-Act

El tiempo de activación para los transceptores HDSL (T-Act) es el instante en el cual el procedimiento de activación en los transceptores HDSL en la LTU, el REG o la NTU debe haber sido completado satisfactoriamente, a partir del instante en que el transceptor HDSL en la LTU, el REG o la NTU comienza a transmitir la señal S0.

5.6.4.6 Valores de los temporizadores

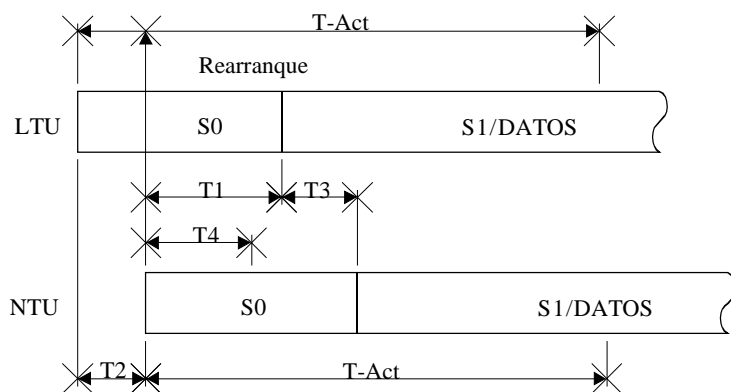
Los valores de los temporizadores se indican en el cuadro 13.

Cuadro 13/G.991.1 – Valores de los temporizadores

Límite inferior		Tiempo r		Límite superior
5 s	≤	T1	≤	10 s
1,9 s	≤	T2	≤	2,1 s
		T3	≤	4 s
		T4	≤	4 s
27	≤	T-Act	≤	31 s

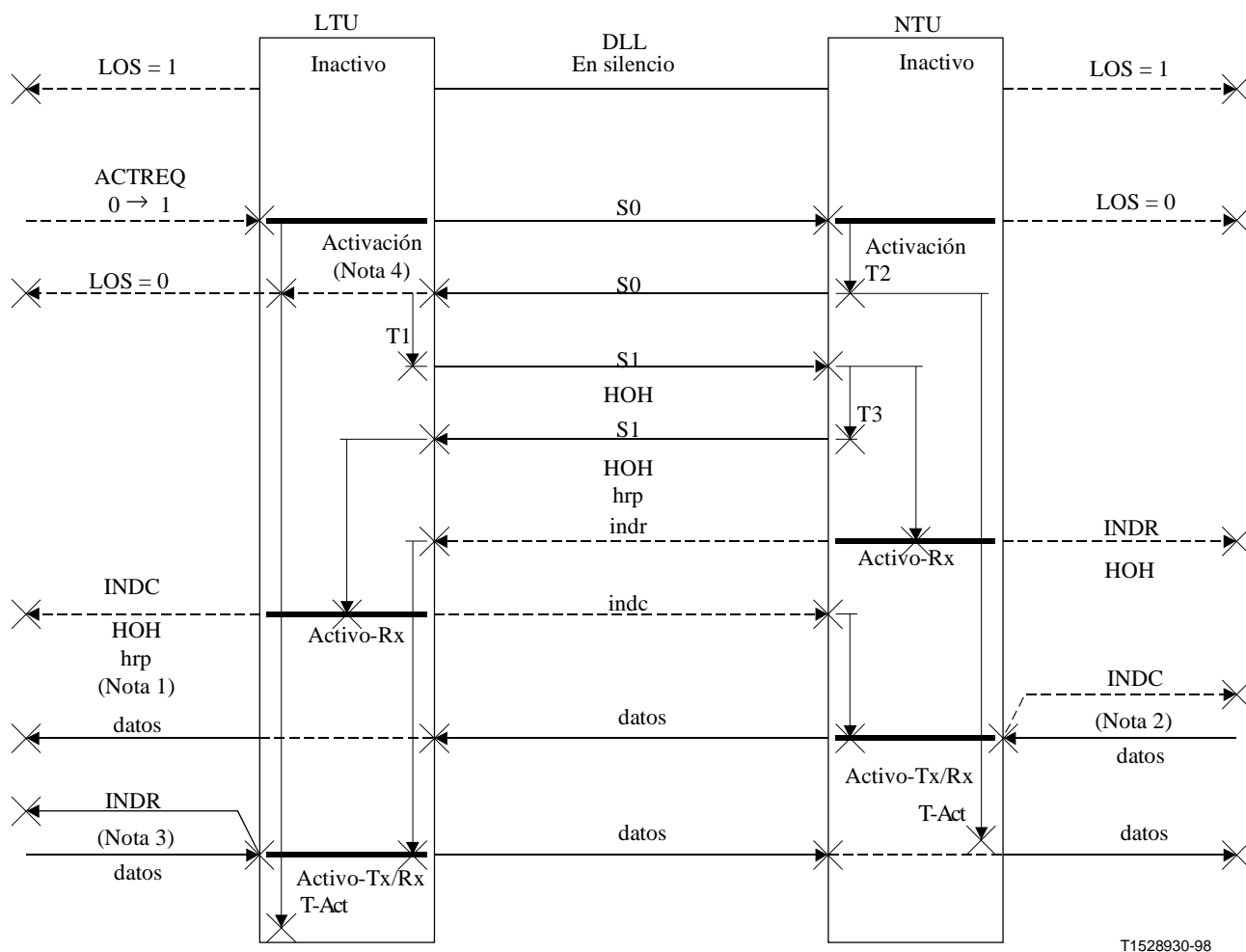
5.6.5 Diagramas de estados de activación

A continuación se describe el periodo de activación, véase la figura 11, y los diagramas de estados para los transceptores HDSL en la LTU y en la NTU, véanse las figuras 13 y 14, respectivamente. El flujograma de la figura 12 describe la secuencia completa de arranque del enlace entre la LTU y la NTU sin un regenerador.



T1528920-98

Figura 11/G.991.1 – Periodo de activación



T1528930-98

— Nuevo estado

NOTA 1 – Tras haber detectado el indicador de estado INDC, la LTU comienza a evaluar el bit indr y hrp. Si se recibe un bit hrp puesto a UNO, no está presente ningún regenerador.

NOTA 2 – Si se ha recibido indc = 0 seis veces consecutivas, la NTU se hace transparente para bloques de cabida útil.

NOTA 3 – Si se ha recibido indr = 0 seis veces consecutivas, la LTU se hace transparente para bloques de cabida útil.

NOTA 4 – El temporizador T-Act es rearrancado después de la recepción S0 de la NTU.

NOTA 5 – El temporizador T4 es un temporizador interno de la NTU y por tanto no se muestra en esta figura.

Figura 12/G.991.1 – Flujograma para el arranque

5.6.5.1 Estados de los transceptores HDSL en la NTU

La figura 13 muestra un diagrama de estados para la activación de la NTU. Cuando es alimentada, la NTU está inicialmente en el estado inactivo, y su transmisor está silencioso. Cuando se detecta potencia de señal de la LTU, la NTU pasa al estado de activación y ejecuta la secuencia mostrada en la figura 11.

Espera $T2 = 2$ mientras no transmite ninguna señal y después arranca el temporizador T-Act y la transmisión de S0 y supervisa la señal recibida para S1. Dentro de la temporización T4 desde el comienzo de la transmisión, la temporización dentro de la NTU debe haber alcanzado una fase de temporización estable. Cuando la NTU detecta una señal de datos de cuatro niveles entramada válida, fija $LOS = CERO$, detiene el temporizador T-Act y arranca el temporizador T3. Antes de la expiración de T3 tiene que comenzar a transmitir la señal S1. Si el temporizador T-Act expira antes de que se haya logrado la sincronización, la unidad cesará la transmisión y pasará al estado desactivado.

Cuando el receptor en la NTU está preparado para aceptar datos 2B1Q, fija el indicador INDR = UNO y pasa al estado Rx activo. La condición para INDR = UNO es, según se describe en 5.6.2.2.6, que se logre la sincronización (LOSW = CERO), porque se satisface en algún caso la condición de margen de ruido para aplicaciones conformes a la presente Recomendación, debido al bajo valor de -5 dB definido para el umbral de ruido.

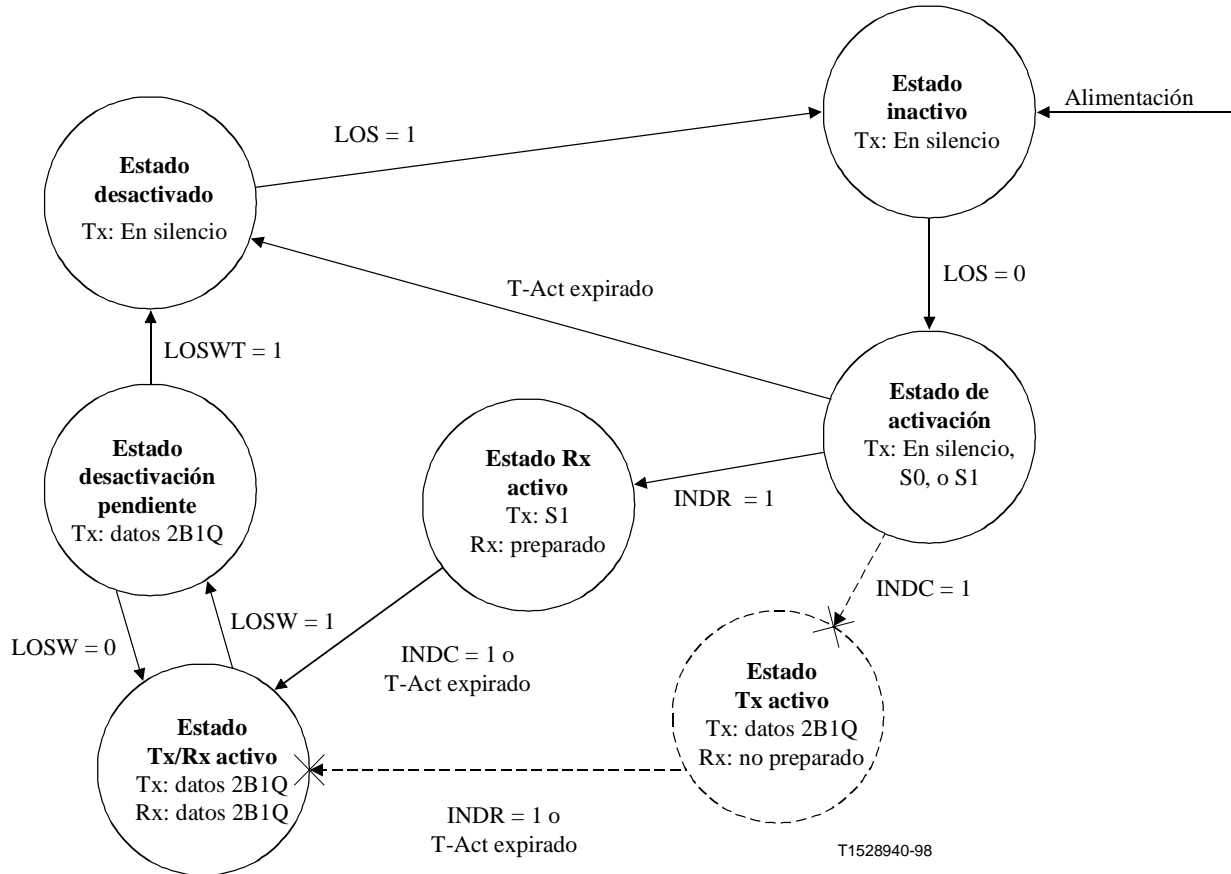


Figura 13/G.991.1 – Diagrama de estados de la activación de la NTU

Cuando el canal de tara en la señal S1 transmitida está disponible en el procedimiento de arranque precedente, el estado INDR = UNO es transportado a la LTU fijando el bit indicador indr = 0. En la LTU se produce un proceso idéntico e indc = 0 es recibido por la NTU en el canal de tara si la LTU ha alcanzado su estado Rx activo y está preparada para recibir datos 2B1Q. Tras la recepción de seis bits de indicador consecutivos indc = 0, el indicador de estado INDC se pone a UNO y la NTU pasa al estado Tx/Rx activo, donde está plenamente activa, para transmitir y recibir datos 2B1Q.

Si no detecta INDC = UNO antes que expire el temporizador T-Act, pasará al estado Tx/Rx activo de todos modos, se mantenga o no la sincronización. Si la NTU ha perdido la sincronización y LOSW = UNO, el sistema pasará al estado desactivación pendiente. Por otra parte, si la sincronización está presente en ambos extremos y la LTU no ha agotado el tiempo y no ha alcanzado su estado desactivado, el temporizador en la LTU forzará a esa unidad para que pase a su estado Tx/Rx activo y fijará INDC = UNO. Cuando se detecta INDC = UNO en la NTU, el sistema será operacional en el estado Tx/Rx activo. Si la LTU no tiene la sincronización, pasará a su estado desactivación pendiente y por último al estado desactivado, donde pasará a silencio. En este punto, la NTU perderá la sincronización y pasará a su propio estado desactivación pendiente.

Una vez en el estado Tx/Rx activo, la unidad permanecerá en el mismo a menos que se pierda la sincronización o se señalice que la unidad pase al modo QUIET, o pierda la alimentación. Si se

señaliza que la unidad pase al modo QUIET, pasará al estado desactivado. Si se pierde la sincronización (LOS_W = UNO) la unidad pasará al estado desactivación pendiente. Mientras está en el estado desactivación pendiente, la unidad trata de lograr de nuevo la sincronización durante 2 s nominalmente. Si se logra la sincronización en este periodo (LOS_W = CERO), la unidad vuelve al estado Tx/Rx activo. Si no, LOS_{WT} se pone a UNO y la unidad pasa al estado desactivado.

Tras pasar al estado desactivado, debido a un periodo de pérdida de la palabra de sincronización (LOS_W = UNO) o debido a la expiración del temporizador T-Act, el transmisor en la NTU pasa a silencio y la NTU comienza a buscar una de pérdida de potencia de señal de la LTU. Cuando se detecta una pérdida de señal (LOS = UNO), la unidad pasa inmediatamente al estado inactivo. Cuando se detecta potencia de señal de la LTU (LOS = CERO), la unidad pasará de nuevo al estado activo, y hará otra tentativa en el proceso de arranque.

Para las aplicaciones que están fuera del alcance de la presente Recomendación, que utilizarán un margen de ruido más sensible durante el procedimiento de arranque, se necesitará un procedimiento más complicado, que no obstante sea compatible con el método simplificado conforme a la presente Recomendación.

En primer lugar, la unidad puede fijar INDR = UNO incluso si no se ha alcanzado el margen de ruido definido, cuando está sincronizada y el temporizador T-Act ha expirado. La finalidad de utilizar esta condición es directa. Las unidades indicarán a los receptores que están preparadas para datos cuando están sincronizadas y han expirado los temporizadores para completar el arranque, con el fin de que las unidades puedan pasar datos lo mejor posible, incluso cuando no se han logrado normalmente los límites de fiabilidad deseados, para sustentan aplicaciones que pueden utilizar un canal menos fiable y para diagnósticos. (El canal de tara contiene una indicación del margen del sistema, de modo que una aplicación puede determinar si el margen logrado es adecuado o no para su propio uso.)

En segundo lugar, es posible utilizar una manera paralela, indicada en la figura 13 mediante líneas de trazo interrumpido, para alcanzar el estado Tx/Rx activo. Si la NTU detecta INDC = UNO de la LTU antes de que fije INDR = UNO, pasará al estado Tx activo. En este estado, su receptor no está preparado para recibir datos, pero comienza a transmitir datos 2B1Q en el sentido hacia la LTU, que está preparada para recibirlos. Cuando la NTU fija INDR = UNO, pasa del estado Tx activo al estado Tx/Rx activo. En el estado Tx activo, la única manera que la NTU puede dejar de fijar INDR = UNO es si pierde la sincronización, pero en este caso la expiración del temporizador T-Act la fuerza a pasar al estado Tx/Rx activo de todos modos y con LOS_W = UNO la NTU pasará inmediatamente al estado desactivación pendiente.

5.6.5.2 Estados del transceptor HDSL en la LTU

La figura 14 muestra un diagrama de estados para la activación de la LTU. Cuando está alimentada, la LTU está inicialmente en el estado inactivo, y su transmisor está silencioso. Si la señal de petición de activación ACTREQ se pone a UNO, que es normalmente el estado por defecto cuando está alimentada, la LTU pasa inmediatamente al estado de activación y ejecuta el periodo mostrado en la figura 11.

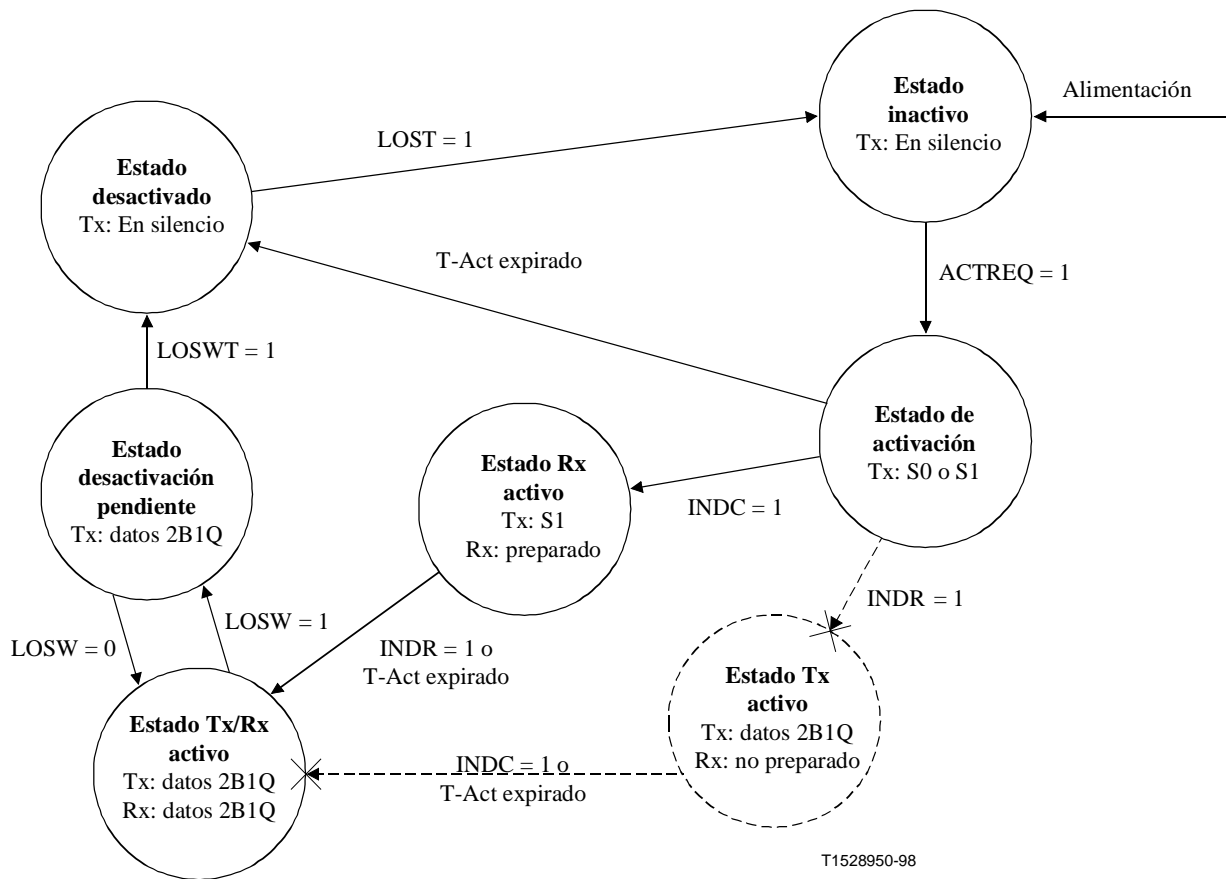


Figura 14/G.991.1 – Diagrama de estados de activación de la LTU

Arranca el temporizador T-Act y la transmisión de S0 y supervisa la línea en recepción para la potencia de señal de la NTU. Cuando detecta la potencia de señal, arranca el temporizador T1 y reanuda el temporizador T-Act. Al expirar T1, comienza a transmitir S1 y espera la señal de cuatro niveles entramadas de la NTU para lograr la sincronización. Si se detecta la sincronización, LOSW se pone a CERO. Si el temporizador T-Act expira antes de que se logre la sincronización, LOSW se pone a UNO y la unidad pasa al estado desactivado y cesa la transmisión. Por consiguiente, la NTU será forzada a pasar al estado desactivado, como se describe anteriormente y LOST = UNO aparecerá después de un periodo de 1 s y se pasará al estado inactivo. Si ACTREQ está aún puesta a UNO, se reiniciará el procedimiento de arranque.

Cuando el receptor en la LTU está preparado para aceptar datos 2B1Q, fija el indicador INDC = UNO y pasa al estado Rx activo. La condición para INDC = UNO es, según se describe en 5.6.2.2.5, que se logre la sincronización (LOSW = CERO), porque se satisface en algún caso la condición de margen de ruido para las aplicaciones conformes a la presente Recomendación, debido al bajo valor de -5 dB definido para el umbral de ruido.

Cuando el canal de tara en la señal S1 transmitida está disponible en el procedimiento de arranque precedente, el estado INDC = UNO es transportado a la NTU fijando el bit indicador indc = 0. En la NTU se produce un proceso idéntico, como se describe anteriormente, e indr = 0 es recibido por la LTU por el canal de tara si la NTU ha alcanzado su estado Rx activo y está preparada para recibir datos 2B1Q. Tras recibir seis bits de indicador consecutivos indr = 0, el indicador de estado INDR se pone a UNO y la LTU pasa al estado Tx/Rx activo, en el cual está totalmente activa, para transmitir y recibir datos 2B1Q.

Si no detecta INDR = UNO antes de que expire el temporizador T-Act pasará al estado Tx/Rx activo de todos modos, se mantenga o no la sincronización. Si la LTU ha perdido la sincronización y LOSW = UNO, el sistema pasará al estado pendiente de desactivación. Por otra parte, si la sincronización está presente en ambos extremos y la NTU ha agotado el tiempo y no ha alcanzado su estado desactivado, el temporizador en la NTU forzará a dicha unidad a pasar a su estado Tx/Rx activo y pondrá INDR = UNO. Cuando INDR = UNO es detectado en la LTU, el sistema será operacional en el estado Tx/Rx activo. Si la NTU no tiene sincronización, pasará a su estado desactivación pendiente y a la larga al estado desactivado, del que pasará a silencio. En este punto, la LTU perderá la sincronización y pasará a su propio estado desactivación pendiente.

Una vez en el estado Tx/Rx activo, la unidad permanecerá en él a menos que se pierda la sincronización, o se señalice a la unidad que pase al modo REPOSO (QUIET) o se suprima la alimentación. Si se señala la unidad que pase al modo REPOSO, pasará al estado desactivado. Si se pierde la sincronización (LOSW = UNO), la unidad pasará al estado desactivación pendiente. Mientras está en este estado, la unidad intenta obtener de nuevo la sincronización durante 2 s nominalmente. Si se logra de nuevo la sincronización en este instante (LOSW = CERO), la unidad vuelve al estado Tx/Rx activo. De no ser así, LOSWT se pone a UNO y la unidad pasa al estado desactivado.

Después de pasar al estado desactivado, debido a un periodo de pérdida de la palabra de sincronización (LOSW = UNO) o debido a la expiración del temporizador T-Act, el transmisor en la LTU pasa a silencio y la LTU comienza a buscar una pérdida de potencia de señal de la NTU. Cuando se detecta una pérdida de señal (LOS = UNO) durante 1 s, LOST se pone a UNO, y la unidad pasa inmediatamente al estado inactivo. Cuando ACTREQ se fija de nuevo a UNO, la unidad pasará de nuevo al estado de activación, y se intenta de nuevo el proceso de arranque.

Para aplicaciones que están fuera del alcance de la presente Recomendación, que utilizarán un margen de ruido más sensible durante el procedimiento de arranque, se necesitará un procedimiento más complicado, que no obstante sea compatible con el método simplificado conforme a la presente Recomendación.

En primer lugar, la unidad puede fijar INDC = UNO incluso si no se ha alcanzado el margen de ruido definido, cuando está sincronizada y ha expirado el temporizador T-Act. La finalidad de utilizar esta condición es directa. Las unidades indicarán que los receptores están preparados para datos cuando estén sincronizados y hayan expirado los temporizadores para completar el arranque, con el fin de que las unidades puedan pasar datos lo mejor posible, incluso si no se logran los límites de fiabilidad deseados normalmente, para sustentar aplicaciones que puedan utilizar un canal menos fiable y para diagnóstico. (El canal de tara contiene una indicación del margen del sistema, de modo que una aplicación puede determinar si el margen logrado es adecuado o no para su propio uso.)

En segundo lugar, es posible utilizar una manera paralela, indicada en la figura 14 mediante las líneas de trazo interrumpido, para llegar al estado Tx/Rx activo. Si la LTU detecta INDR = UNO de la NTU antes de fijar INDC = UNO, pasará al estado Tx activo. En este estado, su receptor no está preparado para recibir datos, pero comienza a transmitir datos 2B1Q hacia la NTU, que está preparada para recibirlos. Cuando la LTU fija INDC = UNO, pasa del estado Tx activo al estado Tx/Rx activo. En el estado Tx activo, la única manera en que la LTU puede no fijar INDC = UNO es si pierde la sincronización, pero en este caso la expiración del temporizador T-Act la obliga a pasar al estado Tx/Rx activo de todas maneras y con LOSW = UNO la LTU pasará inmediatamente al estado desactivación pendiente.

5.6.5.3 Máquina de estados de sincronización HDSL

La máquina de estado de sincronización HDSL se muestra en la figura 15. Cuando el transceptor HDSL está alimentado y está detectando inicialmente la señal S0 o cuando pierde la sincronización

durante uno de los estados Tx/Rx activo, como se muestra en las figuras 13 y 14, pasa al estado fuera de sincronización. En este estado pone LOSW = UNO y busca la palabra de sincronización en la señal recibida. Si la detecta por la primera vez, pasa al estado 0. Si la palabra de sincronización es descubierta de nuevo en la siguiente trama en la posición correcta, se considera que el transceptor HDSL está sincronizado, que ha pasado al estado en sincronización y LOSW = CERO; si no, el transceptor HDSL pasa de nuevo al estado fuera de sincronización.

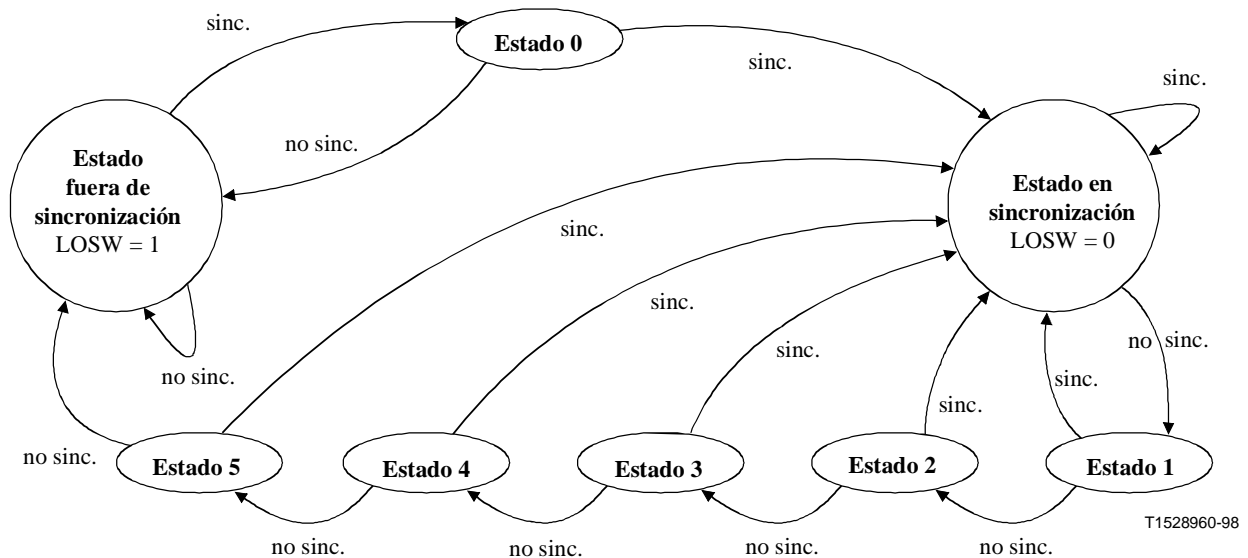


Figura 15/G.991.1 – Máquina de estado de sincronización HDSL

Para pasar del estado en sincronización al estado fuera de sincronización, el transceptor HDSL tiene que pasar a través de cinco estados intermedios, denominados estados 1 a 5. La transición a un estado con un número más alto se produce si la palabra de sincronización no se descubre de nuevo en una trama siguiente. De este modo, la palabra de sincronización tiene que haberse perdido seis veces en serie antes de considerar que se ha perdido la sincronización y pasar al estado fuera de sincronización. Sin embargo, si en uno de los cinco estados intermedios se descubre la palabra de sincronización, el transceptor HDSL retorna inmediatamente al estado en sincronización.

5.6.6 Procedimientos relacionados con el regenerador

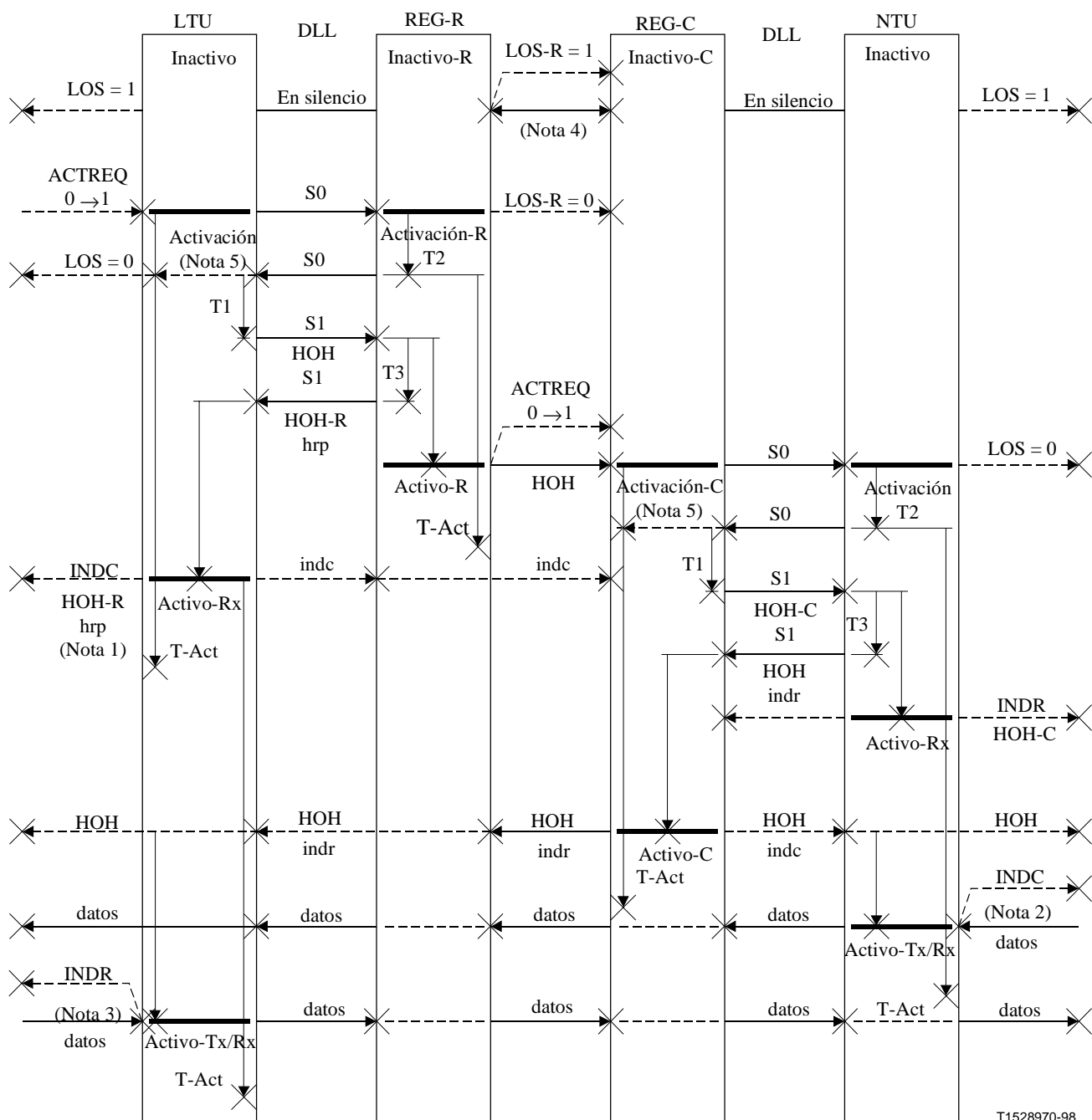
Para transmitir datos a distancias mayores que las que pueden ser alcanzadas por un solo sistema HDSL, se necesita un regenerador (REG).

Se proporcionará un REG separado para cada par. El REG tiene dos partes, REG-R para interfaz con la LTU y REG-C para interfaz con la NTU. Una conexión interna entre el REG-R y el REG-C proporciona la comunicación entre las dos partes durante el arranque y el funcionamiento normal.

La conexión que utiliza un regenerador tiene dos enlaces HDSL separados, que aproximadamente siguen los principios de arranque descritos anteriormente para el procedimiento de arranque de la LTU/NTU. La diferencia es que el regenerador no evalúa ni inserta los bits indc/indr ni tampoco aplica el procedimiento de identificación de trayecto basado en los bits Z.

El enlace entre la LTU y el REG es el primero que se ha de activar. Tras completar el procedimiento de arranque de este enlace, se activará el segundo enlace entre el REG y la NTU.

El flujograma de la figura 16 y el diagrama de estados de activación del generador de la figura 17 explica las secuencias completas de arranque para el enlace entre la LTU y la NTU que contiene un regenerador.



T1528970-98

— Nuevo estado

NOTA 1 – Tras haber detectado el indicador de estado INDC, la LTU comienza a evaluar el bit *indr* y *hrp*. Si se recibe un bit *hrp* puesto a UNO, ningún regenerador está presente.

NOTA 2 – Si *indr* = 0 ha sido recibido seis veces consecutivamente, la NTU se hace transparente para bloques de cabida útil.

NOTA 3 – Si *indr* = 0 ha sido recibido seis veces consecutivamente, la LTU se hace transparente para bloques de cabida útil.

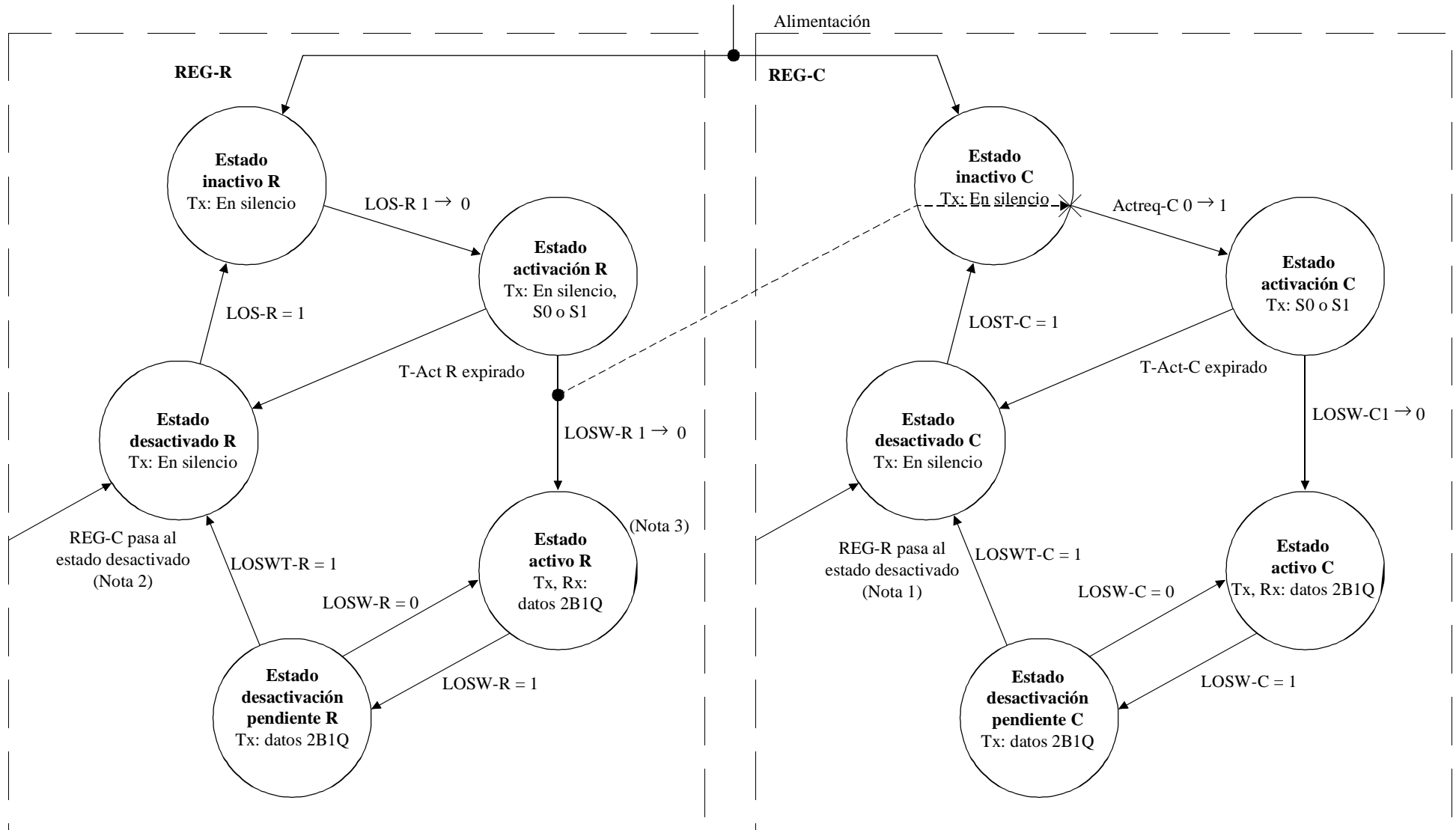
NOTA 4 – Los transceptores proporcionan una señal todos UNO en el bloque de cabida útil y HOH al circuito siguiente mientras sus receptores lo hayan pasado al estado activo.

NOTA 5 – Se reanuncia el temporizador T-Act después de recibir S0 de la NTU, o REG-R, respectivamente.

NOTA 6 – El temporizador T4 es un temporizador interno de la NTU/REG por lo que no se muestra en este diagrama.

NOTA 7 – HOH indica que todos los bits HOH están activos, mientras que HOH-R y HOH-C indican que sólo están activos estos bits HOH, que son originados por el REG-R o el REG-C, respectivamente, todos los demás se ponen a UNO.

Figura 16/G.991.1 – Flujograma para arranque con regenerador



T1528980-98

NOTA 1 – El REG-R que pasa al estado R desactivado obliga al REG-C a pasar al estado C desactivado, si el REG-C está en uno de los estados C activación, C activo o C desactivación pendiente.
 NOTA 2 – El REG-C que pasa al estado C desactivado obliga al REG-R a pasar al estado R desactivado, si el REG-R está en uno de los estados R activación, R activo o R desactivación pendiente.
 NOTA 3 – Mientras el transceptor REG-C no haya pasado al estado C activo, sólo se transmiten a la LTU los bits de tara específicos de REG. Todos los otros bits son UNO.

Figura 17/G.991.1 – Diagrama de estado de activación del REG

5.6.6.1 Diagrama de activación para el REG

Los procedimientos de activación con regeneradores siguen los mismos principios descritos para la LTU y la NTU solamente. Como los bits *indc/indr* sólo reflejan el estado del receptor de la LTU y de la NTU, la evaluación e inserción de estos bits en el REG no es por tanto necesaria. Esto resulta en un diagrama de estados menos complejos para el REG-C y para el lado REG-R en el REG como se muestra en la figura 17. Cuando el sistema está alimentado, el REG-C y el REG-R pasan a su estado inactivo, tras completar autopuebas.

5.6.6.1.1 Estados del transceptor HDSL en el REG-R

Durante el estado R inactivo, el transceptor HDSL en el REG-R está silencioso, *LOSW-R* = UNO y *LOS-R* = UNO. Al detectar una señal del transceptor HDSL en la LTU (*LOS-R* = CERO) pasa al estado R activación y sigue la secuencia mostrada en la figura 11 para la NTU.

Espera $T_2 = 2$ s mientras no transmite ninguna señal, después arranca el temporizador T-Act, comienza la transmisión de *S0* y supervisa la señal recibida para *S1*. Cuando el REG-R detecta una señal de datos de cuatro niveles entramada válida de la LTU, fija *LOSW-R* = CERO, arranca el temporizador *T3* y pasa al estado R activo. Si falla la sincronización, esto significa que T-Act expira antes que *LOSW-R* = CERO, el REG-R pasa al estado R desactivado, cesa la transmisión y fuerza al REG-C a pasar al estado C desactivado. El resto se describe a continuación.

Al expirar *T3*, el REG-R comienza a transmitir la señal *S1*.

Al pasar al estado R activo, el temporizador T-Act es desactivado y se envía una señal de petición de activación *ACTREQ* = UNO al REG-C. En este estado, el receptor está totalmente sincronizado y en el sentido REG → LTU, los bits de tara específicos del REG (*eoc*, *rrbe*, *rega*, *hrp*, *crc*) están activos, todos los otros bits de tara, así como los datos de cabida útil son transferidos transparentemente. Por último esto resulta en la transmisión transparente de los bits de tara y de los datos de cabida útil en el REG-R en el sentido REG-R → REG-C y REG-R → LTU, salvo los bits de tara específicos del REG que son tratados como se describe en 5.7.

Si el REG-R pierde la sincronización (*LOSW-R* = UNO) arranca un temporizador de 2 s y pasa al estado R desactivación pendiente, donde la señal recibida del transceptor REG-C es transmitida. Si se logra de nuevo la sincronización antes de que expire el temporizador de 2 s, *LOSW-R* se pone a CERO y el transceptor HDSL en el REG-R pasa al estado R activo. No obstante, si el temporizador de 2 s expira, *LOSW-R* se pone a UNO y el transceptor HDSL en el REG-R cambia al estado R desactivado.

Durante el estado R desactivado, el transceptor HDSL en el REG-R está silencioso y busca la potencia de señal del transceptor HDSL en la LTU. Cuando no se detecta potencia (*LOS-R* = UNO), pasa al estado inactivo. El paso al estado R desactivado hace que el REG-C pase al estado C desactivado, si el REG-C está en uno de los estados C activación, C activo o C desactivación pendiente.

5.6.6.1.2 Estados del transceptor HDSL en el REG-C

Durante el estado C inactivo, el transceptor HDSL en el REG-C está silencioso y *LOSW-C* = UNO. Si la instrucción *ACTREQ* = UNO del transceptor REG-R indica que REG-R ha pasado al estado R activo, pasa al estado C activación y sigue la secuencia mostrada en la figura 11 para la LTU.

Cuando el transceptor HDSL en el REG-C pasa del estado C activo a este estado, arranca el temporizador T-Act y comienza la transmisión de la señal *S0*. Durante la transmisión de esta señal, cuando detecta potencia de señal del transceptor HDSL en la NTU, arranca el temporizador *T1* y rearranca el temporizador T-Act. Cuando *T1* expira, el transceptor HDSL en el REG-C comienza a

transmitir la señal S1. Los datos transmitidos en la cabida útil y los bits de tara durante el estado C activación son UNO, en ambos sentidos REG-C → NTU y REG-C → REG-R. Durante la transmisión de la señal S1, espera la señal S1 entramada para lograr la sincronización. Si se detecta la sincronización de trama HDSL, LOSW-C = CERO, el REG-C pasa al estado C activo y desactiva el temporizador T-Act. Si T-Act expira antes de que LOSW-C = CERO, el transceptor HDSL en el REG-C pasa al estado C desactivado, cesa la transmisión y fuerza al REG-R a pasar al estado R desactivado. El resto se describe a continuación.

Durante el estado C activo, se transmiten datos de tara y de cabida útil transparentemente en ambos sentidos REG-C → NTU y REG-C → REG-R, salvo los bits de tara específicos del regenerador, que son tratados dentro del REG. Si se pierde la sincronización de trama HDSL, LOSW-C se pone a UNO, el transceptor HDSL en el REG-C pasa al estado C desactivación pendiente y se arranca un temporizador de 2 s.

Durante el estado C desactivación pendiente, la señal transmitida es igual a la recibida del REG-R. Si se logra de nuevo la sincronización, LOSW-C se pone a CERO y el transceptor HDSL en el REG-C retorna al estado C activo. Si expira el temporizador de 2 s sin lograr la sincronización, LOSWT-C se pone a UNO y el transceptor HDSL en el REG-C pasa al estado C desactivado.

Durante el estado C desactivado, el transceptor HDSL en el REG-C está silencioso y busca la señal de potencia del transceptor HDSL en la NTU. El paso al estado C desactivado provoca que el REG-R pase al estado R desactivado. Cuando no se detecta potencia (LOS-C = UNO), se arranca un temporizador de 1 s y después que este temporizador expira (LOST-C = UNO) el transceptor HDSL en el REG-C pasa al estado C inactivo.

5.7 Operación y mantenimiento

Esta subcláusula trata de las operaciones y mantenimiento de sistemas de transmisión que utilizan la técnica HDSL. Los aspectos de OAM para estos sistemas están separados entre las funciones OAM del núcleo HDSL y las soportadas por las aplicaciones.

Las siguientes subcláusulas se dividen con respecto a las aplicaciones soportadas. Las instrucciones y respuestas del sistema pueden ser transmitidas a través de las interfaces de aplicación o por interfaces OAM externas en puntos de referencia de mantenimiento en la NTU y en la LTU, según proceda. En la presente Recomendación sólo se especificará la funcionalidad de estos puntos de referencia OAM.

El soporte de funcionamiento parcial en una situación de fallo y de instalación fraccional será posible como una opción.

5.7.1 Funciones en el punto de referencia OAM externo a la LTU

Estas funciones OAM solicitadas por una entidad OAM externas se originan dentro del bloque funcional OAM (mantenimiento) en la LTU. Los elementos de red direccionados por estas instrucciones se indican en el cuadro 14.

Cuadro 14/G.991.1 – Funciones de control en la interfaz OAM externa

Función	Par de transceptores HDSL	Elemento de red direccionado (Nota 2)
Control de bucle	Todos	LTU/REG
Control de bucle de trama de aplicación	Nota 5	NTU (Nota 3)
Control de arranque	Todos	LTU
Control de reiniciación	Todos	LTU/NTU/REG
Informe de error CRC en cada par	Todos	LTU/NTU/REG (Nota 1)
Fijar CRC corrompida en cada par	Todos	LTU/NTU/REG
Respuesta de cada par para CRC corrompida	Todos	LTU/NTU/REG
Petición de calidad de transmisión de cada par (Nota 7)	Todos	LTU/NTU/REG
Respuesta de calidad de transmisión de cada par (Nota 7)	Todos	LTU/NTU/REG
Fijar configuración	Nota 5	LTU/NTU (bloque de interfaz)
Leer configuración	Nota 5	LTU/NTU (bloque de interfaz)
Informe de estado	Nota 6	LTU/NTU/REG
Tasa de errores excesiva en cada par	Todos	LTU/NTU/REG (bloque de interfaz) (Nota 4)
Identificación de equipo	Nota 5	LTU/NTU/REG
Otras indicaciones de fallos	Todos	LTU/NTU/REG
<p>NOTA 1 – El cálculo de estos parámetros se basa en el procedimiento CRC-6 dentro de cada subsistema.</p> <p>NOTA 2 – El uso de un regenerador es facultativo.</p> <p>NOTA 3 – El bucle de la trama de aplicación se colocará lo más cerca posible de la interfaz de aplicación. El bucle será completo.</p> <p>NOTA 4 – Se puede fijar la indicación de tasa de errores excesiva si en 166 tramas se detectan 150 tramas con errores (1 s).</p> <p>NOTA 5 – Esta función es transportada transparentemente a través del núcleo HDSL. Esta nota no es pertinente si se direcciona a un regenerador.</p> <p>NOTA 6 – El informe de estado de elementos de red dentro de la sección digital de acceso reflejará el estado del núcleo HDSL y la aplicación.</p> <p>NOTA 7 – La calidad de transmisión es representada por el margen de ruido definido en 5.5.7 o por la calidad de señal definida en el anexo B.</p>		

5.7.2 Funciones en el punto de referencia OAM externo a la NTU

El punto de referencia OAM externo a la NTU puede ser implementado como una opción y no se especifica completamente en la presente Recomendación.

Sólo se trata el uso de indicaciones visibles hacia el cliente. No se prevé el uso de una interfaz de datos para informe a/del cliente. No será posible acceder al sistema TMN de las entidades operadoras a través de este punto de referencia.

Como ejemplos de informe al cliente en la NTU cabe citar:

- indicación de alimentación;
- indicación de fallos graves;
- indicación de prueba del lado red.

5.7.3 Mensajes OAM y funciones admitidas por el núcleo HDSL

En esta subcláusula se describen los mensajes que son transportados dentro de la trama HDSL para fines de OAM. Además, se definen las funciones OAM que tienen que estar situadas dentro del núcleo HDSL. Estos mensajes y funciones se enumeran en el cuadro 15.

Cuadro 15/G.991.1 – Mensajes OAM y funciones admitidas por el núcleo HDSL

Mensajes/funciones	Núcleo OAM	Local	Función relacionada con el núcleo	Disponible en cada par	Bit HOH [bits OH adicionales en cabida útil]	Mensaje eoc	Elemento direccionado		
							L T U	R E G	N T U
Control de reiniciación	→	*	Sí	No			*		
Control de arranque	→	*	Sí	No			*		
Detección de identificación de pares	←	*	Sí	Sí			*		*
Control de bucle para el lado línea LTU	→	*	Sí	No			*		
Control de bucle para REG	→		Sí	No		*		*	
Control de bucle para trama de aplicación	→		No	No		*			*
Error CRC detectado en LTU	←	*	Sí	Sí			*		
Error CRC detectado en REG-R	←		Sí	Sí	rrbe			*	
Error CRC detectado en REG-C	←		Sí	Sí	rcbe			*	
Error CRC detectado en NTU	←		Sí	Sí	febe				*
CRC corrompida en LTU	→	*	Sí	Sí			*		
CRC corrompida en REG-R	→		Sí	Sí		*		*	
CRC corrompida en REG-C	→		Sí	Sí		*		*	
CRC corrompida en NTU	→		Sí	Sí		*			*
LOS/LFA en el lado línea de la LTU (Nota 1)	←	*	Sí	Sí			*		
LOS/LFA en REG-R (Nota 1)	←		Sí	Sí				*	
LOS/LFA en REG-C (Nota 1)	←		Sí	Sí				*	

Cuadro 15/G.991.1 – Mensajes OAM y funciones admitidas por el núcleo HDSL (continuación)

Mensajes/funciones	Núcleo OAM	Local	Función relacionada con el núcleo	Disponible en cada par	Bit HOH [bits OH adicionales en cabida útil]	Mensaje eoc	Elemento direccionado		
							L T U	R E G	N T U
LOS/LFA en el lado línea de la NTU (Nota 1)	←		Sí	Sí					*
Identificación de pares para sistemas de dos y tres pares	→		Sí	Sí	[Z11 .. Z33] [Z11 .. Z22]		*		
Petición de calidad de transmisión de LTU	→	*	Sí	Sí			*		
Petición de calidad de transmisión de REG-R (REG-C)	→		Sí	Sí		*		*	
Petición de calidad de transmisión de NTU	→		Sí	Sí		*			*
Calidad de transmisión de LTU	←	*	Sí	Sí			*		
Calidad de transmisión de REG-R (REG-C)	←		Sí	Sí		*		*	
Calidad de transmisión de NTU	←		Sí	Sí		*			*
Petición de estado de REG	→		Sí	Sí		*		*	
Petición de estado de NTU	→		Sí	No		*			*
Estado de REG (Nota 2)	←		Sí	Sí		*		*	
Estado de NTU (Nota 2)	←		Sí	No		*			*
Leer configuración NTU (Nota 3)	→		No	No		*			*
Escribir configuración NTU (Nota 3)	→		No	No		*			*
Configuración NTU	←		No	No		*			*
Petición identificación equipo REG	→		Sí	Sí		*		*	
Petición identificación equipo NTU	→		No	No		*			*
Identificación equipo REG	←		No	Sí		*		*	
Identificación equipo NTU	←		No	No		*			*
Alarma interna en NTU (Nota 4)	←		Sí	No	rta				*

Cuadro 15/G.991.1 – Mensajes OAM y funciones admitidas por el núcleo HDSL (*fin*)

Mensajes/funciones	Núcleo OAM	Local	Función relacionada con el núcleo	Disponible en cada par	Bit HOH [bits OH adicionales en cabida útil]	Mensaje eoc	Elemento direccionado		
							L T U	R E G	N T U
Alarma interna en REG (Nota 4)	←		Sí	Sí	rega		*		
LOS en la interfaz de aplicación de la LTU (Nota 5)	→		No	No	losd (LTU → NTU)		*		
LOS en la interfaz de aplicación de la NTU (Nota 5)	←		No	No	losd (NTU → LTU)			*	
Violación bipolar en la interfaz de aplicación de la LTU (Nota 6)	→		No	No	bpv (LTU → NTU)		*		
Violación bipolar en la interfaz de aplicación de la NTU (Nota 6)	←		No	No	bpv (NTU → LTU)			*	

NOTA 1 – LOS o LFA en el lado línea de la LTU, NTU o REG origina una desactivación del trayecto respectivo después de 2 s por lo que siempre resulta en un mensaje LOS del núcleo HDSL al bloque funcional OAM en la LTU. No obstante, la unidad OAM de la LTU no puede determinar la localización de la avería.

NOTA 2 – El registro de estado contiene bits que representan el estado vigente del equipo. Esta información se puede utilizar para obtener información detallada, por ejemplo, después de recibir los bits de alarma interna rta o rega.

NOTA 3 – El registro de configuración de la NTU contiene bits especializados que permiten la configuración distante del equipo por la LTU. Los ejemplos son: modo transparente/no transparente, enmascaramiento de alarmas, comportamiento del equipo durante condiciones de avería (por ejemplo, transmisión de AIS).

NOTA 4 – Los bits de alarma interna se utilizan para señalar condiciones de fallo internas del equipo, que no están cubiertas por otros bits de indicador. Los eventos posibles son:

- pérdida de fuentes de reloj internas;
- rebasamiento de la diferencia de retardo máxima entre pares;
- prueba ROM/RAM negativa.

NOTA 5 – El uso de esta función depende de la aplicación.

NOTA 6 – No se ha determinado la necesidad general de esta función. Se deja que las entidades operadoras de red soliciten esta función para determinadas aplicaciones.

5.7.4 Funciones OAM relacionadas con la alimentación en energía

Cuadro 16/G.991.1 – Funciones relacionadas con la alimentación en energía

Función	OAMP	Local	Bits HOH	Mensajes eoc	Ubicación LTU REG NTU
Fallo fuente de alimentación 1 de NTU	←		ps1		
Fallo fuente de alimentación 2 de NTU	←		ps2		

5.7.5 Comportamiento del regenerador

5.7.5.1 Respuesta a LOS/LFA

Un regenerador responderá a LOS/LFA. Cuando se reconoce LOS/LFA, el REG se comportará como sigue:

Ambos lados del REG serán desactivados autónomamente por el REG cuando se detecta LOS/LFA en cualquier interfaz de línea HDSL. En 5.6 se describen las condiciones para detectar LOS/LFA.

NOTA – Esto resultará finalmente en la desactivación del subsistema después de detectar LOS/LFA en cualquier parte del subsistema y la LTU y la NTU identificarán LOS/LFA para este subsistema. La detección de LOS/LFA es una función de los transceptores HDSL.

5.7.5.2 Funcionamiento del bucle 1A

La activación del bucle 1A en cualquier subsistema del transceptor es iniciada por la LTU mediante el mensaje eoc apropiado como se describe en 5.5. La petición del bucle puede ser comenzada simultáneamente con el principio del procedimiento de arranque o durante un enlace HDSL ya activo.

En el primer caso, la petición de bucle puede ser transmitida al REG tan pronto como se transmita la señal S1 de acuerdo con 5.6 en el sentido LTU → NTU. Una vez detectado el mensaje eoc en el REG, se cierra el bucle en consecuencia.

En el segundo caso de un enlace ya activo, la unidad de control en el REG cierra el bucle tan pronto haya detectado el mensaje eoc. El procedimiento detallado para alcanzar el estado de bucle síncrono corresponde al fabricante. (Puede ser necesario reiniciar el transceptor REG-C, de modo que sus coeficientes de ecualizador y compensador de eco puedan convergir en condiciones de bucle.)

Un bucle cerrado satisfactoriamente puede ser detectado en la LTU evaluando los bits Z recibidos válidos utilizados para identificación del trayecto. El bucle es transparente, es decir, la señal de bucle se transmite también hacia la NTU.

Durante un bucle activo 1A el funcionamiento de los bits de tara HDSL será el siguiente:

- El canal eoc no está en bucle pero funciona plenamente entre la LTU y el REG como se describe en 5.5 mientras los mensajes enviados por la LTU contengan la dirección de REG "10". Cuando se detecta cualquier otra dirección, el REG inserta el mensaje "retener estado" con su propia dirección en el sentido REG → LTU.
- Todos los bits de indicador, salvo los bits hrp, rega, rrbe y rcbe específicos del REG que están funcionando normalmente, se ponen en bucle.

Para desactivar el bucle 1A, la LTU transmite el mensaje "retorno a normal" junto con la dirección "10" por el canal eoc. Tras detectar este mensaje, la unidad de control REG desactiva automáticamente el transceptor REG-C y cancela el funcionamiento en bucle.

Si el enlace HDSL entre la LTU y el REG está aún activo, la unidad de control REG comienza inmediatamente a activar el enlace entre el REG y la NTU como se describe en 5.6. La compleción satisfactoria del procedimiento de arranque puede ser detectada por la LTU evaluando los bits Z utilizados para identificación del trayecto.

5.8 Características eléctricas de un transceptor 2B1Q

5.8.1 Generalidades

Esta subcláusula describe las características eléctricas de un transceptor HDSL.

Estas características serán tales que permitan satisfacer los requisitos de calidad de funcionamiento de aplicaciones apropiadas (para las que se enumeran ejemplos en el apéndice D). Además, se requieren las siguientes características eléctricas específicas.

Se deben proporcionar los medios para habilitar la prueba de las características eléctricas de un transceptor 2B1Q.

5.8.2 Impedancia y pérdida de retorno del transmisor/receptor

La impedancia de punto de excitación nominal en el lado línea de un transceptor HDSL será 135 ohmios.

La pérdida de retorno mínima con respecto a 135 ohmios en una banda de frecuencias 1 kHz a 1 MHz será:

- 16 dB de 40 kHz a 196 kHz como se muestra en la figura 18 para sistemas de 392 kbaudios,
- 16 dB de 40 kHz a 292 kHz como se muestra en la figura 19 para sistemas de 584 kbaudios, y
- 16 dB de 80 kHz a 485 kHz como se muestra en la figura 20 para sistemas de 1160 kbaudios,

con una pendiente de 20 dB/década respectivamente por debajo y por encima de estas frecuencias.

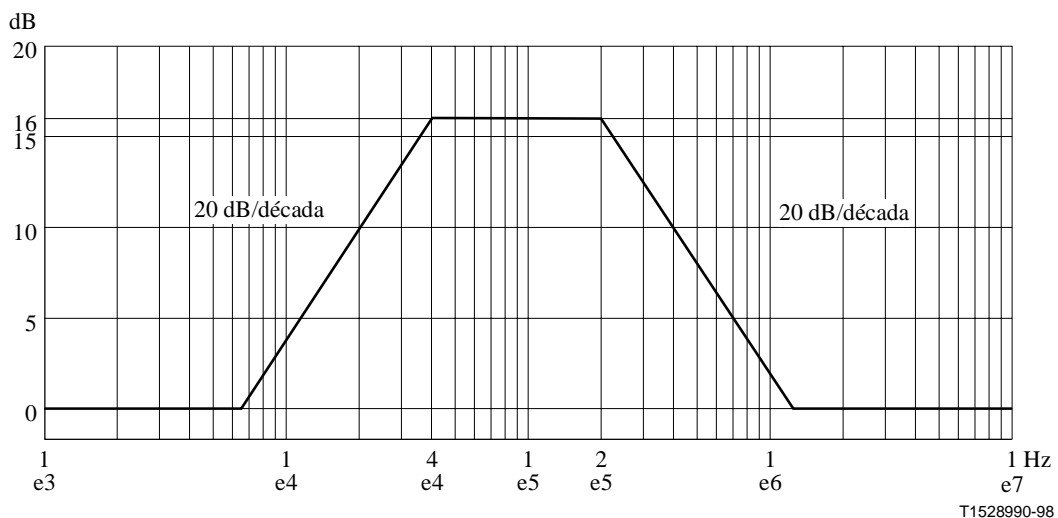


Figura 18/G.991.1 – Pérdida de retorno mínima de un sistema de 392 kbaudios

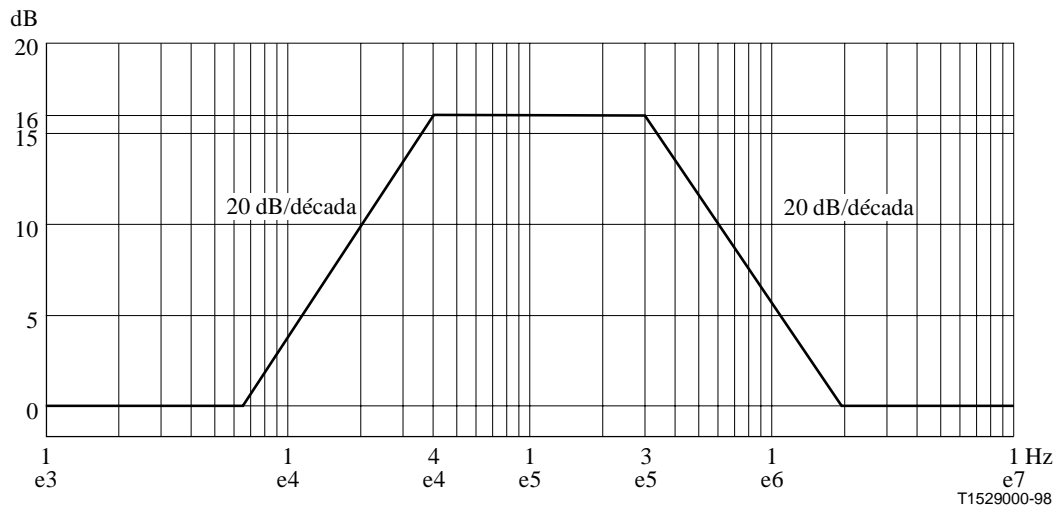


Figura 19/G.991.1 – Pérdida de retorno mínima de un sistema de 584 kbaudios

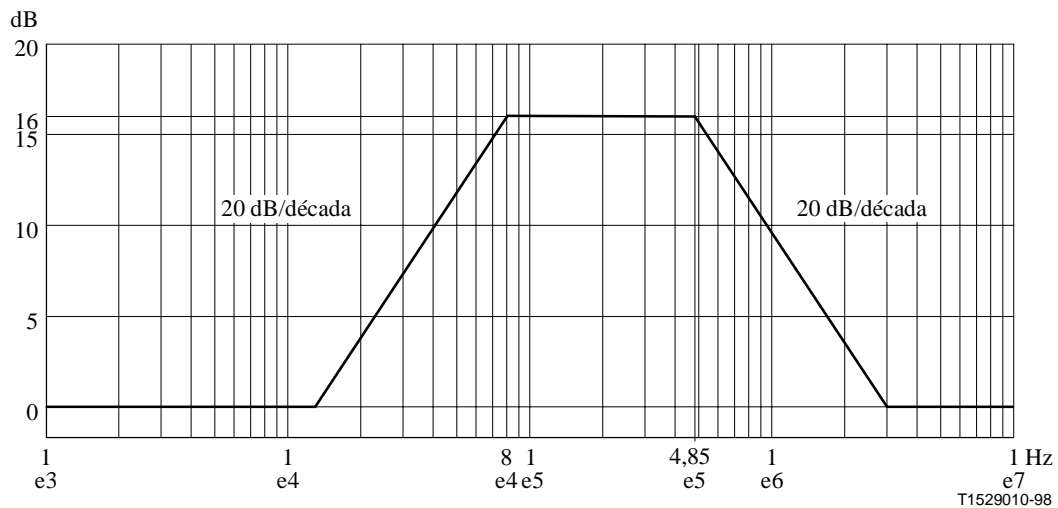


Figura 20/G.991.1 – Pérdida de retorno mínima de un sistema de 1160 kbaudios

5.8.3 Reloj de referencia del transceptor

El reloj de referencia será:

- para un par 2320 kHz \pm 32 ppm;
- para dos pares 1168 kHz \pm 32 ppm;
- para tres pares 784 kHz \pm 32 ppm.

5.8.4 Características de salida del transmisor

A menos que se indique otra cosa, se aplica la siguiente especificación con una impedancia de carga resistiva correspondiente a la nominal.

5.8.4.1 Amplitud del impulso

La cresta nominal del impulso más grande será 2,64 V para sistema de tres y dos pares y 2,50 V para el sistema de un par.

5.8.4.2 Conformación del impulso

El impulso transmitido tendrá la forma especificada en la figura 21 para los sistemas de tres y dos pares y en la figura 22 para el sistema de un par.

La plantilla del impulso para los cuatro símbolos cuaternarios se obtendrá multiplicando la plantilla de impulso normalizada mostrada en la figura 21 por 2,64 V, 0,88 V, -0,88 V o -2,64 V y en la figura 22 por 2,50 V, 0,833 V, -0,833 V y -2,50 V.

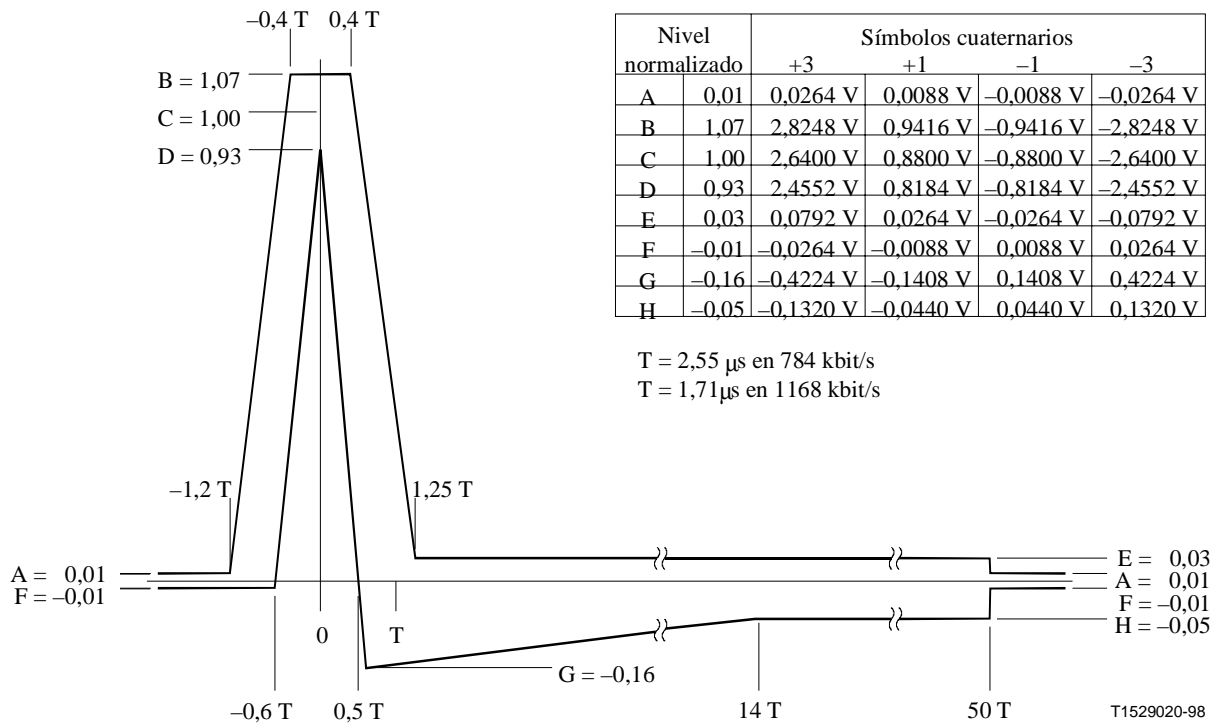


Figura 21/G.991.1 – Impulso de transmisión para sistemas de dos y tres pares, plantilla de impulso normalizada

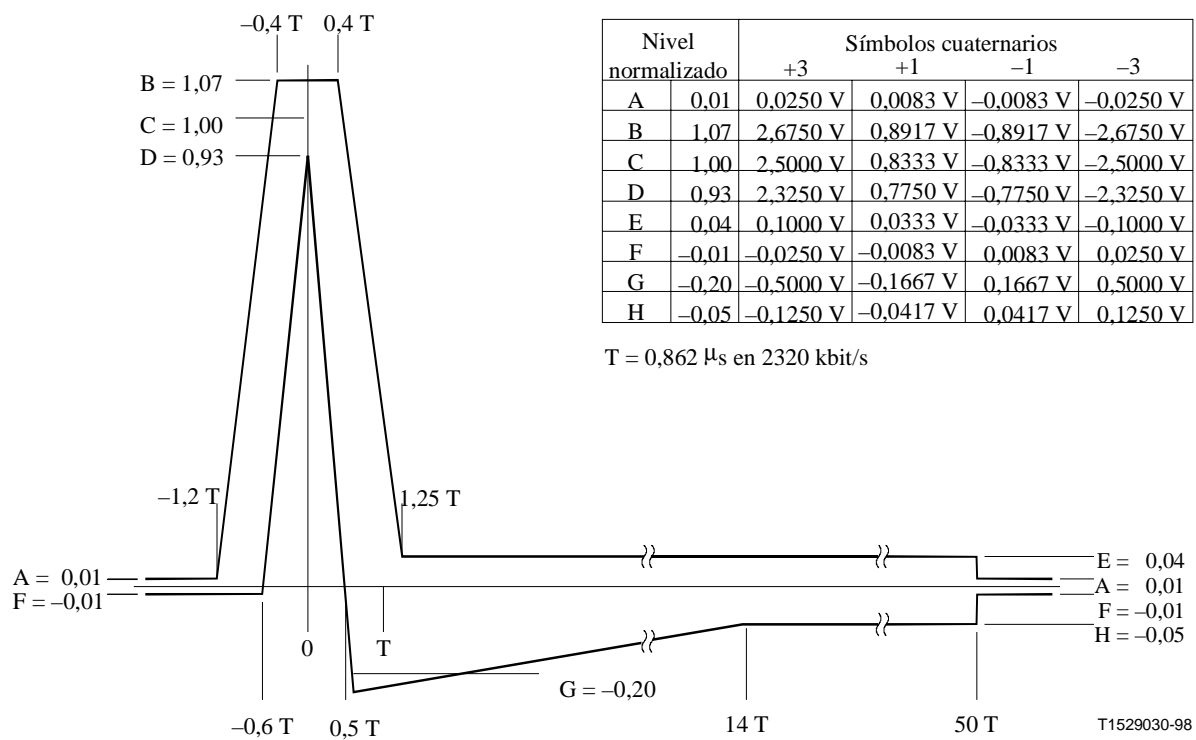


Figura 22/G.991.1 – Impulso en transmisión para un sistema de un par, plantilla de impulso normalizada

5.8.4.3 Densidad espectral de potencia

5.8.4.3.1 Densidad espectral de potencia para sistema de 392 kbaudios

El límite superior de la densidad espectral de potencia media de la señal transmitida por el transmisor HDSL será la descrita en la figura 23.

- -37 dBm/Hz de 0 Hz en 196 kHz;
- caída de -80 dB/década de -37 dBm/Hz en 196 kHz a -117 dBm/Hz en 1,96 MHz;
- -117 dBm/Hz por encima de 1,96 MHz.

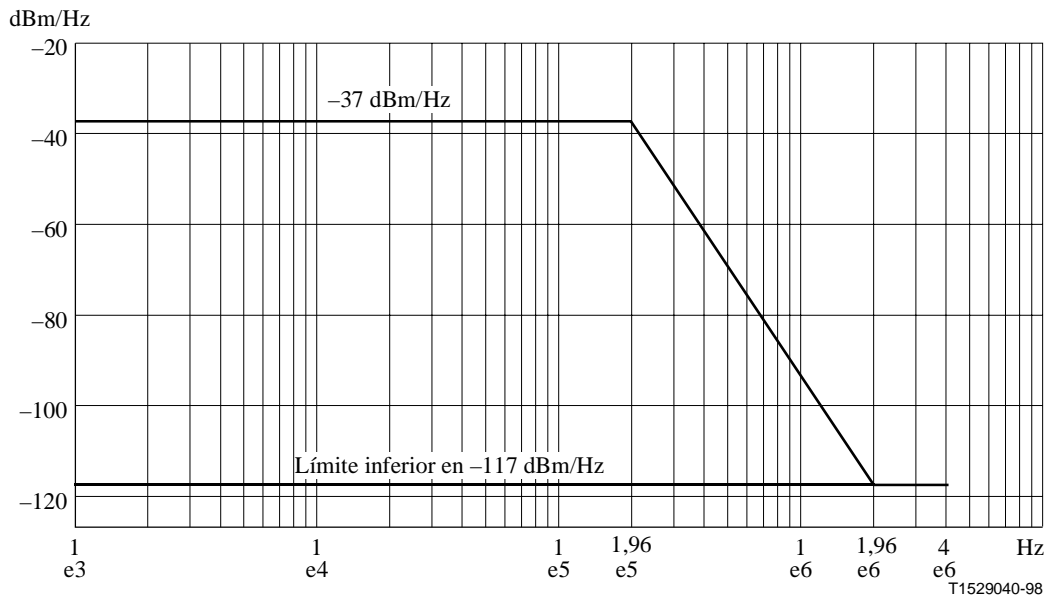


Figura 23/G.991.1 – Límite superior de la densidad espectral de potencia media de un sistema de 392 kbaudios

5.8.4.3.2 Densidad espectral de potencia para sistemas de 584 kbaudios

El límite superior de la densidad espectral de potencia media de la señal transmitida por el transmisor HDSL será la descrita en la figura 24.

- -39 dBm/Hz de 0 Hz en 292 kHz;
- caída de -80 dB/década de -39 dBm/Hz en 292 kHz a -119 dBm/Hz en 2,92 MHz;
- -119 dBm/Hz por encima de 2,92 MHz.

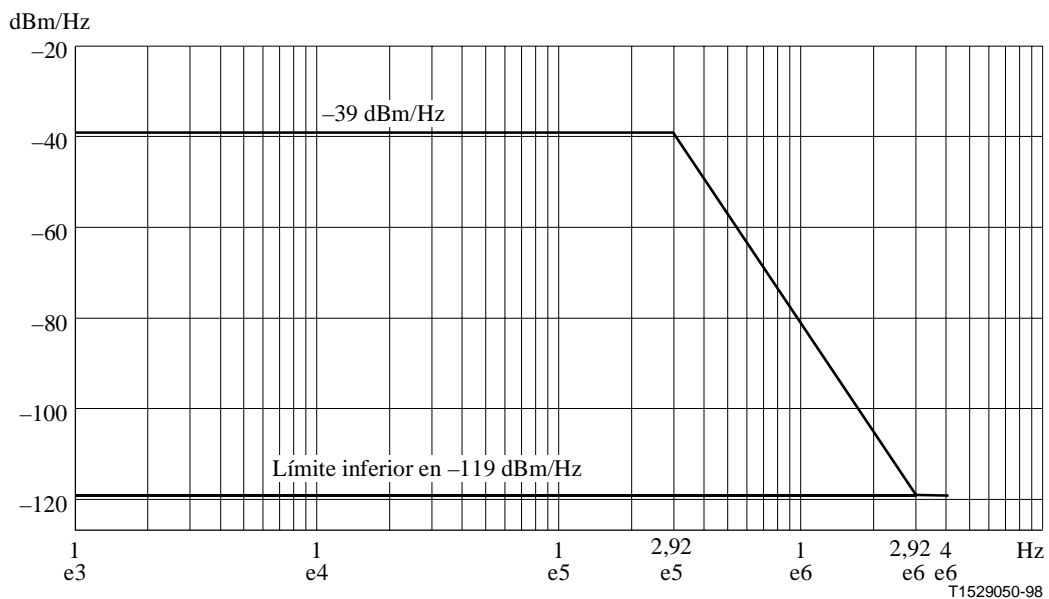


Figura 24/G.991.1 – Límite superior de la densidad espectral de potencia media de un sistema de 584 kbaudios

5.8.4.3 Densidad espectral de potencia para sistemas de 1160 kbaudios

El límite superior de la densidad espectral de potencia media de la señal transmitida por el transmisor HDSL será la descrita en la figura 25.

- -41,5 dBm/Hz de 0 Hz en 485 kHz;
- caída de -80 dB/década de -41,5 dBm/Hz en 485 kHz a -121,5 dBm/Hz en 4,85 MHz;
- -121,5 dBm/Hz por encima de 4,85 MHz.

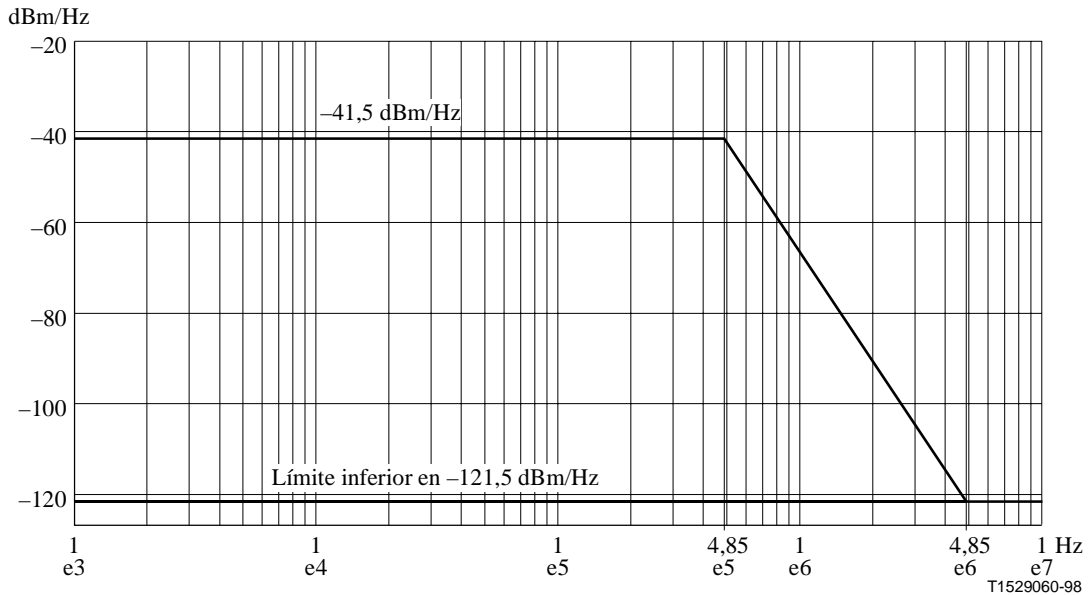


Figura 25/G.991.1 – Límite superior de la densidad espectral de potencia media de un sistema de 1160 kbaudios

5.8.4.4 Potencia total

La potencia media de una señal, excluida la telealimentación, está compuesta de una secuencia en trama de símbolos con una palabra de trama y los símbolos equiprobables en todas las demás posiciones deben estar 13,0 dBm y 14,0 dBm en la banda de frecuencias de 0 Hz a 784 kHz para sistemas de 392 kbaudios, de 0 Hz a 1168 kHz para sistemas 584 kbaudios y de 0 Hz a 2320 kHz para sistemas de 1160 kbaudios.

5.8.5 Asimetría con respecto a tierra

5.8.5.1 Atenuación de conversión longitudinal

La atenuación de conversión longitudinal viene dada por:

$$LCL = 20 \log (e_l/e_m) \text{ [dB]}$$

donde e_l es la tensión longitudinal aplicada con referencia al suelo del edificio y e_m es la tensión metálica resultante que aparece a través de una terminación de 135 ohmios.

La atenuación de conversión longitudinal del sistema satisfará el requisito de:

- 50 dB entre 5 kHz y 196 kHz para un sistema de 392 kbaudios como se muestra en la figura 26;

- 50 dB entre 5 kHz y 292 kHz para un sistema de 584 kbaudios como se muestra en la figura 27; y
- 50 dB entre 5 kHz y 485 kHz para un sistema de 1160 kbaudios como se muestra en la figura 28.

Este requisito asegura que la atenuación de conversión longitudinal total no es mucho peor que la de las DLL solas.

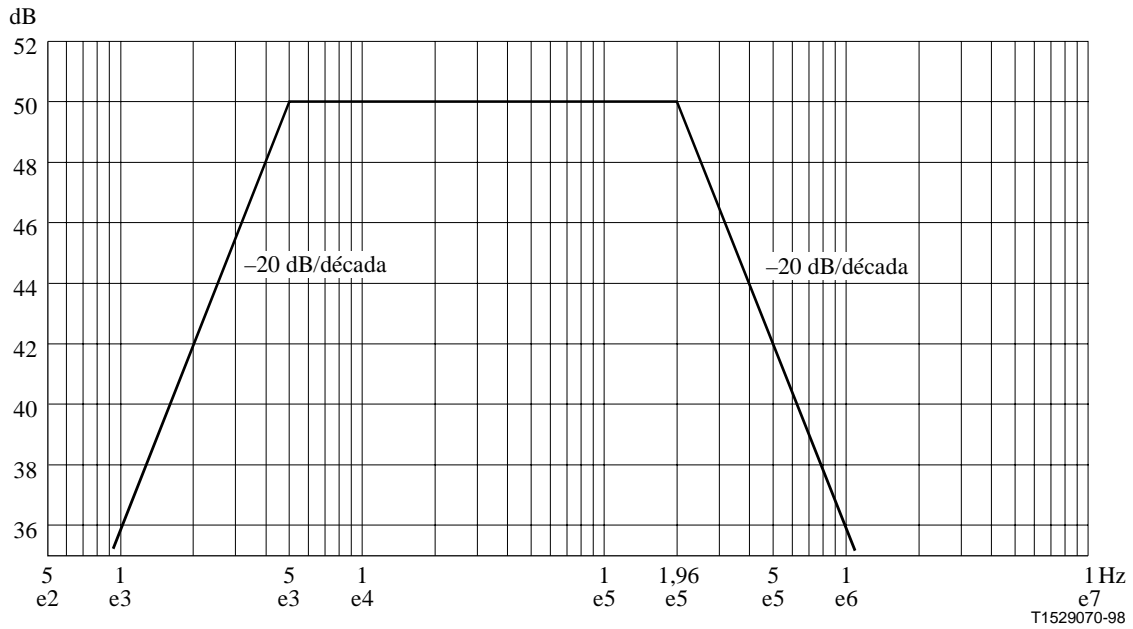


Figura 26/G.991.1 – Atenuación de conversión longitudinal mínima para un sistema de 392 kbaudios

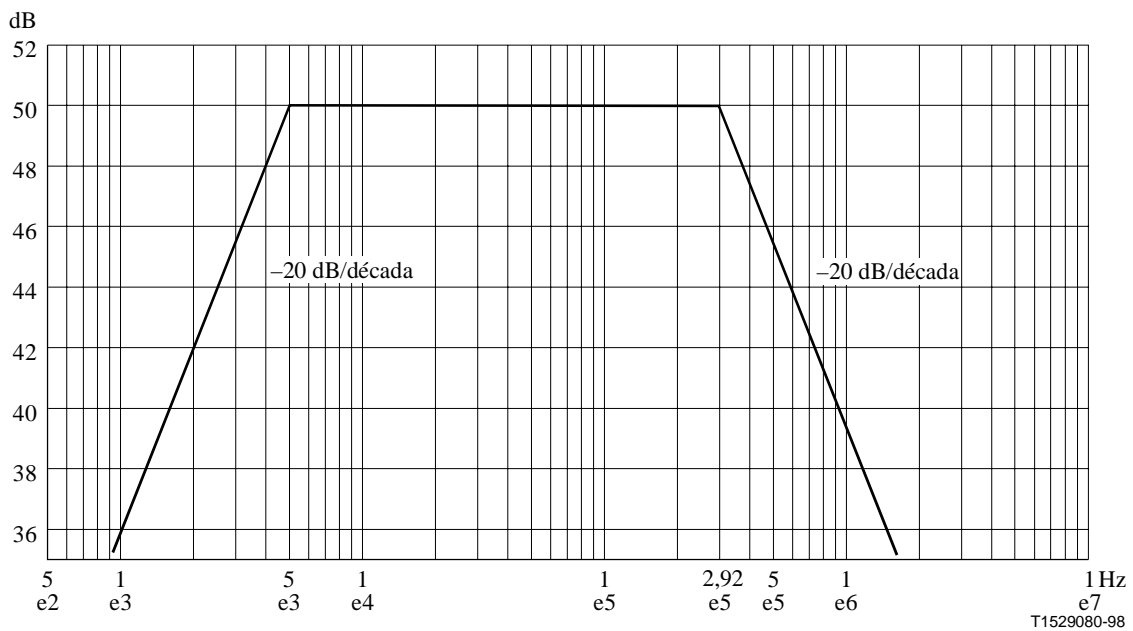


Figura 27/G.991.1 – Atenuación de conversión longitudinal mínima para un sistema de 584 kbaudios

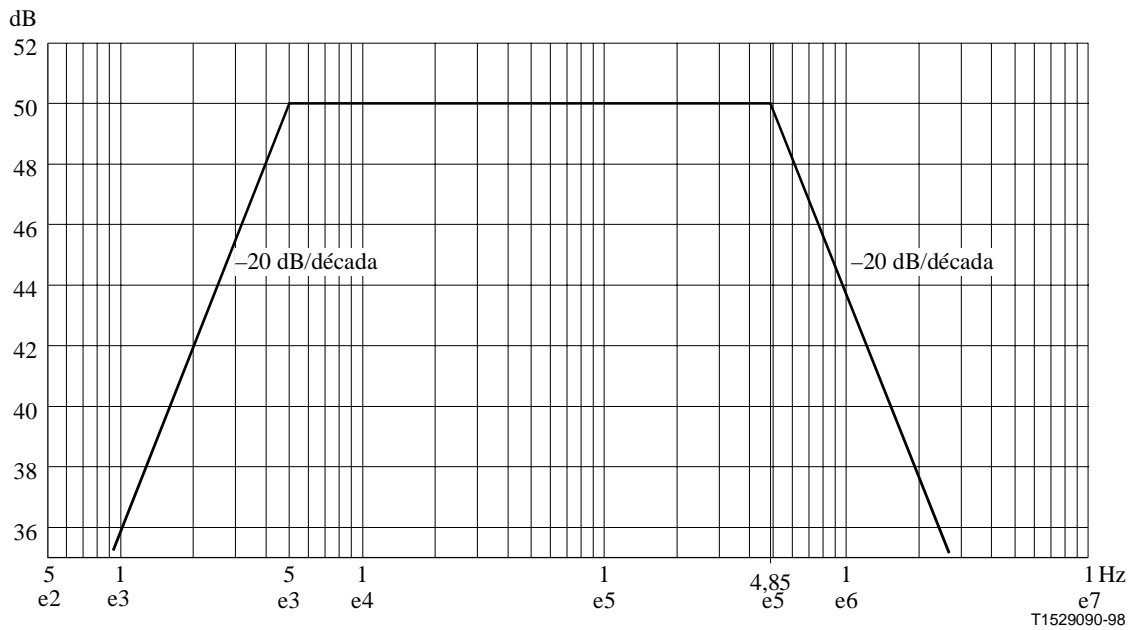
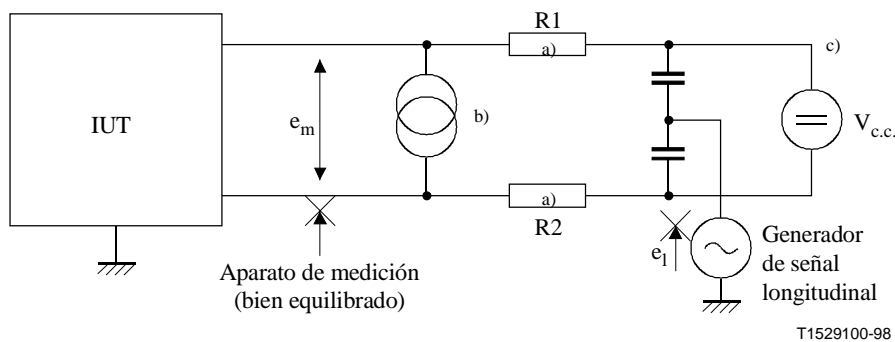


Figura 28/G.991.1 – Atenuación de conversión longitudinal mínima para un sistema de 1160 kbaudios

La figura 29 define un método de medición de la atenuación de conversión longitudinal. Para el uso directo de esta configuración, la medición se debe efectuar con el IUT alimentado pero inactivo (ninguna señal transmitida; excitación 0 V).



- a) Estas resistencias tienen que concordar: $R1 = R2 = 135/2$ ohmios y $R1/R2 = 1 \pm 0,1\%$.
- b) Para prueba de la LTU solamente si se suministra telealimentación.
- c) Para prueba de la NTU solamente si se requiere telealimentación.

NOTA – Durante la prueba del generador (cuando se necesita), cada hilo en el lado que no se prueba tiene que estar conectado a tierra por una impedancia de terminación con el valor de $135/2$ ohmios en serie con una capacidad de $0,33 \mu\text{F}$.

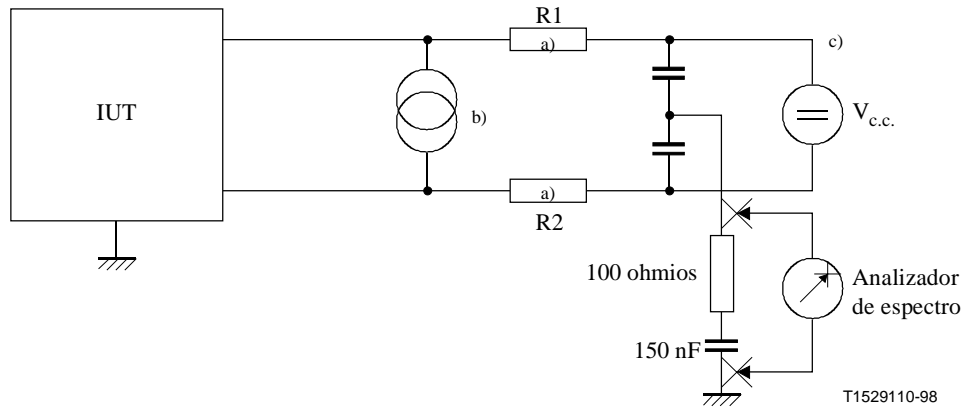
Figura 29/G.991.1 – Método de medición de la atenuación de conversión longitudinal

5.8.5.2 Tensión de salida longitudinal

El componente longitudinal de la señal de salida tendrá una tensión eficaz, en cualquier anchura de banda equivalente de 4 kHz promediada en cualquier periodo de un segundo, < -50 dBV en la gama de frecuencia 100 Hz a 400 kHz. Hay que cumplir este límite con una terminación longitudinal que tenga una impedancia de 100 ohmios en serie con $0,15 \mu\text{F}$ nominal. Obsérvese que se deben cumplir también los requisitos EMC de 9.4.

La figura 30 define un método de medición para la tensión de salida longitudinal. Para el uso directo de esta configuración de prueba, el IUT debe ser capaz de generar una señal en ausencia de una señal del extremo distante.

La referencia de tierra para estas mediciones será el suelo del edificio.



- a) Estas resistencias tienen que concordar: $R1 = R2 = 135/2$ ohmios y $R1/R2 = 1 \pm 0,1\%$.
- b) Para prueba de la LTU solamente si se suministra telealimentación.
- c) Para prueba de la NTU solamente si se requiere telealimentación.

NOTA – Durante la prueba del regenerador (cuando se necesita) cada hilo en el lado que no se prueba tiene que estar conectado a tierra por una impedancia de terminación con el valor de $135/2$ ohmios en serie con una capacidad de $0,33 \mu\text{F}$.

Figura 30/G.991.1 – Método de medición de la tensión de salida longitudinal

5.9 Calidad de funcionamiento de los transceptores HDSL

5.9.1 Requisitos de calidad de funcionamiento

Los límites de funcionamiento para todo el sistema se definen para las aplicaciones específicas de las que el apéndice I contiene varios ejemplos. La calidad de funcionamiento de cada transceptor HDSL debe ser tal que se cumplan estos límites de calidad de funcionamiento general. Como la señal binaria de los transceptores no está disponible en una interfaz externa para prueba, no se considera factible probar la calidad de funcionamiento de cada transceptor. A los efectos de la conformidad, cada sistema HDSL ha de tener una calidad de funcionamiento tal que satisfaga la calidad de funcionamiento general para la aplicación apropiada.

5.9.2 Modelos físicos de DLL (bucles de prueba)

En la figura 32 se definen algunos modelos representativos de DLL (bucles de prueba) con miras a evaluar la calidad de funcionamiento de los transceptores para sistemas de transmisión.

5.9.3 Fluctuación de fase y fluctuación lenta de fase

5.9.3.1 Generalidades

Los límites de fluctuación de fase y de calidad de funcionamiento especificados para las aplicaciones apropiadas (véase el apéndice I) deberán ser admitidos por los límites de fluctuación de fase de los sistemas de transmisión HDSL. Sin embargo, debido a la transmisión bidireccional en la línea a dos hilos y a la severa interferencia entre símbolos, no se dispone de transiciones de señal bien definidas en la señal a dos hilos. Por consiguiente, será necesario proporcionar interfaces de reloj para poder probar los requisitos siguientes. Los límites de fluctuación de fase indicados a continuación se deben

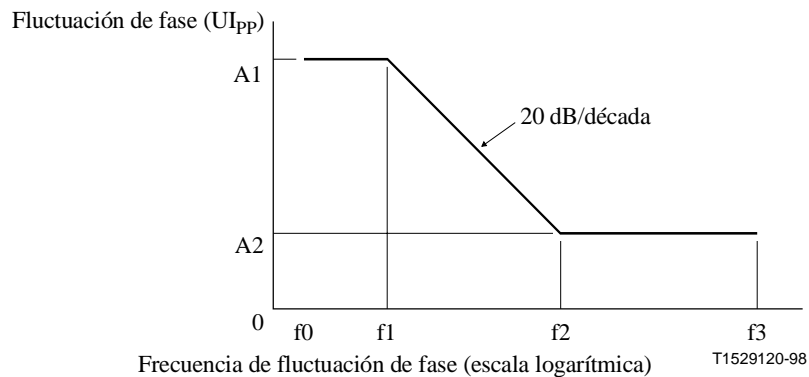
satisfacer con independencia de la longitud de la línea local y de la inclusión de regeneradores, a condición de que estén cubiertos por las características de los medios de transmisión de 6.3. Los límites se deben satisfacer con independencia de la señal transmitida. En esta subcláusula, la fluctuación de fase se especifica como intervalos unitarios (UI, *units intervals*) de la velocidad de baudios de línea nominal, que es 392 kbaudios (2,55 μ s) para el sistema de tres pares, 584 kbaudios (1,71 μ s) para el sistema de dos pares, y 1160 kbaudios (0,862 μ s) para el sistema de un par.

5.9.3.2 Tolerancia a la fluctuación de fase de entrada en el transceptor HDSL en la NTU

La NTU satisfará los objetivos de calidad de funcionamiento especificados para aplicaciones apropiadas (véase el apéndice I) con la característica sinusoidal de fluctuación lenta de fase/fluctuación de fase indicada en la figura 31, y con los valores definidos en el cuadro 17 para la frecuencia de fluctuación de fase en la gama comprendida entre 0,1 Hz a 100 kHz superpuesta en la fuente de reloj de prueba, y con la velocidad de baudio de la señal recibida en la gama de ± 32 ppm.

Cuadro 17/G.991.1 – Valores para las características de fluctuación lenta de fase/fluctuación de fase

A1	A2	f0	f1	f2	f3
0,15 UI _{pp}	0,015 UI _{pp}	0,1 Hz	0,5 Hz	5 Hz	100 kHz



NOTA – Intervalo unitario (UI) = 2,55 μ s para sistemas de 392 kbaudios.
 – Intervalo unitario (UI) = 1,71 μ s para sistemas de 584 kbaudios.
 – Intervalo unitario (UI) = 0,862 μ s para sistemas de 1160 kbaudios.

Figura 31/G.991.1 – Gama de fluctuación de fase a la entrada sinusoidal admisible

5.9.3.3 Limitaciones de la fluctuación de fase a la salida en el transceptor HDSL en la NTU

La fluctuación de fase en la señal 2B1Q transmitida de la NTU hacia la LTU en ausencia de fluctuación de fase a la entrada será inferior a A2 cuando se mide con un filtro paso banda que tiene un decremento de 20 dB/década con frecuencias de corte en f2 y f3.

La excursión máxima (de cresta) de la fase de la señal de salida con respecto a su fase media medida en 1/f0 segundos no excederá de A1.

5.9.3.4 Tolerancia de fluctuación de fase a la entrada en el transceptor HDSL en la LTU

La LTU satisfará los objetivos de calidad de funcionamiento especificados para aplicaciones apropiadas (véase el apéndice I) con una fluctuación lenta de fase/fluctuación de fase de A2 para

frecuencias de fluctuación de fase en la gama de f_0 a f_3 superpuesta en la fuente de reloj de prueba, y con la velocidad de baudios de señal en la gama ± 32 ppm.

5.9.3.5 Limitación de fluctuación de fase a la salida del transceptor HDSL en la LTU

La fluctuación de fase de la señal 2B1Q transmitida de la LTU hacia la NTU será inferior a A2 cuando se mide con un filtro paso banda que tiene un decremento de 20 dB/década con frecuencias de corte en f_2 y f_3 .

6 Especificación del circuito común

6.1 Memoria intermedia de diferencia de retardo

Para compensar cualquier diferencia en el tiempo de transmisión total de las tramas HDSL por pares diferentes, debido a las diferencias de pares descritas en 5.2.4.2, así como los retardos debidos al procesamiento de la señal en los transceptores HDSL en la LTU, NTU y en el REG posible, se aplicará una memoria intermedia de diferencia de retardo en el circuito común. La función de esta memoria es alinear las tramas HDSL de modo que las tramas núcleo puedan ser reensambladas correctamente. Esta memoria intermedia debe ser capaz de absorber una diferencia de retardo máxima de 60 μ s.

6.2 Mecanismo de identificación de pares

Este procedimiento de identificación de pares proporciona la información correcta de la NTU sobre los números de pares seleccionados por la LTU en un sistema de dos o de tres pares. Se basa en la utilización de los bits Z y por consiguiente sólo está disponible para las aplicaciones de 2048 kbit/s. A continuación se define un mecanismo de identificación de pares que tiene que ser completado para cada par instalado separadamente y concuerda con los procedimientos locales de activación. El procedimiento de identificación de pares funciona solamente entre la LTU y la NTU, el REG facultativo transfiere la información conexa transparentemente.

6.2.1 Valores iniciales de identificación de pares

Al comienzo del procedimiento de arranque, a cada transceptor HDSL en la LTU se le asigna un número de identificación de pares, que puede ser 1, 2 ó 3 para sistemas de tres pares ó 1 ó 2 para sistemas de dos pares. Los transceptores HDSL en la NTU no reciben asignaciones, pero son definidos por los bits Z recibidos de acuerdo con los cuadros 18 y 19. Cuando un transceptor HDSL en la LTU alcanza el estado Tx/Rx activo en el procedimiento de activación, según se describe en 5.6.5, el circuito común fija los bits indicadores Z_{m1} , Z_{m2} y Z_{m3} para sistemas de tres pares o Z_{m1} y Z_{m2} para sistemas de dos pares, de acuerdo con los cuadros 18 y 19, utilizando el número de identificación de par asignado.

Cuadro 18/G.991.1 – Asignación de bits de identificación de pares para el sistema de tres pares

Número de par [m]	Z_{m1}	Z_{m2}	Z_{m3}
1	$Z_{11} = 1$	$Z_{12} = 0$	$Z_{13} = 0$
2	$Z_{21} = 0$	$Z_{22} = 1$	$Z_{23} = 0$
3	$Z_{31} = 0$	$Z_{32} = 0$	$Z_{33} = 1$

Cuadro 19/G.991.1 – Asignación de bits de identificación de pares para el sistema de dos pares

Número de par [m]	Z_{m1}	Z_{m2}
1	$Z_{11} = 1$	$Z_{12} = 0$
2	$Z_{21} = 0$	$Z_{22} = 1$

6.2.2 Identificación de pares en la NTU

Antes de completar el proceso de evaluación de cada par, los bits Z transmitidos se ponen a UNO. Cuando el transceptor HDSL en la NTU pasa al estado Tx/Rx activo, el circuito común comienza a buscar los bits Z. Si detecta un esquema válido de acuerdo con los cuadros 18 ó 19 respectivamente en seis tramas HDSL consecutivas y el mismo esquema no ha sido detectado en otro par antes, el proceso de evaluación se completa satisfactoriamente para este par y los bits Z de identificación del par saliente se ponen igual que los bits Z reconocidos para todo el periodo de activación real. Cuando el circuito común detecta una matriz válida completa de acuerdo con los cuadros 18 ó 19 puede lograr la asignación de datos correcta y se hace transparente para los datos de trama núcleo.

6.2.3 Identificación de pares en la LTU

Una vez comenzada la transmisión de los bits Z, el circuito común empieza a buscar los bits Z recibidos. Inicialmente debe detectar que todos los bits Z de identificación de pares son UNO. Cuando el transceptor HDSL en la NTU refleja los bits Z recibidos, el circuito común en la LTU detectará el número de identificación de par. Cuando encuentra su propio esquema válido en seis tramas HDSL consecutivas, la NTU ha acusado recibo de la identificación para este par. Si se acusa recibo de todos los bits Z para todos los pares instalados, el circuito común se hace transparente para los datos de trama núcleo.

El procedimiento de identificación introduce un retardo de 12 tramas (72 ms) por lo menos entre transición al estado Tx/Rx activo y la transferencia de datos transparentes, porque se requieren esquemas válidos para seis tramas consecutivas en cada lado.

6.3 Mediciones de la calidad de funcionamiento en laboratorio

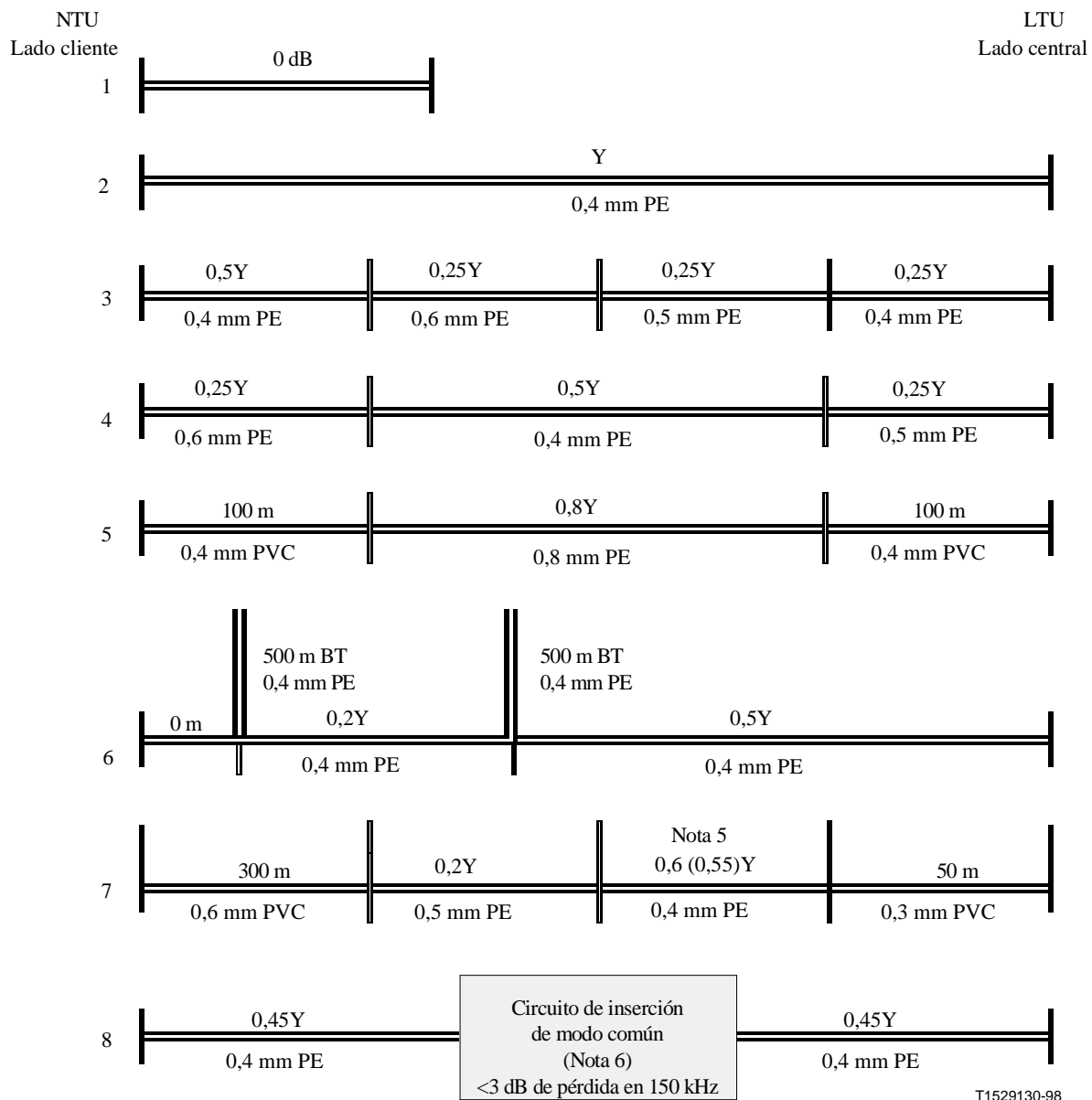
6.3.1 Generalidades

Se han especificado los requisitos de calidad de funcionamiento de modo que los transceptores HDSL sean tolerantes a NEXT, ruido impulsivo y ruido conformado, y no optimizados solamente para una condición operacional.

La medición de la calidad de funcionamiento en laboratorio de un sistema de transmisión HDSL requiere las siguientes preparaciones:

- definición de varios modelos de DLL para representar las características físicas y eléctricas encontradas en las redes de distribución de línea local;
- simulación del entorno eléctrico causado por ruido impulsivo y pérdida por acoplamiento de diafonía finita a otros pares en el mismo cable;
- especificación de pruebas de calidad de funcionamiento en laboratorio para verificar que se satisfarán los límites de calidad de funcionamiento necesarios para diferentes aplicaciones.

En la figura 32 se definen algunos modelos representativos de DLL (bucles de prueba) destinados a evaluar la calidad de funcionamiento de los transceptores para sistemas de transmisión y en el apéndice II se indican las características básicas del cable de prueba.



NOTA 1 – El valor para Y (pérdida de inserción en dB en 150 kHz) se indica en el cuadro 20.

NOTA 2 – Debido a disimetrías y derivaciones en puente (BT), la atenuación total de la DLL difiere de la suma de la atenuación de las partes. En el apéndice II se proporcionan valores teóricos para los parámetros de transmisión de los bucles mencionados.

NOTA 3 – La atenuación de secciones separadas se mide con una terminación a 135 ohmios.

NOTA 4 – Estos bucles de prueba y los parámetros del cable artificial incluyen ejemplos del caso más desfavorable así como los más típicos de una red local. Se han elegido para proporcionar la amplia gama de ecos y distorsiones diferentes que pueden aparecer en las redes europeas.

NOTA 5 – El valor colocado entre paréntesis es válido solamente para sistemas de un par. La reducción es necesaria para compensar la atenuación más alta de las secciones fijas.

NOTA 6 – Véase la figura 33.

Figura 32/G.991.1 – Modelos físicos de DLL para prueba en laboratorio

6.3.2 Configuración de prueba

Se supone que las distintas aplicaciones funcionarán por varios pares, cada uno conectado a un sistema de transmisión HDSL 2B1Q dúplex a 784 kbit/s, 1168 kbit/s ó 2320 kbit/s. Es posible que se necesiten distintos números de pares para las diversas aplicaciones y velocidades binarias. Los requisitos de calidad de funcionamiento se deben relacionar con la integridad de los datos en la

interfaz de aplicación cuando los sistemas de transmisión están sujetos a degradaciones sintetizadas. De esta manera, no se requiere acceso a los datos brutos transportados por los transceptores. En consecuencia, los errores de datos pueden ser medidos en la interfaz de aplicación, evitando la necesidad de acceso de prueba a los canales de datos individuales.

En la figura 34 se muestra una disposición de prueba representativa.

El conjunto de pruebas de tasa de errores en los bits (BERTS, *bit error ratio test set*) aplica una señal de prueba de secuencia de bits pseudoaleatoria (PRBS, *pseudo-random bit sequence*) de $2^{15}-1$ al transmisor en el sentido que se prueba a la velocidad binaria requerida por la interfaz de aplicación. Las degradaciones (cuando se requieren para la prueba) son inyectadas en la entrada del transceptor HDSL apropiado en el extremo receptor del trayecto, y los datos reconstruidos son devueltos a la BERTS. El transmisor en el sentido opuesto será alimentado con una señal PRBS similar, aunque no hay que supervisar la señal reconstruida en este trayecto.

La calidad de funcionamiento de prueba del transceptor HDSL será tal que la tasa de errores en los bits (BER) en el sistema perturbado sea menor que (10^{-7} dividido por el número de pares) mientras se transmite una secuencia de bits pseudoaleatoria. La BER se debe medir después de haber transmitido por lo menos 10^9 bits.

Las pruebas se realizan con margen cero, es decir, sin atenuación adicional añadida a los pares de prueba. Cabe esperar que las entidades operadoras de red calcularán sus propios márgenes para fines de planificación basándose en un conocimiento de la relación entre este conjunto de pruebas normalizado y las características de su red.

Se considera suficiente utilizar una combinación representativa de pares de prueba para probar la calidad de funcionamiento. Los pares de prueba se deben ajustar para lograr la pérdida de inserción de onda sinusoidal requerida de las secciones cuando se miden a 150 kHz. (No se considera fiable medir toda la atenuación de onda sinusoidal, pues las discontinuidades de impedancia pueden resultar en efectos no lineales en la respuesta en frecuencia de algunos pares.)

Se inyectan dos tipos distintos de perturbación añadida: ruido de prueba conformado (especificado en 6.3.3) e Impulsos (definidos en 6.3.4). Otra prueba (especificada en 6.3.5) prueba la capacidad de rechazo del modo común del sistema probado, y en 6.3.6 se indica una prueba para determinar la sensibilidad a microinterrupciones.

En el cuadro 20 se muestran secuencias de prueba.

Cuadro 20/G.991.1 – Secuencia de pruebas para la calidad de funcionamiento

N	Trayecto de prueba	Sentido	Comentarios
1	#1 (nota 1)	Directo	Y = 0 dB; ruido de prueba de 6.3.3 con N1 = 300 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 30 $\mu\text{V}/\sqrt{\text{Hz}}$
2	#2	Directo	Y = Y1 (nota 2); ruido de prueba de 6.3.3 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
3	#3	Directo	Y = Y1; ruido de prueba de 6.3.3 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
4	#3	Inverso	Y = Y1; ruido de prueba de 6.3.3 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
5	#4	Directo	Y = Y1; ruido de prueba de 6.3.3 con N1=100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
6	#4	Inverso	Y = Y1; ruido de prueba de 6.3.3 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
7	#5	Directo	Y = Y1; ruido de prueba de 6.3.3 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
8	#6	Directo	Y = Y1; ruido de prueba de 6.3.3 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$

Cuadro 20/G.991.1 – Secuencia de pruebas para la calidad de funcionamiento (*fin*)

N	Trayecto de prueba	Sentido	Comentarios
9	#6	Inverso	Y = Y1; ruido de prueba de 6.3.3 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
10	#7	Directo	Y = Y1; ruido de prueba de 6.3.3 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
11	#7	Inverso	Y = Y1; ruido de prueba de 6.3.3 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
12	#8	Directo	Y = Y1; Prueba de rechazo en modo común de 6.3.5
13	Nota 3	Directo e inverso	Y = Y2; ruido de prueba de 6.3.3 con N = 300 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 30 $\mu\text{V}/\sqrt{\text{Hz}}$; trayecto más desfavorable de las pruebas 1 a 11
14	Nota 3	Nota 3	Y = Y3; sin añadir degradación; trayecto más desfavorable de las pruebas 1 a 11; BER < 10 ⁻⁸
15	#2	Directo	Y = Y1; prueba de impulsos descrita en 6.3.4
16	Como 6.3.6	Directo	Prueba de microinterrupción descrita en 6.3.6

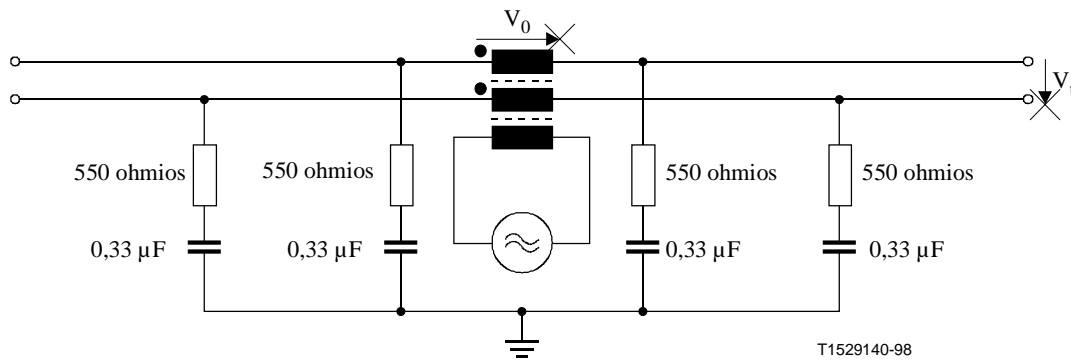
NOTA 1 – Trayecto de prueba = #1 significa que el trayecto probado será conectado con el bucle de prueba #1 como se define en la figura 32. El trayecto o trayectos no probados serán conectados con un bucle simulado, normalmente el bucle #1.

NOTA 2 – Y1 = 22 dB para el sistema de un par, 27 dB para el sistema de dos pares y 31 dB para el sistema de tres pares.

Y2 = Y1 – 10 dB e Y3 = Y1 + 3 dB.

NOTA 3 – Las pruebas se realizan en el trayecto más desfavorable en el sentido más desfavorable de las pruebas 1 a 11, con bucles simulados para los trayectos restantes. Si no hay errores, el bucle #2 hacia adelante para el trayecto A se considera como supletorio.

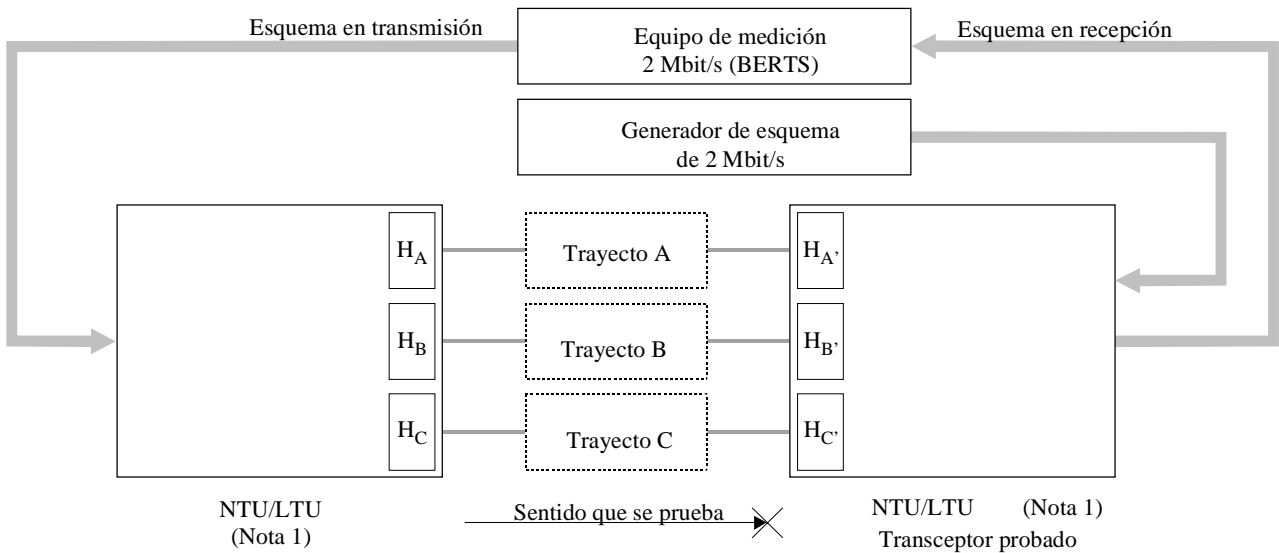
NOTA 4 – Las pruebas 1 a 15 se realizarán en todos los pares. En el caso de sistemas HDSL instalados fraccionalmente, las pruebas se ejecutarán solamente en los pares instalados.



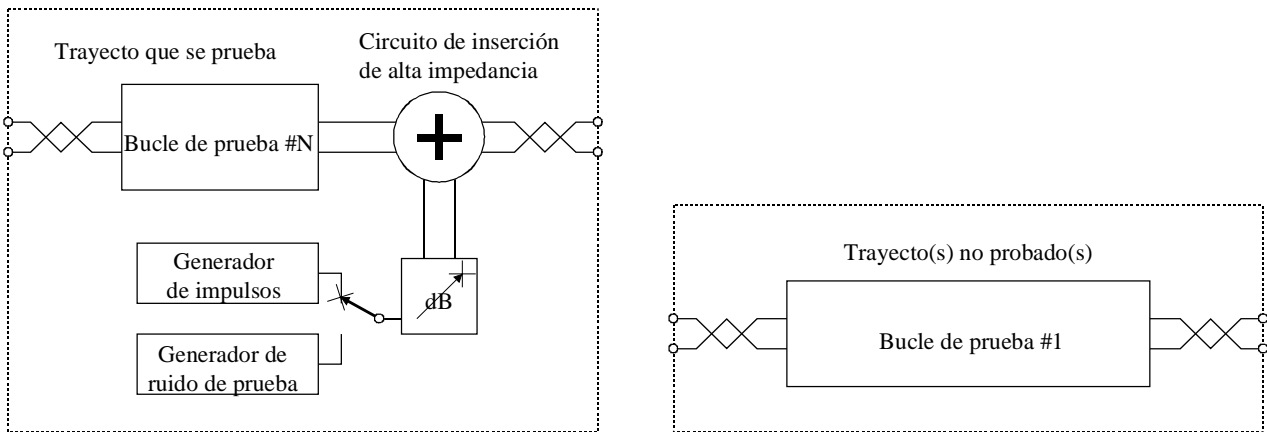
NOTA 1 – La pérdida de retorno mínima del circuito de inserción de prueba terminado será mejor que la pérdida de atenuación mínima del sistema.

NOTA 2 – La atenuación de conversión longitudinal mínima [20 log (V₀/V_t)] del circuito de inserción de prueba será mejor que 80 dB a 50 Hz, disminuyendo en 20 dB/década hasta 1 kHz (por encima de 1 kHz la tensión transversal es despreciable comparada con el ruido de prueba).

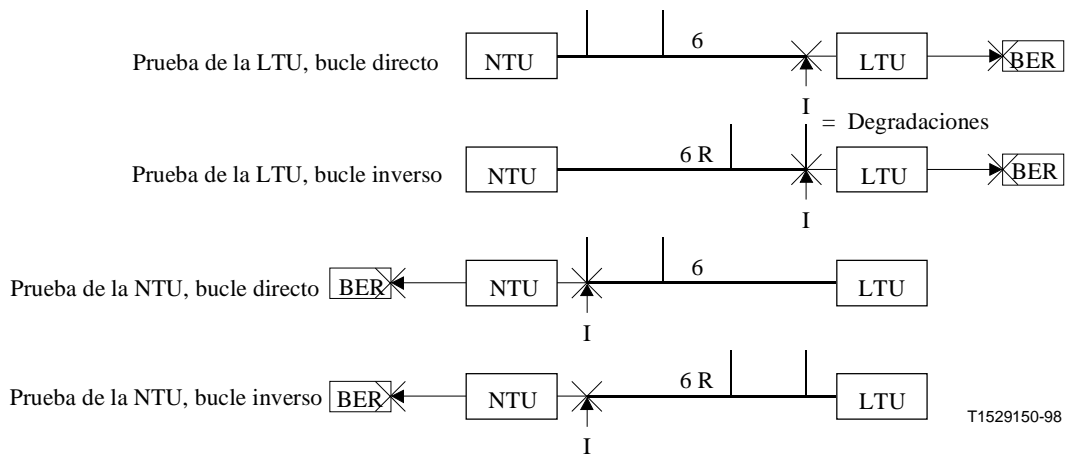
Figura 33/G.991.1 – Circuito de prueba de inserción en modo común



a) Configuración de prueba



b) Detalles de los trayectos A, B y C



c) Ejemplo que ilustra permutas de pruebas

NOTA 1 – Algunas pruebas se realizan en el sentido hacia adelante y hacia atrás.

NOTA 2 – Los trayectos B y C no se utilizan para todos los sistemas HDSL o aplicaciones.

Figura 34/G.991.1 – Configuración para las pruebas de calidad de funcionamiento de una sección digital de acceso

6.3.3 Procedimiento de prueba con ruido conformado

6.3.3.1 Generalidades

El ruido en las líneas de red local puede ser representado por una fuente de ruido artificial como se describe a continuación. Este ruido artificial ofrece una condición de prueba del caso más desfavorable para la diafonía entre sistemas para todas las perturbaciones actualmente conocidas.

Las características del ruido son:

- a) La PSD del ruido viene dada por la fórmula siguiente y se muestra en la figura 35:
- N1 entre 320 Hz y 1 kHz;
 - N2 entre 10 kHz y 1,5 MHz;
 - (La señal cae entre 1 kHz y 10 kHz en 20 dB/década)
 - PSD de ruido;
 - ###V/###Hz.

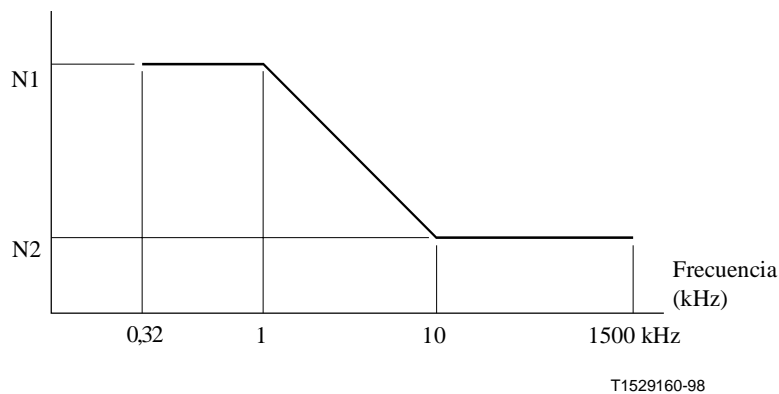


Figura 35/G.991.1 – Características de ruido de prueba

- b) Los valores N1 y N2 difieren para "ruido normalizado" y "ruido aumentado":
- Ruido normalizado: $N1 = 100 \text{ ###V/###Hz}$
 $N2 = 10 \text{ ###V/###Hz}$
Estos niveles corresponden a NEXT de 53 dB en 150 kHz.
 - Ruido aumentado: $N1 = 300 \text{ ###V/###Hz}$
 $N2 = 30 \text{ ###V/###Hz}$
Estos niveles corresponden a NEXT de 41 dB en 150 kHz.
- c) El "ruido normalizado" tiene una tensión de 13 mV, valor eficaz, en la banda de frecuencias hasta 1,5 MHz cuando se mide con el circuito de inyección descrito más adelante.

6.3.3.2 Generación

El ruido artificial será construido utilizando ondas sinusoidales discretas con frecuencias de $f = n \times 320 \text{ Hz}$ en la gama 320 Hz a 1,5 MHz. El nivel de las ondas sinusoidales es: $\text{###}(320 \text{ Hz}) \times n$ ($n = N1$ o $N2$, según proceda).

Las relaciones de fase de las diferentes ondas sinusoidales se indican como las "Fases de Shapiro-Rudin" en un artículo de Stephen Boyd [B4]; *Señales multitono con factor de cresta bajo* en IEEE Transactions on Circuits Systems vol CAS-33 N.º 10; octubre de 1986. Esto dará una señal con un factor de cresta de 2,8 aproximadamente.

NOTA – El ruido con un factor de cresta de 2,8 no es necesariamente representativo de la diafonía hallada en redes de acceso típicas, donde la diafonía ha sido medida para tener una distribución próxima a la gaussiana de un factor de cresta en exceso de 4,5. Sin embargo, el ruido de factor de cresta bajo permite realizar pruebas rápidas y repetibles de los sistemas. Esta discrepancia queda en estudio.

6.3.3.3 Inyección

El circuito de inyección tendrá una impedancia de salida de Thevenin de 4 kOhmios por lo menos. La densidad de tensión de ruido conformado se debe medir en la salida del circuito de inyección de la figura 34, sustituyendo el bucle de prueba por una resistencia de 67,5 ohmios y sin conectar ningún equipo terminal.

6.3.3.4 Tolerancias y calibración

Obsérvese que la exactitud de los márgenes de calidad de funcionamiento dependerán de la exactitud de la medición, en particular la tolerancia de la fuente de ruido y el simulador de bucle.

6.3.3.4.1 Calibración de nivel de 0 dB

La fuente de ruido puede ser calibrada de modo que la suma promediada de la densidad espectral de potencia de ruido en la anchura de banda de interés (usualmente el espectro de transmisión del sistema probado) se conforme con la especificación anterior. Esta potencia de ruido promediada será exacta dentro de ± 1 dB con respecto a la especificada. Si la fijación de la fuente de ruidos es cambiada por esta calibración, el nuevo valor se utilizará como el nivel de 0 dB.

Las fuentes de ruido de diferentes fabricantes pueden causar una potencia de ruido ligeramente diferente a pesar de la calibración correcta y conducir a resultados de medición que difieren.

6.3.3.4.2 Tolerancias del bucle de prueba

La respuesta en frecuencia de los bucles de prueba simulados puede desviarse con respecto a la ideal indicada en el apéndice II.

Este hecho puede conducir a resultados de mediciones que difieren, especialmente cuando se utilizan simuladores de diferentes fabricantes, y no se conoce ningún procedimiento de calibración para compensar esta diferencia.

6.3.4 Procedimiento de prueba para el ruido impulsivo

6.3.4.1 Forma de onda de prueba del ruido impulsivo

La forma de onda de ruido impulsivo $V(t)$ (en adelante denominada el "impulso de prueba" y que se conoce también como el "impulso de Cook") se define como:

$$V(t) = +K|t|^{-3/4} \quad (t > 0)$$

$$V(t) = 0 \quad (t = 0)$$

$$V(t) = -K|t|^{-3/4} \quad (t < 0)$$

donde t es el tiempo indicado en unidades de segundos (s) y K es una constante definida numéricamente en el cuadro 21.

Cuadro 21/G.991.1 – Características de la prueba de ruido impulsivo

Amplitud cresta a cresta (V_{pp}) del impulso de prueba cuando es muestreado a M muestras/s (Nota 1)	K	Límite superior de la BER medida en la interfaz de aplicación (Nota 2)
320 mV (nivel de 0 dB)	1775×10^{-6}	$(9/N) \times 10^{-4}$
160 mV (nivel de -6 dB)	8875×10^{-7}	$(12/N) \times 10^{-5}$
80 mV (nivel de -12 dB)	44375×10^{-7}	$(14/N) \times 10^{-6}$

NOTA 1 – La amplitud cresta a cresta variará en función de la velocidad de muestreo y se puede calcular fácilmente a partir de la siguiente expresión con velocidades de muestreo distintas de 2 M muestras/s. Si la velocidad de muestreo es $1/T$ muestras/s, entonces $V_{pp} = 2K|T/2|^{-3/4}$.

NOTA 2 – $N = 1$ para un sistema de un par a 2320 kbit/s, $N = 2$ para un sistema de dos pares a 1168 kbit/s, y $N = 3$ para un sistema de tres pares a 784 kbit/s.

Una versión muestreada del impulso de prueba se debe utilizar con muestras en $t = (2n - 1)T/2$. La velocidad de muestreo ($1/T$) debe ser por lo menos el doble de la velocidad de baudios del sistema probado. Se requiere un número mínimo de 8 M muestras (es decir, ± 4 M muestras) con una exactitud de amplitud de 12 bits por lo menos. Es importante señalar que no hay muestras en $t = 0$. En la figura 36 se muestra una ventana del impulso de prueba muestreado.

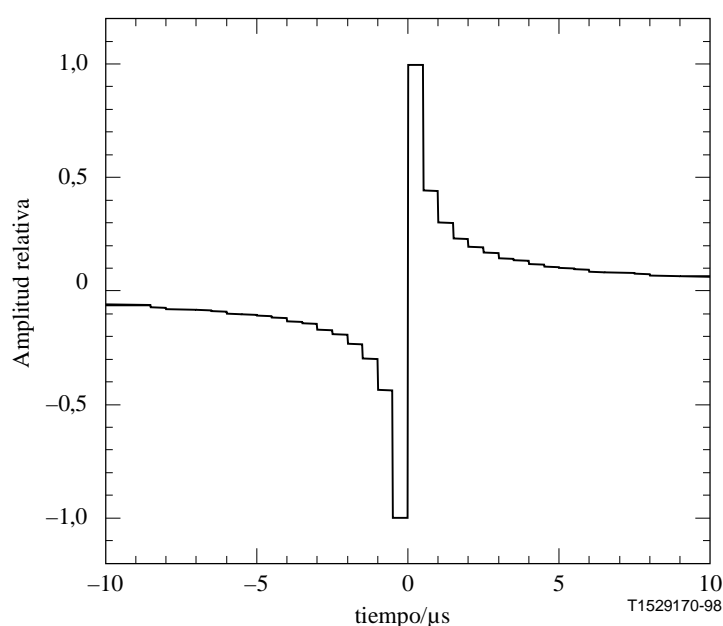


Figura 36/G.991.1 – Representación en el dominio del tiempo del impulso de prueba muestreado en 2 M muestras/s con una exactitud de 12 bits

6.3.4.2 Medición de prueba del ruido impulsivo

El impulso de prueba se aplicará al sistema probado a una velocidad de 10 Hz. El periodo de prueba será por lo menos 10 s (es decir, se deben aplicar > 100 impulsos).

La configuración de prueba será la descrita en 6.3.2, con el conjunto de pruebas (BERTS) configurado para visualizar la BER.

La forma de onda del impulso de prueba será el transformador acoplado a la línea mediante un circuito de inyección bien equilibrado. El circuito de inyección debe tener una impedancia de Thevenin de 4 kohmios para presentar la carga mínima a la línea de transmisión.

6.3.4.3 Requisitos de la prueba de ruido impulsivo

La tasa máxima de errores en los bits para los tres niveles de ruido impulsivo se indica en el cuadro 21. La amplitud cresta a cresta del ruido impulsivo de prueba se indica en mV (y en dB con respecto a un nivel de referencia de 320 mV) medida a la salida del circuito de inyección, cargado con una resistencia de 67,5 ohmios.

El valor mínimo de Y (atenuación del par de prueba en dB en 150 kHz) que se ha de utilizar para la medición del ruido impulsivo de diversas aplicaciones es $Y1 = 22$ dB para el sistema de un par, $Y1 = 27$ dB para el sistema de dos pares e $Y1 = 31$ dB para el sistema de tres pares.

6.3.5 Prueba de rechazo en modo común

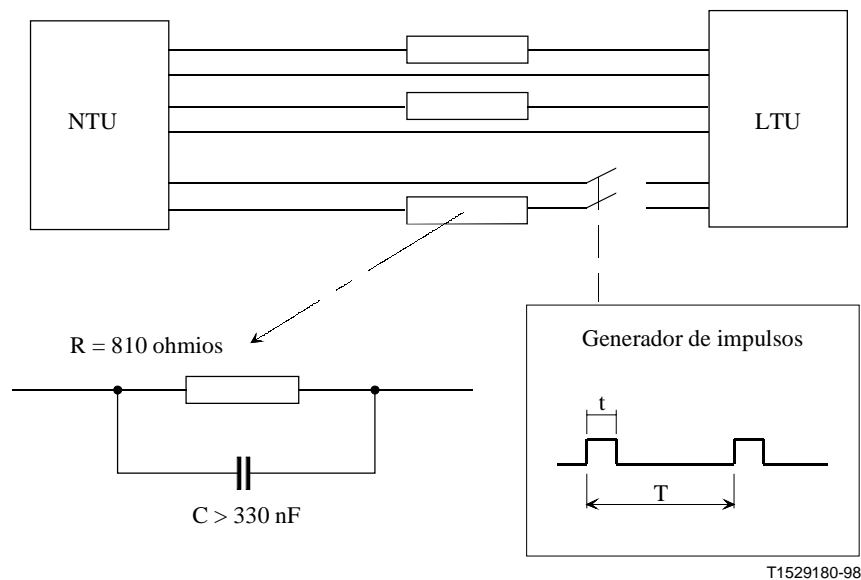
Este procedimiento está destinado a probar la capacidad de rechazo en modo común de una implementación. El bucle de prueba 8 se utilizará con una señal de triángulo de modo común de 50 Hz con una tensión de 15 V valor eficaz para el primer armónico (25,5 Vp). El armónico 21 (1050 Hz) estará de 53 a 56 dB por debajo del nivel del primer armónico. La BER medida será inferior a $(1/N) \times 10^{-7}$, donde N es el número de pares utilizados.

El circuito para inserción en modo común se muestra en la figura 33.

6.3.6 Prueba con microinterrupciones

La configuración para la prueba de sensibilidad a las microinterrupciones se muestra en la figura 37.

En esta disposición, una señal S de disparo periódico estimula un dispositivo microrrelevador que induce microinterrupciones periódicas en uno de los pares que forman el enlace de transmisión. Con la disposición de prueba descrita en la figura 32, cada transceptor HDSL no será reiniciado por una microinterrupción de $t = 10$ ms por lo menos cuando es estimulada con una señal de periodo $T = 5$ s.



NOTA – La prueba será realizada para cada par del transceptor que constituye el enlace de transmisión.

Figura 37/G.991.1 – Circuito de prueba con microinterrupciones

7 Alimentación en energía

7.1 Generalidades

Esta cláusula trata de los requisitos de la telealimentación en energía del regenerador o de la NTU y de la corriente de humectación.

La telealimentación en energía de la NTU sólo se requiere en algunas aplicaciones. La telealimentación de regeneradores facultativos es una necesidad. Sin embargo, la especificación detallada de un regenerador está fuera del alcance de la presente Recomendación.

Se excluye el caso cuando el regenerador y la NTU son telealimentados, porque se considera que no es factible dentro del limitado presupuesto de potencia disponible.

Debido a:

- los diferentes requisitos nacionales de seguridad;
- las diferentes reglas de planificación de DLL;
- el uso facultativo de regeneradores; y
- el requisito que depende de la aplicación para alimentar la NTU,

no se proporciona indicaciones detalladas sobre la alimentación en energía; en cambio, se proporcionan orientaciones generales para las situaciones en que se requiere telealimentación.

7.2 Corriente de humectación

La corriente de humectación se puede utilizar para evitar la corrosión de contactos. En el caso de telealimentación en energía, la corriente de alimentación es suficiente para satisfacer los requisitos de corriente de humectación.

La figura 38 describe el concepto básico para la provisión de corriente de humectación.

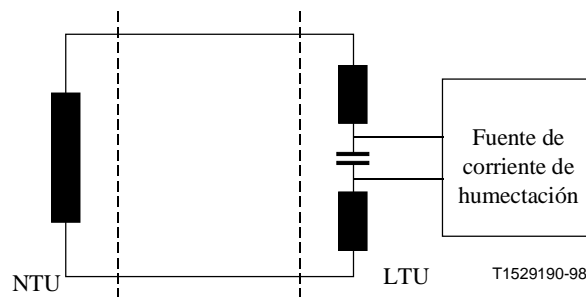


Figura 38/G.991.1 – Método básico para proveer la corriente de humectación

La corriente de humectación será inferior a 20 mA.

7.3 Aspectos relativos a la telealimentación en energía

La alimentación en energía paralela se recomienda como método básico de alimentación para todas las aplicaciones y configuraciones HDSL.

La unidad NTU/REG será capaz de tratar la inversión de polaridad.

La figura 39 muestra el circuito básico para alimentación paralela.

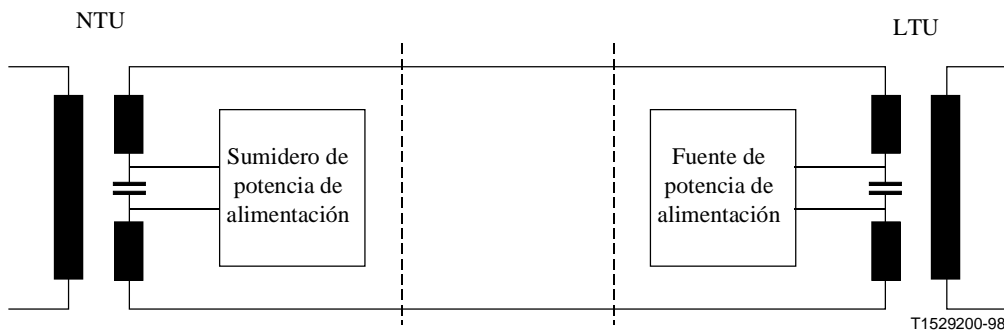


Figura 39/G.991.1 – Alimentación en energía paralela

7.3.1 Aspectos relativos a la telealimentación en energía en la LTU

Si la LTU proporciona telealimentación en energía, ésta es compartida en todos los pares disponibles. Esto debe evitar que la mayor parte de la potencia sea transportada por los pares que tienen la resistencia más baja.

7.3.2 Aspectos relativos a la telealimentación en energía en la NTU

La potencia será entregada a la NTU por cada par HDSL. La potencia total (derivada de todos los pares disponibles) se puede utilizar para hacer funcionar la NTU. Los transceptores HDSL que no están activos pueden ser colocados en un modo de bajo consumo de potencia o desactivados.

7.3.3 Aspectos relativos a la telealimentación en energía en el regenerador

La telealimentación en energía de un regenerador se efectuará par por par.

Si se requiere, el regenerador proporcionará también corriente de humectación hacia la NTU. La magnitud de corriente de humectación que puede ser proporcionada puede depender del balance de potencia disponible.

La figura 40 muestra el circuito básico para telealimentación de un regenerador y la provisión de corriente de humectación.

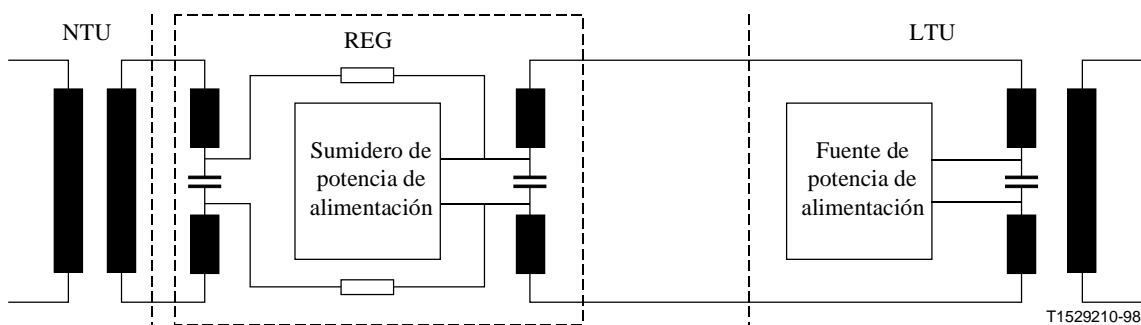


Figura 40/G.991.1 – Concepto básico para alimentar un regenerador y proporcionar corriente de humectación

8 Requisitos ambientales

8.1 Condiciones climáticas

En la Publicación 60721-3 de la CEI [5] figuran climatogramas que pueden ser aplicables al funcionamiento del equipo HDSL. La elección de clases es un asunto que está bajo la responsabilidad nacional.

8.2 Seguridad

En la presente Recomendación no se especifican requisitos de seguridad.

NOTA – La Publicación 60950 de la CEI [6] puede ser aplicable.

8.3 Protección contra sobretensiones

En la presente Recomendación no se especifica requisitos de protección contra sobretensiones.

NOTA – Según el equipo NTU, LTU o REG, pueden ser aplicables las Recomendaciones K.21 [9], K.20 [8] o K.17 [7].

8.4 Compatibilidad electromagnética (EMC)

Los valores de requisitos de EMC están fuera del alcance de la presente Recomendación. La Publicación 22 del CISPR [10] y la reglamentación nacional pueden ser aplicables.

ANEXO A

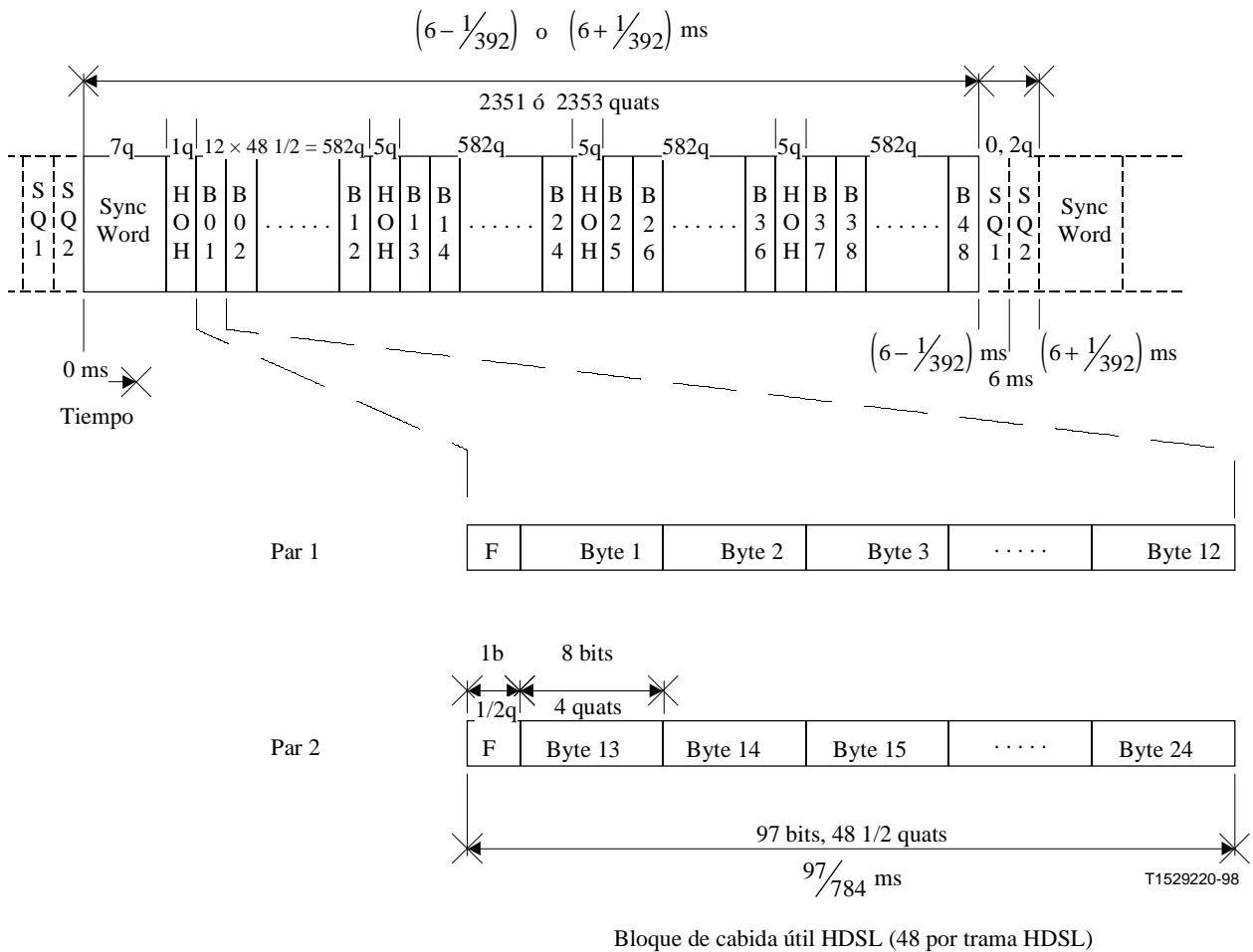
Sistema de transmisión para aplicaciones basadas en un sistema de dos pares a 1544 kbit/s

Para el transporte de aplicaciones a 1544 kbit/s se utiliza un sistema de transmisión diferente. En el ANSI Committee T1 Technical Report N.º 28 [B3] se ha publicado una descripción.

En este Informe sólo se proponen sistemas de dos pares. Con este sistema de transmisión no es posible aplicar el mecanismo de identificación de pares descrito en la subcláusula 6.2 para aplicaciones a 2048 kbit/s.

A.1 Estructura de trama del sistema de dos pares para 784 kbit/s

La figura A.1 ilustra la estructura de trama HDSL compuesta de símbolos cuaternarios (quats) y la correspondencia con octetos de trama de núcleo. La trama se subdivide en cuatro grupos. El primer grupo de la trama comienza con la palabra de sincronización de siete símbolos seguida por un quat de tara HDSL y 12 bloques de cabida útil HDSL, cada uno de los cuales tiene 48,5 quats, equivalentes a 97 bits, que contienen el bit F de alineación de trama y 12 octetos de la trama de aplicación.



Símbolo	Nombre, función
B01 a B48	Bloques de cabida útil del sistema HDSL
Byte n	Byte n de trama de aplicación (n = 1 ... 24)
F	Bit de alineación de trama de aplicación
HOH	Tara HDSL (sw, eoc, crc, ...)
quat	Símbolo cuaternario
SQ1, SQ2	Quats de relleno
Sync word	Códigos Barker de 7 símbolos, "Barker doble" → 14 bits

Figura A.1/G.991.1 – Estructura de trama del sistema de dos pares para 784 kbit/s

Los tres grupos que siguen al primero tienen una estructura igual. Cada uno está compuesto por cinco quats de tara HDSL y 12 bloques de cabida útil HDSL como se describe anteriormente. De este modo, una trama contiene una palabra de sincronización, 16 quats de tara HDSL, 48 bits F y 576 octetos de cabida útil de la trama de aplicación.

Al final de la trama se prevé la posibilidad de dos quats de relleno. Estos quats se utilizan siempre juntos, lo que significa que se inserta cero o dos quats de relleno, dependiendo de la relación de la temporización. La longitud de la trama HDSL es 2353 quats, que equivale a $6 + \frac{1}{392}$ ms para la frecuencia de reloj HDSL nominal, o 2351 quats correspondientes a $6 - \frac{1}{392}$ ms y el promedio tenderá a 2352 quats o 6 ms. El receptor es capaz de evaluar la longitud de una trama entrante mediante la detección de la palabra de sincronización en la siguiente trama y ajustar la demultiplexión del tren de datos.

Cuadro A.1/G.991.1 – Estructura de trama HDSL para el sistema de dos pares a 784 kbit/s

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
0 ms	1-14	1-14	SW 1-14	Palabra de sincronización	Código Barker doble
	15	15	losd	Pérdida de la señal de entrada en la interfaz de aplicación del extremo distante	
	16	16	febe	Error de bloque de extremo distante	
	17-1180	–	B01-B12	Bloque de cabida útil 1-12	Cabida útil HDSL
	1181	17	eoc01	Dirección eoc	
	1182	18	eoc02	Dirección eoc	
	1183	19	eoc03	Datos eoc/código operacional	
	1184	20	eoc04	Byte par/impar eoc	
	1185	21	crc1	Verificación por redundancia cíclica	CRC-6
	1186	22	crc2	Verificación por redundancia cíclica	CRC-6
	1187	23	ps1	Bit de estado de potencia NTU 1	Sólo NTU → LTU
	1188	24	ps2	Bit de estado de potencia NTU 2	Sólo NTU → LTU
	1189	25	bpv	Violación bipolar	
	1190	26	eoc05	eoc no especificado	
	1191-2354	–	B13-B24	Bloques de cabida útil 13-24	Cabida útil HDSL
	2355	27	eoc06	Bit de mensaje eoc 1	
	2356	28	eoc07	Bit de mensaje eoc 2	
	2357	29	eoc08	Bit de mensaje eoc 3	
	2358	30	eoc09	Bit de mensaje eoc 4	
	2359	31	crc3	Verificación por redundancia cíclica	CRC-6
	2360	32	crc4	Verificación por redundancia cíclica	CRC-6
	2361	33	hrp	Regenerador presente	LTU ← REG → NTU
	2362	34	uib	Bit indicador no especificado	
	2363	35	uib	Bit indicador no especificado	
	2364	36	uib	Bit indicador no especificado	
	2365-3528	–	B25-B36	Bloques cabida útil 25-36	Cabida útil HDSL
	3529	37	eoc10	Bit de mensaje eoc 5	
	3530	38	eoc11	Bit de mensaje eoc 6	
	3531	39	eoc12	Bit de mensaje eoc 7	
	3532	40	eoc13	Bit de mensaje eoc 8	

Cuadro A.1/G.991.1 – Estructura de trama HDSL para el sistema de dos pares a 784 kbit/s (*fin*)

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
	3533	41	crc5	Verificación por redundancia cíclica	CRC-6
	3534	42	crc6	Verificación por redundancia cíclica	CRC-6
	3535	43	uib	Bit indicador no especificado	
	3536	44	indc/indr	Preparado para recibir	indc=LTU → NTU indr=NTU → LTU
	3537	45	uib	Bit indicador no especificado	
	3538	46	uib	Bit indicador no especificado	
$6 - \frac{1}{392}$ ms	3539-4702	–	B37-B48	Bloques cabida útil 37-48	Cabida útil HDSL
	4703	47	stq1s	Signo quat de relleno 1	Relleno de trama
6 ms nominal	4704	48	stq1m	Magnitud quat de relleno 1	Relleno de trama
	4705	49	stq2s	Signo de quat de relleno 2	Relleno de trama
$6 + \frac{1}{392}$ ms	4706	50	stq2m	Magnitud quat de relleno 2	Relleno de trama

ANEXO B

Sistema basado en la modulación de amplitud/fase sin portadora de línea de abonado digital a alta velocidad binaria (HDSL)

B.1 Alcance e información general

B.1.1 Alcance

Este anexo describe los sistemas HDSL que utilizan la modulación de amplitud/fase sin portadora (CAP, *carrierless amplitude/phase modulation*) para líneas locales metálicas que transportan las mismas aplicaciones examinadas en el texto principal de la presente Recomendación. Los sistemas transportan velocidades binarias netas de 1168 kbit/s o 2320 kbit/s. Se utilizan dos sistemas a 1168 kbit/s para soportar velocidades binarias en el nivel jerárquico de 2048 kbit/s para diferentes tipos de aplicaciones asociadas con esta velocidad binaria. Se describe el circuito común para combinar y controlar dos sistemas HDSL a 1168 kbit/s. Un sistema 2320 kbit/s admite velocidades binarias en el nivel jerárquico de 2048 kbit/s.

En este anexo se definen las características del sistema de transmisión HDSL, el medio de transmisión, la calidad de funcionamiento y el mantenimiento y procedimientos HDSL. Se define también el circuito común y los transceptores HDSL que forman el núcleo común. El núcleo suele ser independiente de las aplicaciones.

En general, el alcance de este anexo es igual al de la cláusula 1 del texto principal de la Recomendación. Muchas disposiciones de la Recomendación son independientes del código de línea. Estas disposiciones no se repiten en este anexo, sólo se hace una referencia a las disposiciones correspondientes en el cuerpo principal de la Recomendación.

B.2 Referencias

Véase la cláusula 2.

B.3 Abreviaturas

Véase la cláusula 3.

B.4 Configuración de referencia y descripción funcional

Véase la cláusula 4. Sin embargo, este anexo trata de los sistemas de transmisión HDSL que sólo utilizan uno o dos pares.

La finalidad de las disposiciones de este anexo es lograr la interoperabilidad de equipos de diferentes fabricantes.

B.5 Especificación del núcleo HDSL

B.5.1 Funciones

Para las funciones necesarias para el correcto funcionamiento del núcleo HDSL, véase 5.1.

B.5.2 Medio de transmisión

Para las descripciones del medio de transmisión, incluido el ruido y las microinterrupciones, véase 5.2. Sin embargo, para probar sistemas HDSL basados en CAP, en B.6 se define ruido artificial adicional que simula NEXT, para probar la calidad de los sistemas HDSL basados en CAP en presencia de las diversas degradaciones asociadas con la calidad de transmisión o en relación con la sensibilidad a las mismas.

B.5.3 Método de transmisión

B.5.3.1 Generalidades

Véase 5.3.1, para una descripción general del método de transmisión.

B.5.3.2 Transmisión por un par

La transmisión por una DLL es proporcionada por los transceptores HDSL que funcionan a 2320 kbit/s y utilizan el código de línea CAP de acuerdo con la figura 4 y las figuras B.2, B.3 y B.4 y la descripción asociada.

B.5.3.3 Transmisión por dos pares

La transmisión por dos DLL es proporcionada por dos transceptores HDSL paralelos, cada uno de los cuales funciona a 1168 kbit/s y utiliza el código de línea CAP de acuerdo con la figura 4 y las figuras B.2, B.3 y B.4 y la descripción asociada.

B.5.3.4 Transmisión por tres o cuatro pares

Aunque no se excluye la transmisión de la trama núcleo completa por tres o cuatro pares, no se trata en este anexo.

B.5.3.5 Código de línea

El código de línea será CAP codificado en rejilla con precodificación de Tomlinson [B3]. 64-CAP y 128-CAP codificados en rejilla se utilizarán para transceptores a 1168 kbit/s y 2320 kbit/s, respectivamente. En la figura B.1 se muestra una constelación de señales 64-CAP no codificadas (diagrama espacial de señales) (el LSB se recibe primero). El modo no codificado se utiliza durante

el "arranque" como se describe en B.5.6. Se utilizará el código en rejilla de 8 estados 2D (bidimensional) [B1] (sin característica diferencial). De los 6 bit/símbolo de 64-CAP y de los 7 bit/símbolo de 128-CAP, todos los bits salvo uno son bits de información. Un bit de redundancia es añadido por el código de 8 estados 2D. En la figura B.3 a) y la figura B.3 b) se muestran respectivamente constelaciones de señales 64-CAP y 128-CAP codificadas (diagramas espaciales de señales). Para cada sistema, el tren de datos aleatorizado que se ha de transmitir se divide en grupos, de los cuales el LSB es el primero que se ha de recibir.

El tren de bits que entra en cada bloque "H" (transceptor HDSL) de la figura 1 ó 2, será aleatorizado como se define en B.5.3.4.2.

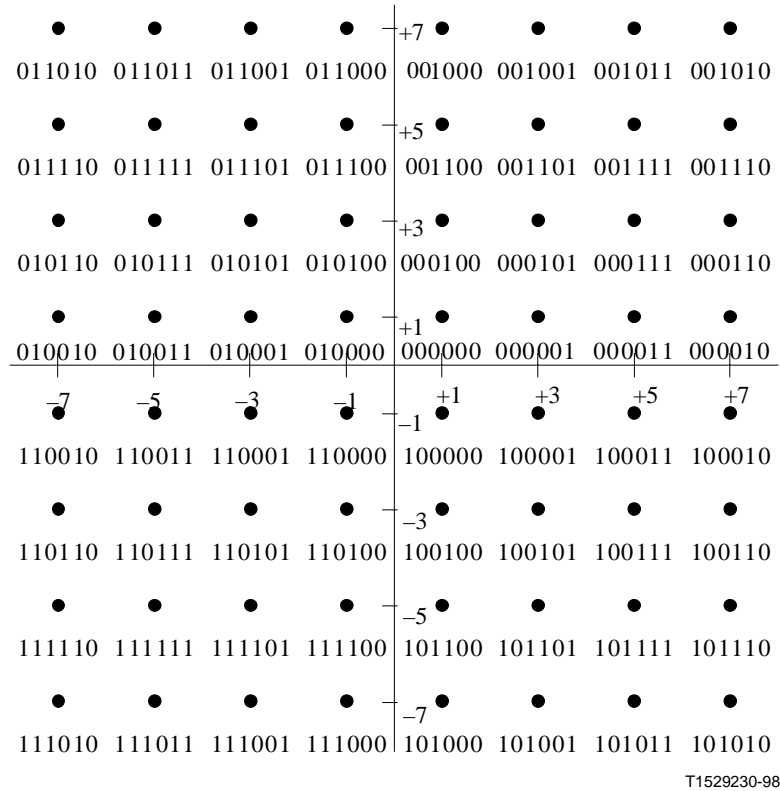


Figura B.1/G.991.1 – Constelación de señales 64-CAP no codificadas (las designaciones de punto de código con Z0 ... Z5)

B.5.3.5.1 Codificación/decodificación en rejilla

B.5.3.5.1.1 Constelación de 64 puntos – sistema de dos pares

El tren de datos aleatorizado que se ha de transmitir se divide en grupos de 5 bits consecutivos (el LSB se recibe primero) cada uno de los cuales se ha de transmitir en un símbolo. Como se muestra en la figura B.2, los dos primeros bits de un grupo, I_{1n} e I_{2n} , donde n designa el número de secuencia del grupo e I_{1n} es el LSB, son introducidos en un codificador convolucional sistemático, que genera el bit Y_{0n} redundante. Este bit redundante, Y_{0n} , y los bits I_{1n} a I_{5n} se convierten en los bits designados Z_{0n} a Z_{5n} . Estos bits son alimentados en la función de correspondencia de bit a símbolo de 64 estados. Cada grupo de bits corresponde con un punto en la constelación de señales mostrada en la figura B.3 a). La rejilla se muestra en la figura B.4.

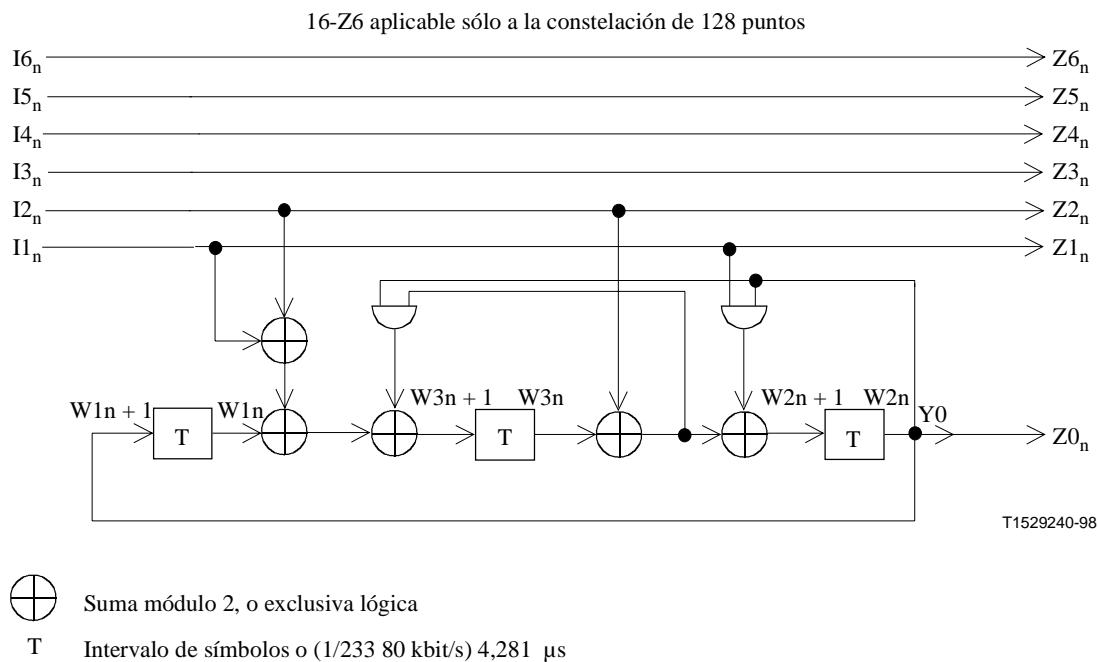
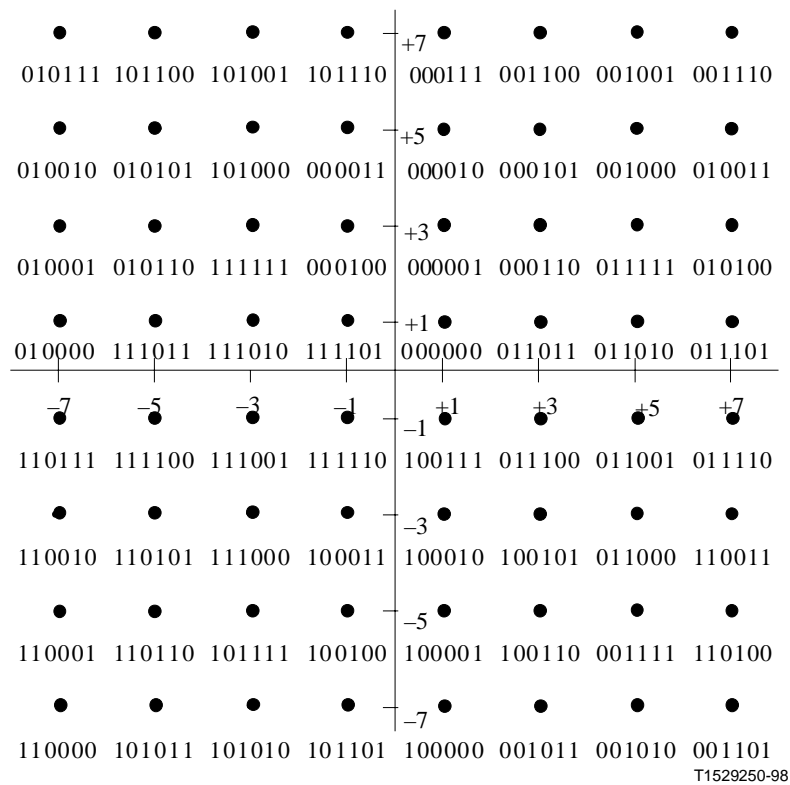


Figura B.2/G.991.1 – Codificador de rejilla de 8 estados 2D

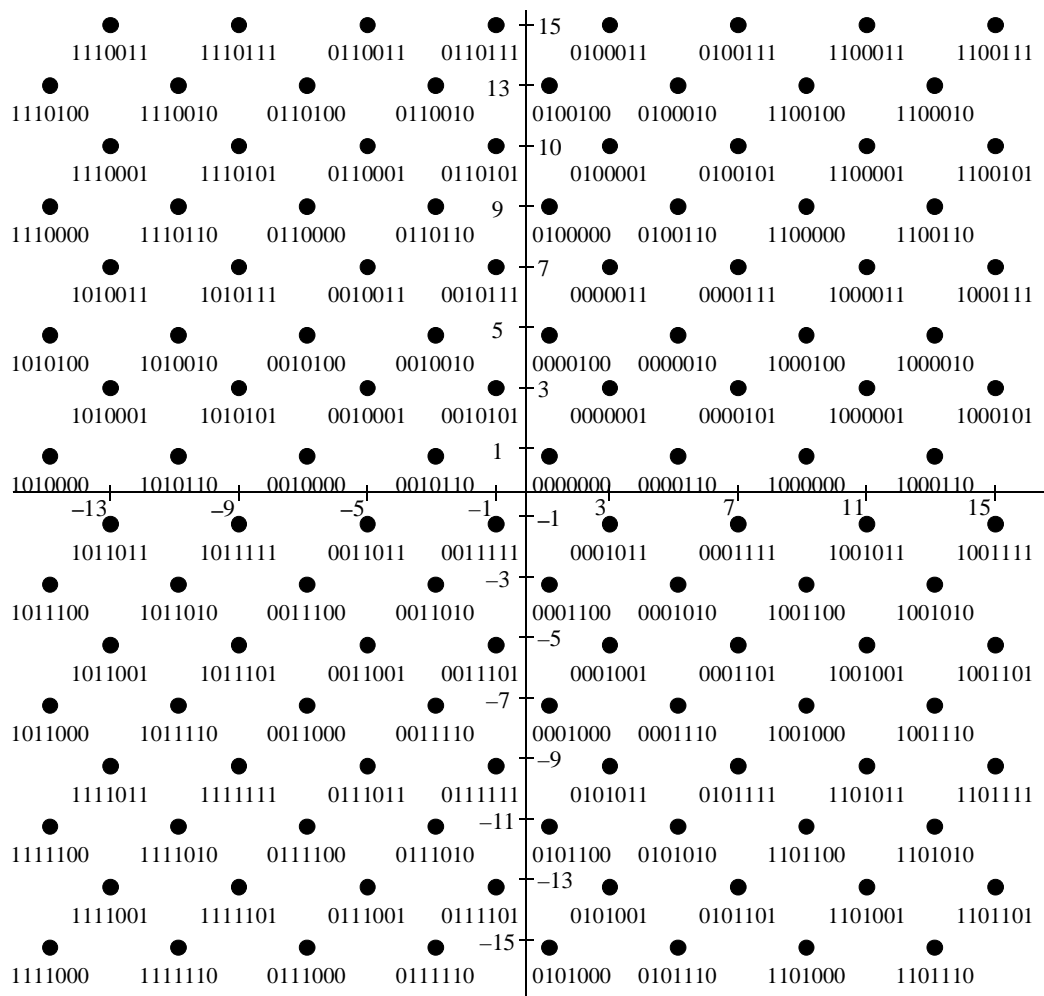
B.5.3.5.1.2 Constelación de 128 puntos – sistema de un par

El tren de datos aleatorizado que se ha de transmitir se divide en grupos de 5 bits consecutivos (el LSB se recibe primero) cada uno de los cuales se ha de transmitir en un símbolo. Como se muestra en la figura B.2, los dos primeros bits de un grupo, I_{1n} e I_{2n} , donde n designa el número de secuencia del grupo e I_{1n} es el LSB, son introducidos en un codificador convolucional sistemático, que genera el bit Y_{0n} redundante. Este bit redundante, Y_{0n} , y los bits I_{1n} a I_{6n} se convierten en los bits designados Z_{0n} a Z_{6n} . Estos bits son alimentados en la función de correspondencia de bit a símbolo de 128 estados. Cada grupo de bits corresponde con un punto en la constelación de señales mostrada en la figura B.3 b). La rejilla se muestra en la figura B.4.



T1529250-98

a) Constelación 64-CAP codificada (las designaciones de punto de código son Z5 ... Z0)



T1529260-98

b) Constelación 128-CAP codificada (las designaciones de punto de código son Z6 ... Z0)

Figura B.3/G.991.1 – Constelaciones de señales con codificación en rejilla

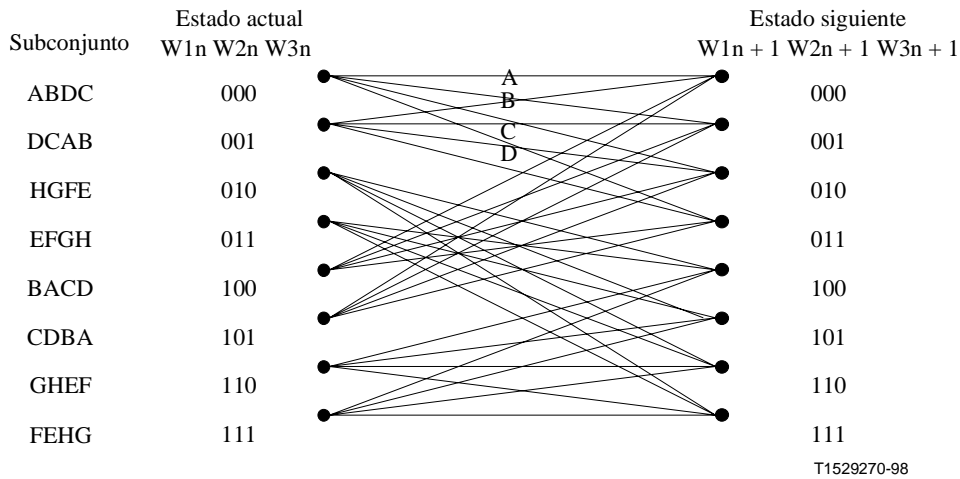


Figura B.4/G.991.1 – Diagrama de rejilla del código de 8 estados 2D

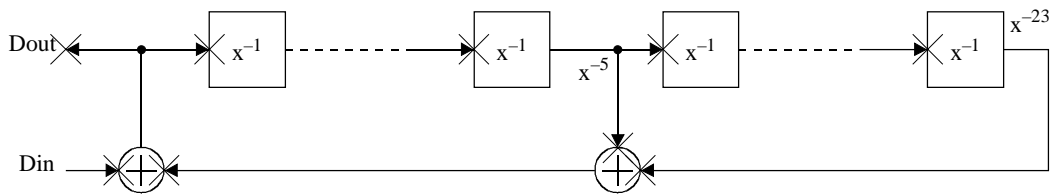
B.5.3.5.2 Método de aleatorización

El aleatorizador/desaleatorizador, incluido en cada transceptor, será diferente en los dos sentidos de transmisión. Los polinomios generadores serán como sigue:

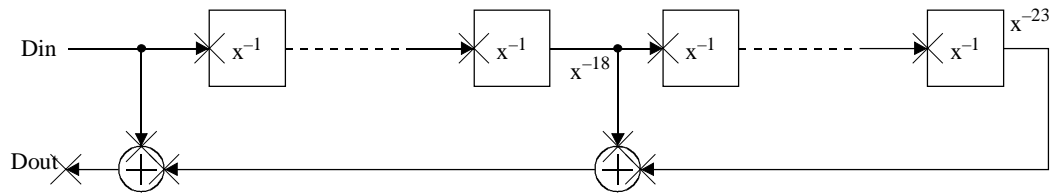
Transceptor en los locales del cliente (NTU) = $1 \oplus x^{-18} \oplus x^{-23}$.

Transceptor de la central (LTU) = $1 \oplus x^{-5} \oplus x^{-23}$.

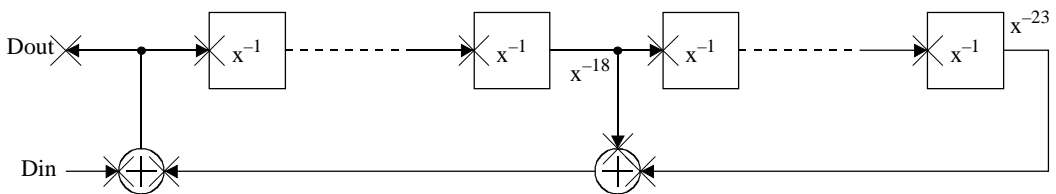
Los aleatorizadores y desaleatorizadores se muestran en la figura B.5 según funcionan durante el arranque: el modo de autosincronización. En el transmisor, el aleatorizador dividirá efectivamente (módulo 2) la secuencia de bits por el polinomio generador. Los coeficientes de los cocientes de esta división, tomados en orden descendente, forman la secuencia de datos que aparece a la salida del aleatorizador de datos. En el receptor, la secuencia de bits recibida será multiplicada (módulo 2) por el polinomio para recuperar el tren de bits original.



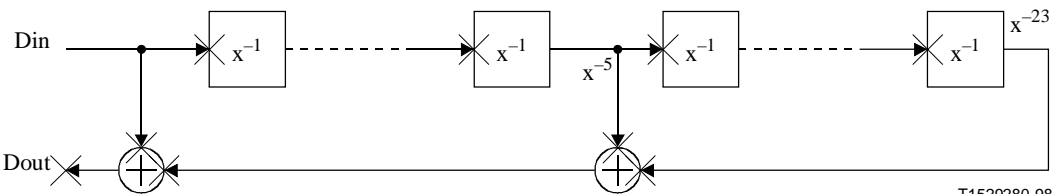
a) Aleatorizador en transmisión de LTU



b) Desaleatorizador en recepción de LTU



c) Aleatorizador en transmisión de NTU



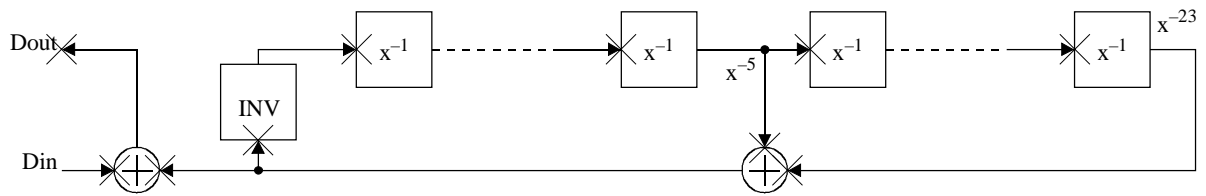
T1529280-98

d) Desaleatorizador en recepción de NTU

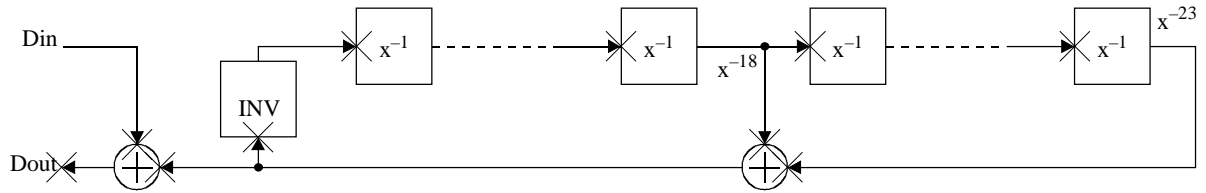
Figura B.5/G.991.1 – Modo arranque del aleatorizador/desaleatorizador HDSL en CAP

Durante la transferencia de datos, los aleatorizadores están bloqueados y la secuencia aleatorizada es añadida (módulo 2) en el transmisor y sustraída (módulo 2) en el receptor como se indica en la figura B.6. Según se explica en B.5.6.5.4, la transferencia del modo de autosincronización al modo bloqueado se produce con los datos de transmisión puestos a todos UNO y la transferencia al modo bloqueado no requiere sincronización de la transferencia en los dos extremos.

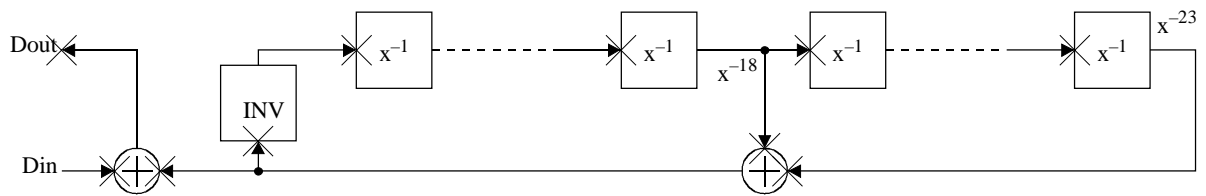
Obsérvese que todos los bits en la trama HDSL, incluidos los bits de tara, de palabra de sincronización y de relleno, están aleatorizados.



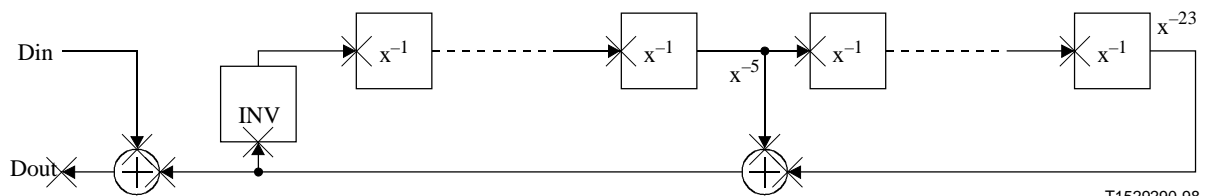
a) Aleatorizador en transmisión de LTU



b) Desaleatorizador en recepción de LTU



c) Aleatorizador en transmisión de NTU



T1529290-98

d) Desaleatorizador en recepción de NTU

Figura B.6/G.991.1 – Aleatorizador/desaleatorizador HDSL con CAP – modo datos

B.5.3.6 Velocidad de símbolo por la línea

La velocidad de símbolo estará comprendida en la gama de:

- Transceptor a 1168 kbit/s: 233,60 kbaudios \pm 110 ppm
- Transceptor a 2320 kbit/s: 386,667 kbaudios \pm 90 ppm.

B.5.4 Estructura de trama

B.5.4.1 Trama núcleo

Véase 5.4.1.

B.5.4.2 Trama HDSL

Esta subcláusula describe la estructura propuesta de la trama HDSL en el formato binario antes de la aleatorización y la codificación. Esta estructura es válida durante el funcionamiento normal después de la sincronización de temporización de símbolos, la alineación de trama y después que todos los coeficientes internos del transceptor están suficientemente estabilizados para permitir el transporte fiable de las señales a través de los sistemas de transceptor HDSL. Salvo para la provisión de bits de relleno y la palabra de sincronización de 14 bits, la trama es igual que la descrita en 5.4.2.

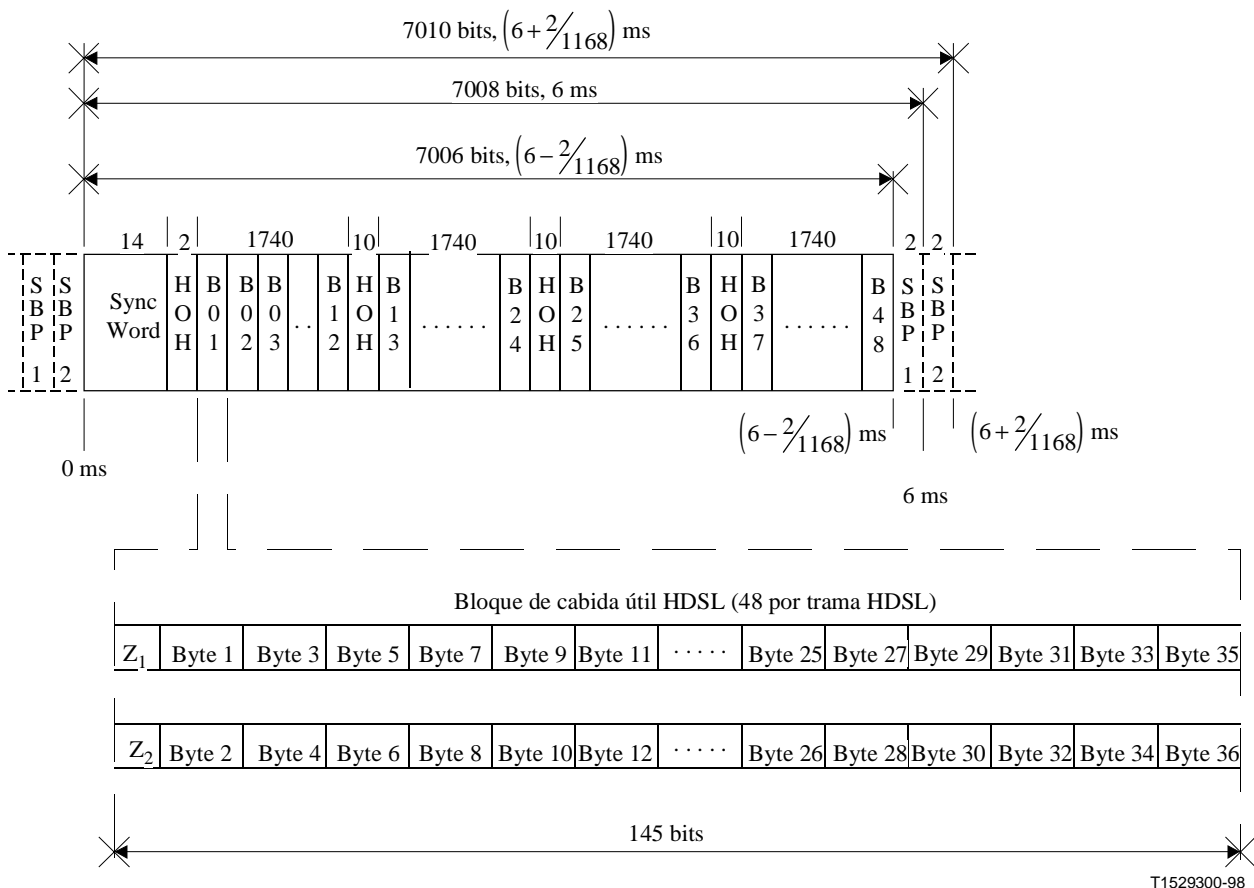
La longitud de trama HDSL nominal es 6 ms.

- La longitud media de la trama HDSL para el sistema de dos pares es 7008 bits en 6 ms. Sin embargo, cada trama contiene 0, 1 ó 2 pares de bits de relleno, lo que da una longitud real de 7006 bits en $6 - \frac{1}{584}$ ms, 7008 bits en 6 ms o 7010 bits en $6 + \frac{1}{584}$ ms.
- La longitud media de la trama HDSL para el sistema de un par es 13 920 bits en 6 ms. Sin embargo, cada trama contiene 0, 1 ó 2 pares de bits de relleno, lo que da una longitud real de 13 918 bits en $6 - \frac{2}{2320}$ ms o 13 922 bits en $6 + \frac{2}{2320}$ ms.
- La asignación de bits en cada trama HDSL en cada sentido de transmisión para todos los pares se muestra en el cuadro B.1 y en el cuadro 4.
- Los sistemas del transceptor HDSL acomodarán cada uno independientemente diferencias en la temporización de bits de los dos sentidos de transmisión, o de los datos de aplicación y el sistema de transceptor HDSL incluyendo ninguno, uno o dos pares de bits de relleno en el extremo de la trama HDSL.
- En la LTU, la velocidad del reloj de las dos tramas HDSL diferentes se derivará de la misma fuente. La colocación de la palabra sincronización, es decir, el comienzo de las tramas HDSL en los diferentes pares estará sincronizada. El retardo diferencial máximo entre el comienzo de las tramas será inferior a un periodo de símbolo, medido en la interfaz de línea de cada transceptor HDSL.
- La inclusión de pares de bits de relleno, si se requiere, para un sistema de dos pares, será idéntica para ambos pares.

B.5.4.2.1 Estructura de trama HDSL

B.5.4.2.1.1 Estructura de trama para el sistema de dos pares

La figura B.7 ilustra la estructura de trama HDSL para sistemas de dos pares, que está compuesta de bits y octetos de alineación de trama y la correspondencia con los octetos de trama núcleo. La trama se subdivide en cuatro grupos. El primer grupo de la trama comienza con la palabra de sincronización de 14 bits seguida por dos bits de tara HDSL y 12 bloques de cabida útil HDSL, cada uno de los cuales contiene 145 bits con un bit de tara Z_{mn} y 18 octetos de la trama núcleo. Los bits Z_{mn} ($m = 1,2$ indica bits en uno de los dos pares; $n = 1 \dots 48$ es el número de ejecución del bloque de cabida útil HDSL en la trama) proporcionan un canal para el que se dispone de 48 bits por trama de cada sistema de transceptor HDSL en una capacidad de 8 kbit/s.



T1529300-98

Símbolo	Nombre, función
B01 a B48	Bloques de cabida útil del sistema HDSL
Byte n, (n = 1 ... 144)	Byte n de la trama núcleo
HOH	Tara HDSL (sw, eoc, crc, ...)
SBP	Par de bits de relleno
Sync Word	Códigos Barker de 7 símbolos, "Barker doble" → 14 bits
Z _n	Bits de tara adicionales (Z)
(n = 1 ... 48)	Número que indica el bloque de cabida útil

Figura B.7/G.991.1 – Estructura de trama del sistema HDSL de dos pares

Los primeros ocho bits Z (Z_{m1} ... Z_{m8}) están reservados para aplicaciones de núcleo y actualmente puestos a UNO.

Los bits Z N.º 9 ... 48 (Z_{m9} ... Z_{m48}) dependen de la aplicación y son transportados transparentemente a través del núcleo. El uso de estos bits deberá describirse en los requisitos específicos de la aplicación. Los bits no utilizados se pondrán a UNO.

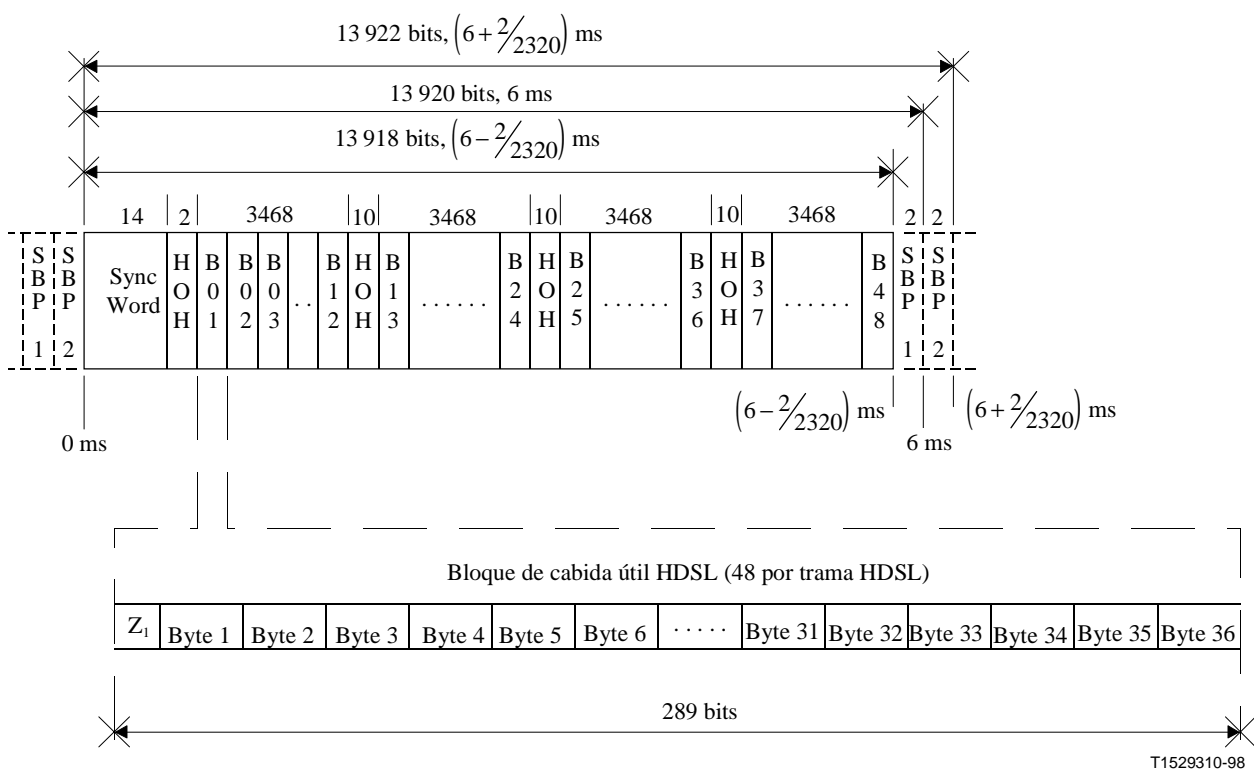
Los tres grupos que siguen al primer grupo tienen una estructura igual. Cada uno contiene 10 bits de tara HDSL y 12 bloques de cabida útil HDSL, como se describe anteriormente. De este modo, una trama contiene una palabra de sincronización, 32 bits de tara HDSL, 48 bits Z y 864 octetos de la trama núcleo.

Al final de la trama se incluye provisión para la posibilidad de 4 bits de relleno. Normalmente se incluye un par de bits de relleno. Este par de bits puede ser suprimido o se puede insertar un par de bits de relleno adicional, dependiendo de la relación de la temporización. El algoritmo para determinar si se añade o se suprimen pares de bits de relleno proporciona una ventana de dos

intervalos unitarios como mínimo (a la velocidad de 2048 kbit/s), en la fase relativa del HDSL y secuencias a 2048 kbit/s, dentro de las cuales los bits de relleno no serán ni añadidos ni suprimidos. La longitud de la trama HDSL es nominalmente 7008 bits o 6 ms (para la frecuencia de reloj HDSL nominal), o 7010 bits, que equivalen a $6 + \frac{2}{1168}$ ms o 7006 bits correspondientes a $6 - \frac{2}{1168}$ ms. El receptor es capaz de evaluar la longitud de trama entrante por la detección de la palabra de sincronización en la siguiente trama y ajustar la demultiplexión de los datos.

B.5.4.2.1.2 Estructura de trama para el sistema de un par

La figura B.8 ilustra la estructura de trama HDSL y muestra la correspondencia con los bytes de trama núcleo. Como en el caso de la estructura de dos pares la trama se subdivide en cuatro grupos. El primer grupo de la trama comienza con la palabra de sincronización de 14 bits seguida por dos bits de tara HDSL y 12 bloques de cabida útil HDSL, cada uno de los cuales contiene 289 bits con un bit de tara Z_n y 36 bytes de la trama núcleo. Los bits Z_n ($n = 1 \dots 48$ es el número de ejecución del bloque de cabida útil HDSL en la trama) proporcionan un canal de tara adicional, para el cual se dispone de 48 bits de cada trama HDSL, una capacidad de 8 kbit/s.



T1529310-98

Símbolo	Nombre, función
B01 a B48	Bloques de cabida útil del sistema HDSL
Byte n	Byte n de la trama núcleo ($n = 1 \dots 144$)
HOH	Tara HDSL (sw, eoc, crc, ...)
SBP	Par de bits de relleno
Sync Word	Códigos Barker de 7 símbolos, "Barker doble" \rightarrow 14 bits
Z_n	Bits de tara adicionales (Z)
($n = 1 \dots 48$)	Indica el número de bloque de cabida útil

Figura B.8/G.991.1 – Estructura de trama del sistema HDSL de un par

Los primeros ocho bits Z ($Z_1 \dots Z_8$) están reservados para aplicaciones de núcleo y actualmente puestos a UNO.

Los bits Z N.º 9 ... 48 ($Z_9 \dots Z_{48}$) dependen de la aplicación y son transportados transparentemente a través del núcleo. El uso de estos bits deberá describirse en los requisitos específicos de la aplicación. Los bits no utilizados se pondrán a UNO.

Los tres grupos que siguen al primer grupo tienen una estructura igual. Cada uno contiene 10 bits de tara HDSL y 12 bloques de cabida útil HDSL, como se describe anteriormente. De este modo, una trama contiene una palabra de sincronización, 32 bits de tara HDSL, 48 bits Z y 1728 bytes de la trama núcleo.

Al final de la trama se incluye provisión para la posibilidad de cuatro bits de relleno. Normalmente se incluye un par de bits de relleno. Este par de bits puede ser suprimido o se puede insertar un par de bits de relleno adicional, dependiendo de la relación de la temporización. El algoritmo para determinar si se añade o se suprimen pares de bits de relleno proporciona una ventana de dos intervalos unitarios como mínimo (a la velocidad de 2048 kbit/s), en la fase relativa del HDSL y secuencias a 2048 kbit/s, dentro de las cuales los bits de relleno no serán ni añadidos ni suprimidos. La longitud de la trama HDSL es nominalmente 13 920 bits o 6 ms (para la frecuencia de reloj HDSL nominal), o 13 922 bits, lo que equivale a $6^{+2/2320}$ ms o 13 918 bits correspondientes a $6^{-2/2320}$ ms. El receptor es capaz de evaluar la longitud de trama entrante por la detección de la palabra de sincronización en la siguiente trama y ajustar la demultiplexión de los datos.

B.5.4.2.2 Asignaciones de bits de trama HDSL

El cuadro B.1 y el cuadro 2 presentan las secuencias de bits de las tramas HDSL antes de la aleatorización en el lado transmisión y después de la desaleatorización en el lado recepción. Aunque las estructuras de trama son idénticas en ambos sentidos de transmisión, las asignaciones funcionales de los bits en el sentido LTU a NTU o NTU a LTU son diferentes. Los bits no utilizados se ponen a UNO. Por ejemplo, los bits de estado de alimentación de la NTU propuestos se definen solamente en la trama transmitida hacia la LTU y las correspondientes posiciones de bits en el sentido inverso no tienen asignación. Las asignaciones de bits son idénticas para cada par. Las asignaciones de bits en el cuadro B.1 son casi iguales que las que figuran en el cuadro 4 y son aplicables la mayor parte de las descripciones de bits de 5.4.2.2.

Cuadro B.1/G.991.1 – Estructura de trama del sistema HDSL de dos pares

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
0 ms	1-14	1-14	SW 1-14	Palabra de sincronización	Código Barker doble
	15	15	losd	Pérdida de la señal de entrada en la interfaz de aplicación del extremo distante	
	16	16	febe	Error de bloque distante	
	17-1756	–	B01-B12	Bloques de cabida útil 1-12	Cabida útil HDSL incluidos Z_{m1} - Z_{m12}
	1757	17	eoc01	Dirección eoc	
	1758	18	eoc02	Dirección eoc	
	1759	19	eoc03	Datos eoc/código operacional	
	1760	20	eoc04	Byte par/impar eoc	
	1761	21	crc 1	Verificación por redundancia cíclica	CRC-6
	1762	22	crc 2	Verificación por redundancia cíclica	CRC-6
	1763	23	ps1	Bit de estado de potencia de NTU 1	Sólo NTU → LTU
	1764	24	ps2	Bit de estado de potencia de NTU 2	Sólo NTU → LTU
	1765	25	bpv	Violación bipolar	
	1766	26	eoc05	eoc no especificado	
	1767-3506	–	B13-B24	Bloques de cabida útil 13-24	Cabida útil HDSL incluidos Z_{m13} - Z_{m24}
	3507	27	eoc06	Bit de mensaje eoc 1	
	3508	28	eoc07	Bit de mensaje eoc 2	
	3509	29	eoc08	Bit de mensaje eoc 3	
	3510	30	eoc09	Bit de mensaje eoc 4	
	3511	31	crc3	Verificación por redundancia cíclica	CRC-6
	3512	32	crc4	Verificación por redundancia cíclica	CRC-6
	3513	33	hrp	Regenerador presente	LTU ← REG → NTU
	3514	34	rrbe	Error bloque distante regenerador	LTU ← REG → NTU
	3515	35	rcbe	Error bloque central regenerador	LTU ← REG → NTU
	3516	36	repa	Alarma de regenerador	
	3517-5256	–	B25-B36	Bloques de cabida útil 25-36	Cabida útil HDSL incluidos Z_{m25} - Z_{m36}
	5257	37	eoc10	Bit de mensaje eoc 5	
	5258	38	eoc11	Bit de mensaje eoc 6	

Cuadro B.1/G.991.1 – Estructura de trama del sistema HDSL de dos pares (fin)

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
	5259	39	eoc12	Bit de mensaje eoc 7	
	5260	40	eoc13	Bit de mensaje eoc 8	
	5261	41	crc5	Verificación por redundancia cíclica	CRC-6
	5262	42	crc6	Verificación por redundancia cíclica	CRC-6
	5263	43	rta	Alarma de terminal distante	Sólo NTU → LTU
	5264	44	indc/indr	Preparado para recibir	indc=LTU → NTU indr=NTU → LTU
	5265	45	uib	Bit indicador no especificado	
	5266	46	uib	Bit indicador no especificado	
$6 - \frac{2}{1168}$ ms	5267-7006	–	B37-B48	Bloques de cabida útil 37-48	Cabida útil HDSL incluidos Z_{m37} - Z_{m48}
	7007	47	stb1a	Bit de relleno 1a	Trama de relleno
6 ms nominal	7008	48	stb1b	Bit de relleno 1b	Trama de relleno
	7009	49	stb2a	Bit de relleno 2a	Trama de relleno
$6 + \frac{2}{1168}$ ms	7010	50	stb2b	Bit de relleno 2b	Trama de relleno

Cuadro B.2/G.991.1 – Estructura de trama del sistema HDSL de un par

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
0 ms	1-14	1-14	SW 1-14	Palabra de sincronización	Código Barker doble
	15	15	losd	Pérdida de la señal de entrada en la interfaz de aplicación del extremo distante	
	16	16	febe	Error de bloque distante	
	17-3484	–	B01-B12	Bloques de cabida útil 1-12	Cabida útil HDSL incluidos Z_{m1} - Z_{m12}
	3485	17	eoc01	Dirección eoc	
	3486	18	eoc02	Dirección eoc	
	3487	19	eoc03	Datos eoc/código operacional	
	3488	20	eoc04	Byte par/impar eoc	
	3489	21	crc 1	Verificación por redundancia cíclica	CRC-6
	3490	22	crc 2	Verificación por redundancia cíclica	CRC-6
	3491	23	ps1	Bit de estado de potencia de NTU 1	Sólo NTU → LTU
	3492	24	ps2	Bit de estado de potencia de NTU 2	Sólo NTU → LTU

Cuadro B.2/G.991.1 – Estructura de trama del sistema HDSL de un par (*fin*)

Tiempo	Bit de trama #	Bit HOH #	Nombre abreviado	Nombre completo	Notas
	3493	25	bvp	Violación bipolar	
	3494	26	eoc05	eoc no especificado	
	3495-6962	–	B13-B24	Bloques de cabida útil 13-24	Cabida útil HDSL incluidos Z _{m13} -Z _{m24}
	6963	27	eoc06	Bit de mensaje eoc 1	
	6964	28	eoc07	Bit de mensaje eoc 2	
	6965	29	eoc08	Bit de mensaje eoc 3	
	6966	30	eoc09	Bit de mensaje eoc 4	
	6967	31	crc3	Verificación por redundancia cíclica	CRC-6
	6968	32	crc4	Verificación por redundancia cíclica	CRC-6
	6969	33	hrp	Regenerador presente	LTU ← REG → NTU
	6970	34	rrbe	Error de bloque distante de regenerador	LTU ← REG → NTU
	6971	35	rcbe	Error de bloque central de regenerador	LTU ←REG → NTU
	6972	36	repa	Alarma de regenerador	
	6973-10 440	–	B25-B36	Bloques de cabida útil 25-36	Cabida útil HDSL incluidos Z _{m25} -Z _{m36}
	10 441	37	eoc10	Bit de mensaje eoc 5	
	10 442	38	eoc11	Bit de mensaje eoc 6	
	10 443	39	eoc12	Bit de mensaje eoc 7	
	10 444	40	eoc13	Bit de mensaje eoc 8	
	10 445	41	crc5	Verificación por redundancia cíclica	CRC-6
	10 446	42	crc6	Verificación por redundancia cíclica	CRC-6
	10 447	43	rta	Alarma de terminal distante	Sólo NTU → LTU
	10 448	44	indc/indr	Preparado para recibir	indc=LTU → NTU indr=NTU → LTU
	10 449	45	uib	Bit indicador no especificado	
	10 450	46	uib	Bit indicador no especificado	
$6 - \frac{2}{2320}$ ms	10 451-13 918	–	B37-B48	Bloques de cabida útil 37-48	Cabida útil HDSL incluidos Z _{m37} -Z _{m48}
	13 919	47	stb1a	Bit de relleno 1a	Trama de relleno
6 ms nominal	13 920	48	stb1b	Bit de relleno 1b	Trama de relleno
	13 921	49	stb2a	Bit de relleno 2a	Trama de relleno
$6 + \frac{2}{2320}$ ms	13 922	50	stb2b	Bit de relleno 2b	Trama de relleno

A continuación se describen brevemente los bits de tara definidos actualmente que difieren de los definidos en 5.4.2.2:

stb (par de bit de relleno; stb_{1a}, stb_{1b} y stb_{2a}, stb_{2b})

Estos bits se utilizan siempre en pares, lo que significa que se insertan cero, dos (stb_{1a}, 1b) o cuatro (stb_{1a}, 1b y stb_{2a}, 2b) bits de relleno, dependiendo de la relación de la fase del tren de bits de entrada y del reloj de bits sincronizado con el transceptor. Debe haber una gama de fase relativa de ± 2 intervalos de bits durante los cuales se transmiten dos bits de relleno (stb_{1a}, 1b).

B.5.5 Canal de operaciones insertadas HDSL (eoc)

Véase 5.5. La única diferencia con respecto a la descripción de 5.5 es la utilización del término "calidad de la señal" (SQ, *signal quality*) en este anexo en vez de "margen de ruido", véase 5.5.7. SQ describe más exactamente la medición en cuestión.

B.5.5.1 Calidad de la señal

Los requisitos de esta subcláusula son iguales a los de 5.5.7, salvo que aquí la medición se denomina calidad de la señal (SQ). La finalidad de la SQ es igual que la del margen de ruido de 5.5.7.

B.5.6 Procedimiento de arranque

B.5.6.1 Generalidades

B.5.6.1.1 Arranque

Véase 5.6.1.1.

B.5.6.1.2 Activación de pares de transceptores HDSL

Véase 5.6.1.2.

B.5.6.1.3 Transparencia

Antes de completar la activación, la transmisión no es transparente, las señales que están presentes en las interfaces de línea de los transceptores HDSL son esquemas de arranque especiales generados por dichos transceptores, cada uno de los cuales proporcionará la transmisión transparente de datos a la función núcleo después de terminar el procedimiento de activación. La señal de salida de los receptores que no han pasado aún al estado Rx activo, definido en B.5.6.7.1 y B.5.6.7.2, se pondrán a todos UNO.

El estado operacional es determinado por la aplicación.

NOTA – Los transceptores en un REG no son totalmente transparentes en la medida en que algunos bits HOH serán sobrescritos.

B.5.6.1.4 Calidad de señal (SQ)

La calidad de señal se estima en los receptores de LTU, NTU y REG (si se proporciona). Este valor se utiliza para estimar la BER de los datos recibidos. Tiene en cuenta la relación señal/interferencia (SIR, *signal to interference ratio*), donde la interferencia incluye ruido y eco y distorsión residuales.

SQ tiene el mismo significado que el "margen de ruido", definido 5.6.1.4.

B.5.6.2 Señales de control y de estado

Véase 5.6.2 para las definiciones de las señales de control y de estado virtuales que participan en el procedimiento de activación del bucle. Las diferencias con respecto a estas definiciones son las siguientes:

- Para LOSW véase la figura B.20.
- Para INDC e INDR, el término margen de ruido debe ser sustituido por calidad de señal.

B.5.6.3 Señales transmitidas

A continuación se describen las señales transmitidas durante la activación del bucle.

B.5.6.3.1 En silencio

Durante este estado no se transmite ninguna señal a la línea.

B.5.6.3.2 Señal S0

La señal S0 es utilizada por la LTU para una secuencia de aviso ("despertador") y sello de hora. Es utilizada por los transceptores de la NTU para indicar que el transceptor de la NTU ha detectado S0 y está preparado para el arranque. S0 transmitida desde la LTU se denomina CS0 y RS0 desde la NTU. CS0 y RS0 tienen 3150 símbolos. S0 es una secuencia de ruido aleatorio, en fase, de 2 puntos. La secuencia utiliza el polinomio generador $1 \oplus x^{-5} \oplus x^{-6}$ con los bits [0, 1, 2, 3, 4, 5] = 000001; es decir, la secuencia es iniciada con todas las etapas del generador de secuencias pseudoaleatorias puestas a CERO, salvo la etapa más significativa que se pone a UNO. El generador de secuencia es activado con todos UNOS. La secuencia se transmite a la velocidad de símbolos correspondiente utilizada en el modo datos (233,60 kbaudios para transceptores a 1168 kbit/s y 386,667 kbaudios para transceptores a 2320 kbit/s). La correspondencia de bit a símbolo para S0 se indica en el cuadro B.3.

Cuadro B.3/G.991.1 – Correspondencia en fase de bit a símbolo de S0

Bit	Símbolo
0	-A
1	+A

NOTA – A es la amplitud correspondiente a la potencia de transmisión requerida (véanse B.5.6.5.1 y B.5.8.4.1).

B.5.6.3.3 Señal S1

La señal S1 es una señal 64-CAP no codificada transmitida con toda la potencia. Utiliza el polinomio generador $1 \oplus x^{-5} \oplus x^{-23}$ y en el sentido de la LTU a la NTU se denomina CS1. Utiliza el polinomio generador $1 \oplus x^{-18} \oplus x^{-23}$ y en el sentido de la NTU a la LTU se denomina RS1. Los polinomios generadores se aplican utilizando el modo de aleatorizador de autosincronización ilustrado en la figura B.6 con la entrada puesta a todos UNOS. En la figura B.1 se muestra la constelación de señales CAP no codificadas.

B.5.6.3.4 Señal S2

La señal S2 es una señal 64-CAP codificada transmitida con toda la potencia (véase B.5.8.4.1). Utiliza el polinomio generador $1 \oplus x^{-5} \oplus x^{-23}$ y en el sentido de la LTU a la NTU se denomina CS2. Utiliza el polinomio generador $1 \oplus x^{-18} \oplus x^{-23}$ y en el sentido de la NTU a la LTU se denomina RS2.

Los polinomios generadores se aplican utilizando el modo de aleatorizador de autosincronización ilustrado en la figura B.5 con la entrada puesta a todos UNOS. En la figura B.3 se muestra la constelación de señales CAP codificadas.

B.5.6.3.5 Señal S3

La señal S3 es una señal 64-CAP no codificada que incluye alineación de trama transmitida con toda la potencia. Utiliza el polinomio generador $1 \oplus x^{-5} \oplus x^{-23}$ y en el sentido de la LTU a la NTU se denomina CS3. Utiliza el polinomio generador $1 \oplus x^{-18} \oplus x^{-23}$ y en el sentido de la NTU a la LTU se denomina RS3. Los polinomios generadores se aplican utilizando el modo de aleatorizador bloqueado ilustrado en la figura B.6.

B.5.6.4 Temporizadores

Los siguientes temporizadores participan en el procedimiento de activación de bucle del transceptor HDSL. Los valores de temporizador se indican en el cuadro B.4. El periodo de la secuencia de activación de bucle se muestra en la figura B.9.

Cuadro B.4/G.991.1 – Valores de temporizador para el arranque

Sistema	Límite inferior (T)		Número de temporizador		Límite superior (T)	LTU/NTU
1P y 2P	2 250	<	T1	<	3 200	NTU y NTU
2P	8 000	<	T2			LTU
1P y 2P	4 000	<	T3	<	6 000	NTU
1P y 2P			T4	<	500	LTU
1P y 2P	1 000	<	T5			NTU
1P y 2P			T6	<	500	NTU
1P y 2P			T7	<	1 000	NTU
1P	35 000	<	T8	<	36 000	LTU
2P	27 000	<	T8	<	28 000	LTU
1P y 2P	575 000	<	T9	<	585 000	LTU
1P y 2P			T10	<	1 000	NTU
1P y 2P	240 000	<	T11	<	250 000	LTU
1P y 2P	240 000	<	T12		250 000	NTU
1P y 2P			T-Act	<	$2,5 \times 10^6$ (2P, 10,7 s y 1P, 6,5 s)	LTU y NTU

NOTA – Para transceptores de 1168 kbit/s (2P), $T = 1$ dividido por (1168 kbit/s dividido por 5 bit/símbolos) = 4,281 μ s/símbolos y, para transceptores de 2320 kbit/s (2P), $T = 1$ dividido por (2320 kbit/s dividido por 6 bit/símbolos) = 2,5862 μ s/símbolos.

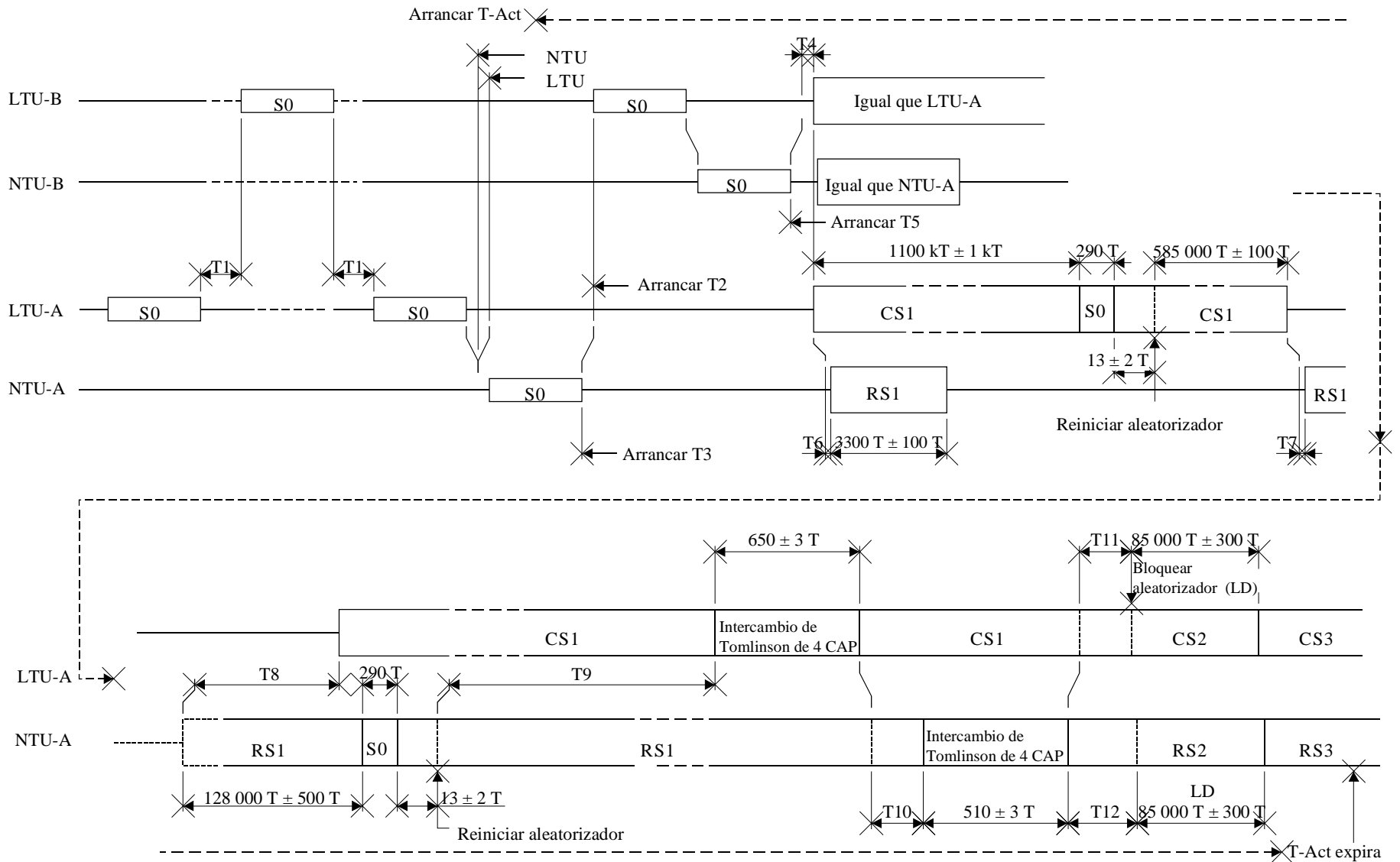


Figura B.9/G.991.1 – Secuencias de activación de transceptores HDSL en CAP modo de dos canales

B.5.6.4.1 T1

T1 es el tiempo que un transceptor LTU espera, después de la transmisión de CS0 la recepción de RS0 del transceptor correspondiente en una NTU, antes, para un transceptor de dos pares, inicia la transmisión de CS0 al transceptor de la NTU en el segundo canal y, para un transceptor de un par, retransmite CS0.

B.5.6.4.2 T2

T2 es el tiempo que una LTU de dos pares espera, antes de volver al modo de funcionamiento de un par, para una respuesta "aviso recibido" de RS0 del transceptor en la NTU después que ha enviado la señal de aviso CS0 al transceptor, cuando ha recibido previamente la respuesta "aviso recibido" de RS0 del otro transceptor en la NTU (véase la figura B.9). Obsérvese que no vuelve al modo de funcionamiento de un par a menos que este modo de funcionamiento esté habilitado.

B.5.6.4.3 T3

T3 es el tiempo que una NTU de dos pares espera, antes de volver a la preparación para el modo de funcionamiento de un par, una señal de aviso CS0 a un transceptor después que ha enviado una señal "aviso recibido" de RS0 de su otro transceptor. Obsérvese que el modo de funcionamiento de un par no se establece a menos que este modo de funcionamiento esté habilitado en la LTU.

B.5.6.4.4 T4

T4 es el periodo máximo que una LTU espera, después de recibir RS0 de la NTU indicando que ha sido avisada, antes de iniciar la transmisión de CS1. [Obsérvese que en el funcionamiento normal de canal doble, el temporizador se aplica después que ambos transceptores en la NTU han enviado RS0, pero en el funcionamiento con un solo canal (modo repliegue), el temporizador se aplica después que el transceptor en el canal de interés ha enviado RS0.]

B.5.6.4.5 T5

T5 es el tiempo que una NTU espera para detectar CS1, según proceda, después de transmitir RS0, antes de volver al modo de aviso inicial. Para un sistema de dos pares, T5 es arrancado solamente después de transmitir RS0 en respuesta a CS0 en el segundo canal que se ha de avisar.

B.5.6.4.6 T6

T6 es el periodo máximo que un transceptor en una NTU requiere para detectar CS1 e iniciar la transmisión de RS1 cuando pasa por primera vez al estado avisado.

B.5.6.4.7 T7

T7 es el periodo máximo que una NTU envía silencio después que detecta el fin de la secuencia de referencia ideal CS1.

B.5.6.4.8 T8

T8 es el tiempo durante el cual un transceptor de la LTU envía silencio después de terminar su transmisión de la secuencia de referencia ideal y su detección de RS1 del transceptor de la NTU antes de iniciar la transmisión de CS1. El transceptor de la NTU acondiciona su compensador de eco durante este intervalo.

B.5.6.4.9 T9

T9 es el tiempo durante el cual un transceptor en la LTU transmite CS1 después que detecta la señal de sello de hora RS0 del transceptor en la NTU antes de iniciar el intercambio de coeficientes de Tomlinson.

B.5.6.4.10 T10

T10 es el periodo máximo que un transceptor NTU puede demorar después de recibir los coeficientes de Tomlinson del transceptor de la LTU antes de iniciar la transmisión de los coeficientes de Tomlinson al transceptor de la LTU.

B.5.6.4.11 T11

T11 es el tiempo que un transceptor LTU demorará después de recibir los coeficientes de Tomlinson del transceptor de la NTU antes de que pueda bloquear su desaleatorizador.

B.5.6.4.12 T12

T12 es el tiempo que un transceptor NTU demorará después de completar la transmisión de sus coeficientes de Tomlinson antes de que pueda bloquear su desaleatorizador.

B.5.6.4.13 T-Act

El temporizador de activación para los transceptores HDSL (T-Act) es el periodo de tiempo en el cual el procedimiento de activación de bucle en el transceptor HDSL de la LTU o el transceptor HDSL de la NTU debe haber terminado satisfactoriamente, a partir del instante en que el transceptor en la NTU comienza a transmitir la señal S1. En la NTU, T-Act comienza cuando se inicia la transmisión de RS1 y, en la LTU, cuando se detecta RS1.

B.5.6.4.14 Valores de temporizador

Los valores de temporizador (en intervalos de símbolos, T) se indican en el cuadro B.4.

B.5.6.5 Activación del transceptor HDSL

En esta subcláusula se describe el procedimiento de arranque del transceptor HDSL con CAP. La secuencia de arranque completa (para el modo de canal doble) se muestra en la figura B.9.

B.5.6.5.1 Aviso

B.5.6.5.1.1 Secuencia de aviso del sistema de dos pares

B.5.6.5.1.1.1 Aviso en el modo de canal doble normal

La secuencia de aviso ("despertador") para los canales A y B se muestra en la figura B.10.

El aviso es iniciado por el transceptor HDSL en la LTU que transmite la secuencia CS0 por el canal A para avisar al correspondiente transceptor en la NTU. El transceptor HDSL en la LTU transmite silencio y supervisa una respuesta de la NTU. Al detectar la secuencia CS0, el transceptor HDSL de la NTU responde transmitiendo la secuencia (RS0). Después de recibir RS0 por el canal A, la LTU transmite CS0 por el canal B. La recepción de la secuencia RS0 del transceptor de la NTU por el canal B indica que la NTU ha sido avisada y el procedimiento de arranque continúa. Después de la transmisión de CS0 por el canal B, la NTU arranca el temporizador T5 y espera la recepción de CS1 de la LTU por ambos canales.

Como se muestra en la figura B.10, si no se recibe respuesta de la NTU a la transmisión de una secuencia CS0 durante un periodo de T1 símbolos, el transceptor de la LTU repite la transmisión de la secuencia CS0 por el otro canal en un intento de avisar al transceptor NTU asociado. El transceptor de la LTU transmite alternativamente la secuencia CS0 y silencio, interrogando primero al canal A y después al canal B, hasta que se reciban respuestas de ambos transceptores de la NTU.

Si se recibe una respuesta de uno de los transceptores de la NTU, la LTU continúa transmitiendo alternativamente la secuencia CS0 y silencio al transceptor por el otro canal hasta que responde o T-Act expira. La LTU continúa como se describe en B.5.6.7.2. Se puede habilitar entonces el modo de un canal para el canal que respondió y el aviso continuaría como se describe en B.5.6.5.1.1.2.

Obsérvese que, como se explica en B.5.6.7, el aviso por la LTU es iniciado solamente si ACTREQ es igual a UNO.

Cuando la NTU completa la transmisión de la secuencia "aviso recibido" de RS0 del primer transceptor avisado, arranca el temporizador T3. Si la secuencia S0 de aviso es recibida de la LTU por el segundo transceptor de la NTU antes de que expire el temporizador, la NTU continúa el proceso de aviso para el modo de dos canales. La alternativa se describe en B.5.6.5.1.1.2.

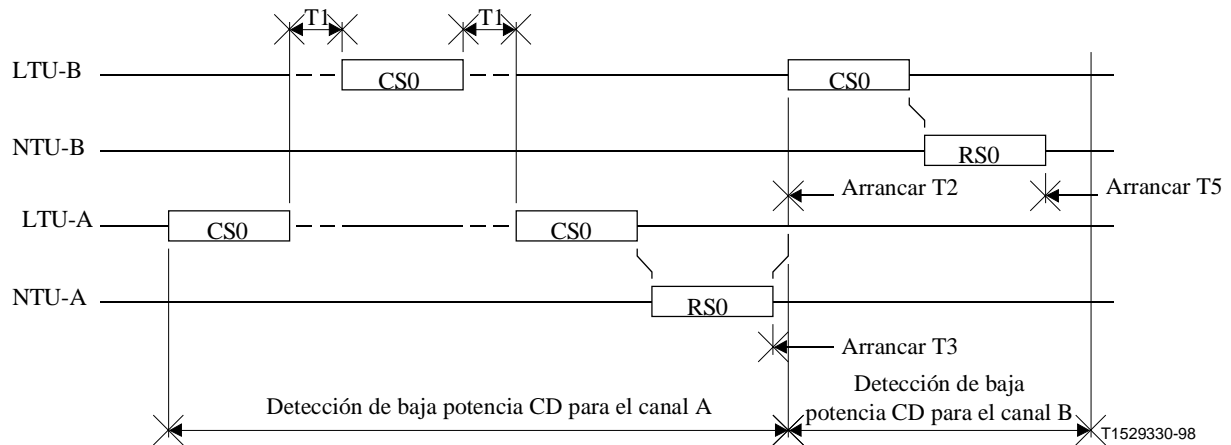


Figura B.10/G.991.1 – Secuencia de aviso para ambos canales de un transceptor HDSL de dos pares

Tras recibir una respuesta RS0, la LTU enviará la correspondiente interrogación CS0 por el otro canal, como se describe anteriormente.

La LTU interroga continuamente a los transceptores de la NTU hasta que se recibe una respuesta RS0 por ambos canales o T-Act expira.

La potencia de las secuencias S0 de la LTU y la NTU será $-1,5 \text{ dBm} \pm 1 \text{ dB}$ o 15 dB nominalmente por debajo de la potencia de transmisión alta especificada en B.5.8.4.1.

B.5.6.5.1.1.2 Aviso en el modo de un canal

En el modo de un canal de un sistema de dos pares, el transceptor de la LTU por el canal que se ha de activar transmite alternativamente la secuencia CS0 y silencio hasta que recibe una respuesta del transceptor correspondiente de la NTU. La secuencia se muestra en la figura B.11.

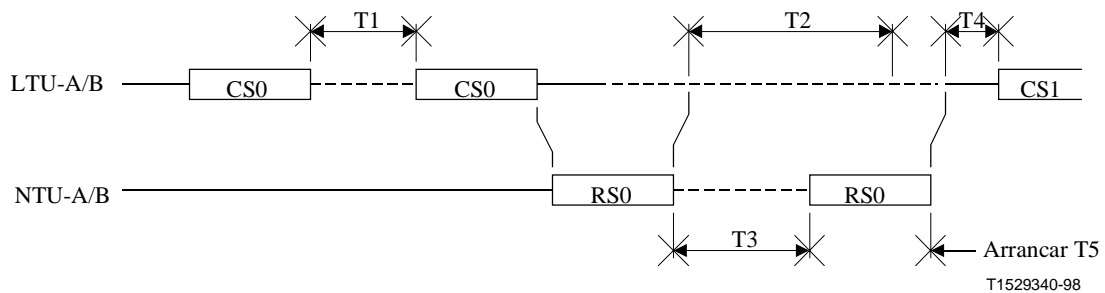


Figura B.11/G.991.1 – Secuencia de aviso para el modo de un canal

Después que la NTU termina la transmisión de la respuesta "aviso recibido" RS0, arranca el temporizador T3. Si el segundo transceptor de la NTU no recibe ninguna señal de aviso CS0 antes de que este temporizador expire, la NTU vuelve a activar el modo de un solo canal y transmite RS0 otra vez. De esta manera, la NTU adopta automáticamente el modo de un canal cuando este modo está habilitado en la LTU. Obsérvese que la activación se completa solamente si la LTU continúa el proceso transmitiendo CS1.

Cuando la LTU recibe una respuesta "aviso recibido" RS0 del transceptor de la NTU, arranca un temporizador T2. Si la segunda RS0 es recibida antes de que expire T2 y la LTU desea activar el canal en el modo de un solo canal, continúa el proceso de activación como se indica en la figura B.11. Retarda el inicio de CS1 por el canal hasta recibir T4 intervalos unitarios después que se recibe la segunda RS0. Si la segunda RS0 no se recibe antes de que expire el temporizador T2, puede iniciar una segunda tentativa de activar el canal transmitiendo CS0.

La LTU activará el canal A o el B si está habilitado el modo de funcionamiento de un canal.

B.5.6.5.1.2 Secuencia de aviso para transceptores de un par

La secuencia de aviso para transceptores de un par es esencialmente igual que para transceptores de dos pares en el modo de un canal. La secuencia se muestra en la figura B.12. El transceptor de la LTU transmite alternativamente la secuencia CS0 y silencio hasta que recibe una respuesta del correspondiente transceptor de la NTU.

Después que la NTU termina la transmisión de la respuesta "aviso recibido" RS0, arranca el temporizador T5 y espera CS1 de la LTU. Al recibir RS0 de la NTU, la LTU transmite CS1.

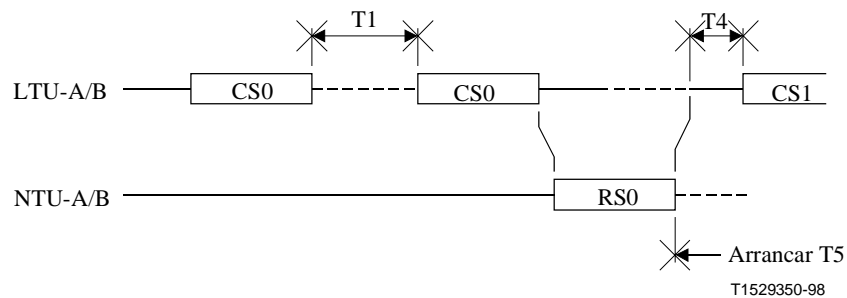


Figura B.12/G.991.1 – Secuencia de aviso para un transceptor de un par

B.5.6.5.2 Selección de modo de potencia de transmisión

Durante el aviso, los transceptores de la LTU y la NTU miden el nivel recibido de las secuencias S0 y eligen el modo de alta potencia (HP, *high power*) o de baja potencia (LP, *low power*) de transmisión, que se especifica en el cuadro B.5 (véase también B.5.8.4.1). (Obsérvese que el uso de potencia de transmisión más baja por líneas cortas reduce la gama lineal requerida del receptor.) Los modos de potencia de transmisión elegidos se mantienen durante la activación y después de ésta y son la "potencia completa" para la instalación. Como se describe en B.5.6.5.6, los receptores son informados de los modos de potencia de los transmisores del extremo distante durante el intercambio de coeficientes de Tomlinson.

Cuadro B.5/G.991.1 – Criterios de selección del modo de potencia de transmisión

Modo de potencia	Pérdida de línea para S0 en dB
HP	> 9
HP o LP	6 a 9
LP	< 6

B.5.6.5.3 Acondicionamiento de la unidad frontal

El acondicionamiento de la unidad frontal se inicia después de la compleción satisfactoria del proceso de aviso. La finalidad primaria de la fase de acondicionamiento es alinear cualquier función de control automático de ganancia en el receptor que está delante de la función de conversión A/D. Esta porción de la secuencia de arranque se muestra en la figura B.13.

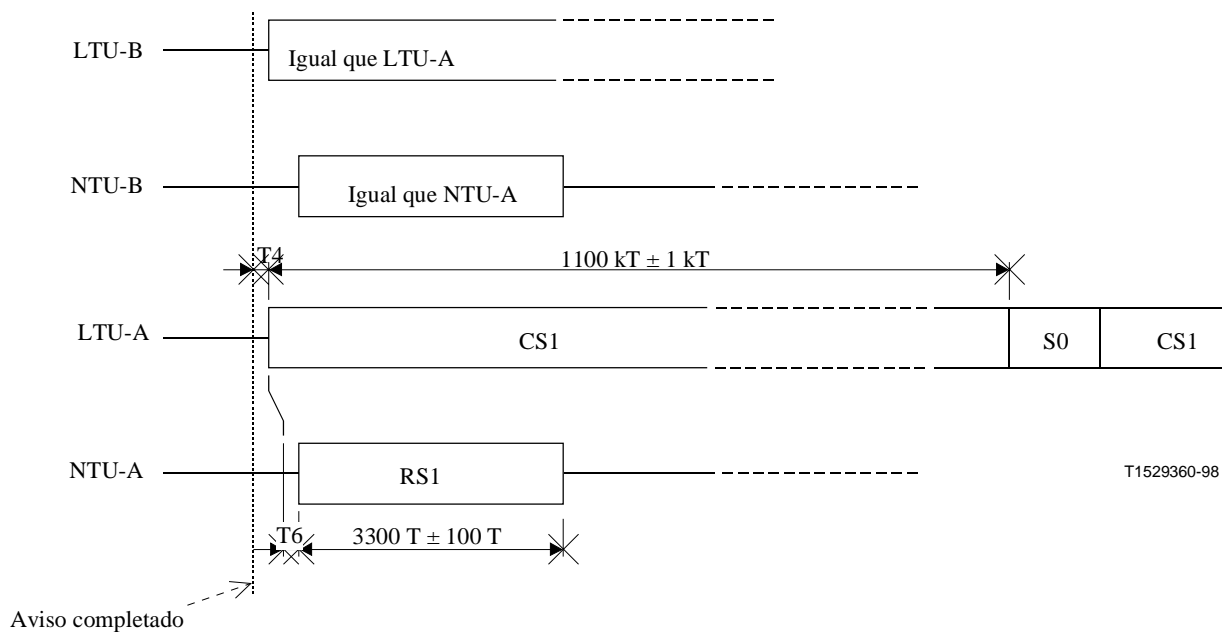


Figura B.13/G.991.1 – Secuencia de arranque – Acondicionamiento de la unidad analógica

Los transceptores de la LTU comienzan a transmitir CS1 dentro de T4 símbolos después que se completa la indicación de aviso RS0 de la NTU. La transmisión continúa durante un periodo de $1100 kT \pm 1 kT$. Al recibir esta señal, los transceptores de la NTU inician la transmisión de RS1 durante un periodo de $3300 T \pm 100 T$. La NTU debe detectar e iniciar la transmisión de RS1 en un intervalo de T6 símbolos. Durante el periodo que un transceptor está transmitiendo y recibiendo señales, el control automático de ganancia de su unidad es acondicionado.

B.5.6.5.4 Recuperación de temporización, compensador de eco y acondicionamiento del ecualizador

Esta porción de la secuencia de arranque se muestra en la figura B.14. Después que un transceptor de la NTU detiene la transmisión de RS1, inicia la recuperación de temporización a partir de la señal CS1 recibida del transceptor de la LTU y éste inicia el acondicionamiento de su compensador de eco.

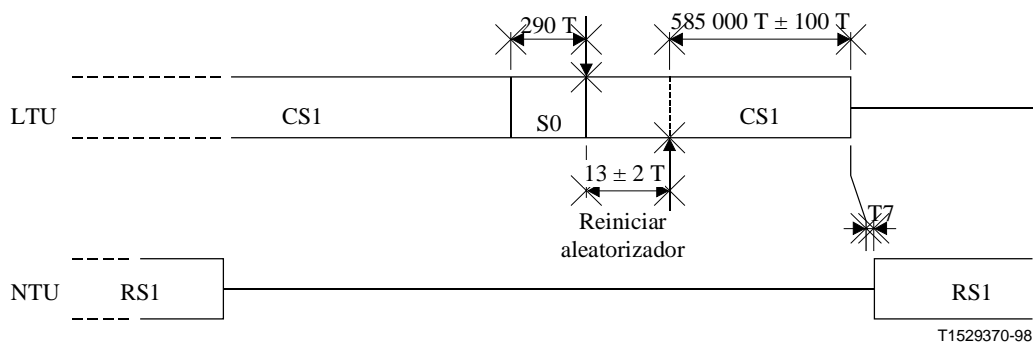


Figura B.14/G.991.1 – Acondicionamiento de la secuencia de referencia ideal de la NTU

Después de la transmisión de CS1, cada transceptor de la LTU transmite CS0 (con potencia completa) como una señal de sello de hora durante 290 símbolos para señalar el comienzo de la secuencia de referencia ideal. Esto avisa a los transceptores de la NTU asociados que se va a transmitir una secuencia de referencia ideal. La referencia ideal es iniciada reponiendo el aleatorizador 13 ± 1 símbolos después de completada CS0. (Obsérvese que el inicio de CS1 puede ser retardado hasta que es iniciada la señal de referencia ideal o puede ser iniciada inmediatamente después de la compleción de CS0 como se muestra en las figuras.) La secuencia de referencia ideal es CS1 sincronizada con el reloj de símbolos de una manera definida, proporcionando así una secuencia pseudoaleatoria definida de símbolos. La secuencia CS1 de referencia ideal es iniciada cuando el generador es alimentado con bits $[0, 1, 2, 3, -, 23] = 0000-0$; es decir, la secuencia es iniciada con todas las etapas del generador de secuencias pseudoaleatorias puestas a CERO. El generador es activado con todos UNOS. La secuencia comienza con un símbolo y la secuencia de sello de hora identifica este punto de partida en el receptor. La secuencia continúa durante un periodo de $585\,000 \pm 100$ símbolos.

Al recibir la secuencia de referencia ideal, los transceptores de la NTU inician el acondicionamiento de su ecualizador. Obsérvese que el receptor conoce la secuencia transmitida y la sincronización de la secuencia con su reloj de símbolos, por lo que conoce el punto en la constelación 64-CAP de cada símbolo recibido.

Después que el transceptor de la LTU completa la transmisión de CS1, el transceptor de la NTU transmite RS1 (pero no como una referencia ideal) durante un periodo de $128\,000 \pm 500$ símbolos. El transceptor de la LTU está silencioso durante un periodo de T8 intervalos de símbolos. Durante este periodo, mientras el transceptor de la NTU está transmitiendo en ausencia de una señal recibida, la NTU acondiciona su compensador de eco. Esta porción de la secuencia de arranque se muestra en la figura B.15. Como se muestra en dicha figura, el transceptor LTU inicia la transmisión de CS1 después de un intervalo de silencio T8.

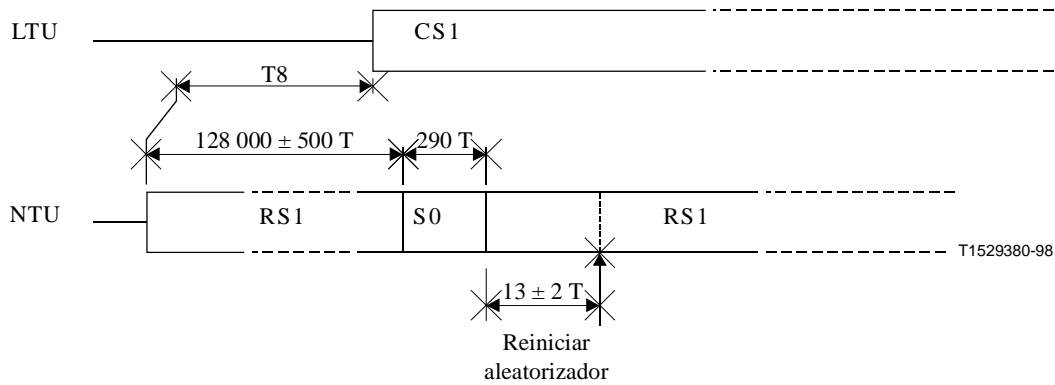


Figura B.15/G.991.1 – Acondicionamiento de la secuencia de referencia ideal de la LTU

Una vez que el transceptor de la NTU ha completado la transmisión de RS1, transmite S0, durante un periodo de 290 símbolos con potencia completa, como una señal de sello de hora, para señalar el comienzo de la transmisión de la secuencia de referencia ideal por el transceptor de la NTU que tiene todas las características descritas anteriormente. (Obsérvese que, como se describe antes para la LTU, el inicio de la secuencia CS1 puede seguir inmediatamente a la transmisión de CS0 durante 290 símbolos, como se muestra en las figuras, o puede ser retardado hasta que el aleatorizador es reiniciado.) Mientras está recibiendo la secuencia de referencia ideal, el transceptor de la LTU acondiciona su ecualizador.

Obsérvese que el transceptor de la NTU debe mantener la temporización para estar en sincronización después del intervalo durante el cual el transceptor de la LTU está silencioso.

B.5.6.5.5 Intercambio de coeficientes de Tomlinson

Después que el transceptor de la LTU ha recibido RS1 durante un intervalo T9, transmite los coeficientes de ecualizador de realimentación de decisión para el precodificador de Tomlinson durante un periodo de 650 símbolos como se indica en la figura B.16. Cuando el transceptor de la LTU ha completado la transmisión de los coeficientes de Tomlinson, continúa la transmisión de CS1. Después que el transceptor de la NTU completa la recepción de los coeficientes de Tomlinson, transmite sus coeficientes durante un periodo de 510 símbolos. El transceptor de la NTU puede retardar la transmisión de sus coeficientes hasta T10 símbolos. Los coeficientes de Tomlinson son los coeficientes del filtro de realimentación en el precodificador de Tomlinson [B2].

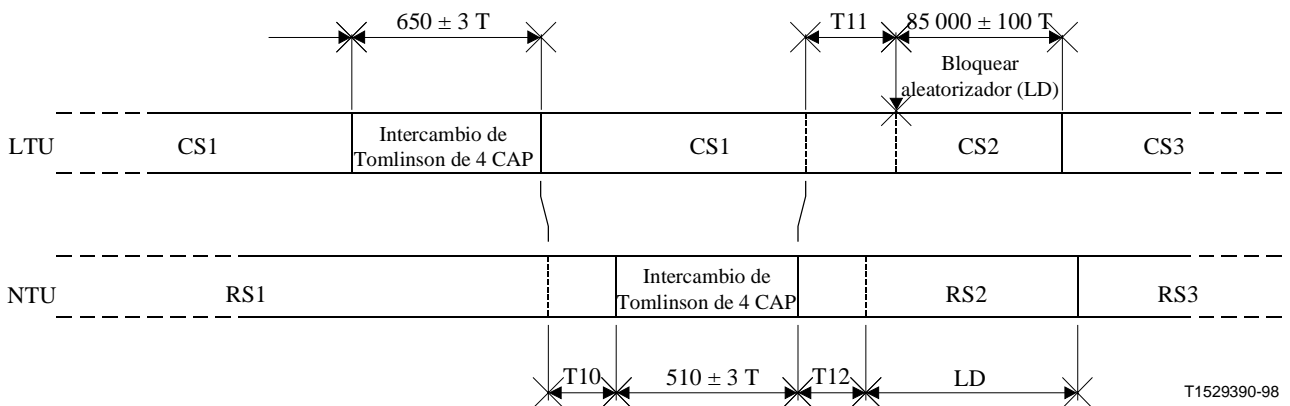


Figura B.16/G.991.1 – Secuencia de arranque – Intercambio de coeficientes de Tomlinson

La transferencia de datos se efectúa conmutando a la estructura de señal 4 CAP mostrada en la figura B.17, lo que proporciona la transmisión fiable sin codificación, que está habilitada después que se ha completado la transferencia.

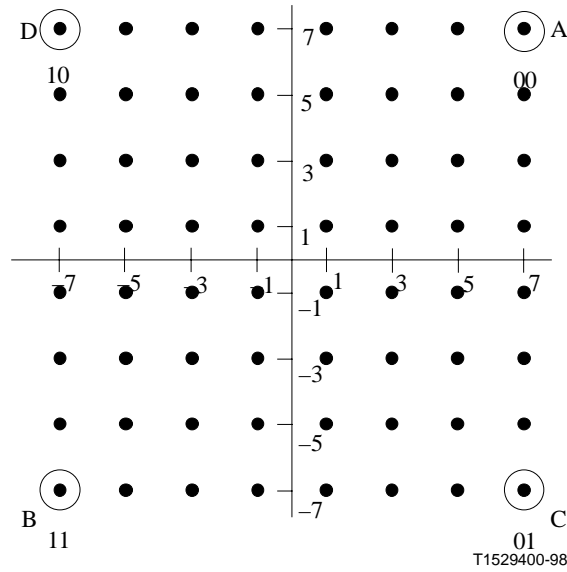


Figura B.17/G.991.1 – Estructura de la señal 4 CAP – Intercambio de coeficientes de Tomlinson

La estructura de trama de datos utilizada para transmitir los coeficientes se muestra en la figura B.18. La trama de datos comienza con una repetición larga de ABAB de 128 símbolos (4 puntos) (véase la figura B.17) para sincronización o identificación del comienzo de la trama de datos de coeficientes. Esto va seguido por un marcador de bloque de datos que es CD (mostrado en la figura B.18) para un sistema HDSL de un par y el canal A de un sistema de dos pares y que es DC para el canal B de un sistema de dos pares. Como se describe en B.5.6.7, estos marcadores de bloques de datos proporcionan también identificación de pares.

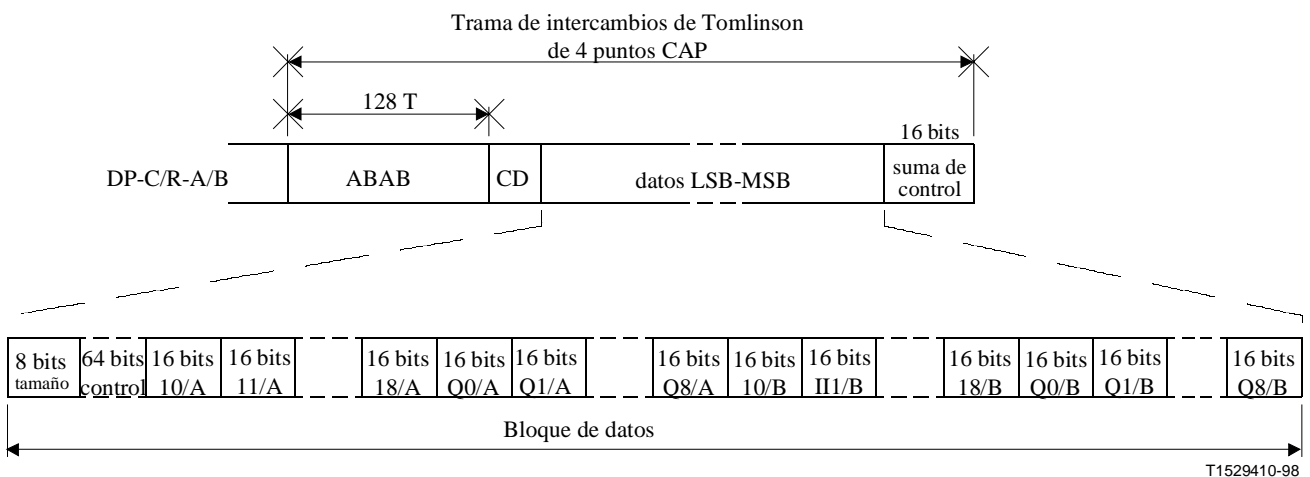


Figura B.18/G.991.1 – Estructura de trama de coeficientes de Tomlinson

Las palabras de bloques de datos no aleatorizadas se transmiten en 4 puntos símbolos como se muestra en la figura B.17 y en el cuadro B.6. Para transceptores de dos pares, hay 9 coeficientes en fase y 9 en cuadratura. Obsérvese que los coeficientes para los canales A y B se envían en tramas de datos por ambos canales. Para transceptores de un par, hay 12 coeficientes en fase y 12 en cuadratura. Los últimos 16 bits de una trama de datos es una suma de control igual al complemento de 2 de la suma del bloque de datos.

Cuadro B.6/G.991.1 – Palabras de bloque de datos de coeficientes de Tomlinson

Palabras de bloques de datos		Notas
Tipo	Bits de tamaño	
Tamaño de bloque	8	Bits de tamaño de trama
Campo de control	64	Véase B.5.6.5.6
I[0-N-1]/A	$16 \times N$	N coeficientes en fase
Q[0-N-1]/A	$16 \times N$	N coeficientes en cuadratura
I[0-(N-1)]/B	$16 \times N$	N coeficientes en fase
Q[0-(N-1)]/B	$16 \times N$	N coeficientes en cuadratura
NOTA – N es 9 para transceptores de dos pares y 12 para transceptores de un par.		

Las tramas de datos para los canales A y B se transmiten simultáneamente.

Como se muestra en la figura B.18, los primeros 8 bits de un bloque de datos definen el tamaño del bloque. Las asignaciones de bits del bloque de control de 64 bits se especifican en B.5.6.5.6.

Los bits reservados del bloque de datos son seguidos por palabras de 16 bits, que definen los coeficientes en fase y los coeficientes en cuadratura, 9 palabras para transceptores de dos pares y 12 palabras para transceptores de un par. Como se indica en la figura B.18, el LSB de cada coeficiente se transmite primero.

Una vez transmitidos los coeficientes de Tomlinson, los transceptores de la LTU y de la NTU transmiten de nuevo la secuencia 64-CAP no codificada. Los transceptores de la NTU transmiten esta secuencia durante T10 símbolos.

Después de esta transmisión, los transceptores de la LTU y de la NTU inician la transmisión de S3, una secuencia que incluye alineación de trama y que está codificada en rejilla.

B.5.6.5.6 Asignaciones de bits del campo de control

En esta subcláusula se especifica la asignación de bits en el campo de control de 64 bits del bloque de datos de la trama de intercambio de coeficientes de Tomlinson (véase la figura B.18). El campo se divide en palabras de 16 bits. Los dos bits menos significativos de la tercera palabra de 16 bits se utilizan para enviar los identificadores de potencia de transmisión de los transceptores. Para un sistema de dos pares, el primer bit es para el canal A y el segundo para el canal B. Para un sistema de un par, el primer bit es el identificador de la potencia de transmisión y el segundo está reservado. Un CERO indica el modo potencia de transmisión baja. Un UNO indica el modo potencia de transmisión alta. Obsérvese que el modo de potencia de transmisión es determinado, como se indica en B.5.6.5.2, durante el aviso. Los bits tercero y cuarto de la tercera palabra de 16 bits se reservan para normalización futura y el quinto bit se utiliza para identificar un regenerador. Un UNO indica que el transceptor está en un regenerador y un CERO indica que no está en un regenerador.

Los 11 bits restantes de la tercera palabra de 16 bits se reservan para normalización futura. Los bits reservados se pondrán a CERO.

La primera y la segunda palabra de 16 bits se reservan para necesidades futuras, la cuarta palabra de 16 bits se reserva para aplicaciones específicas del fabricante.

B.5.6.5.7 Transición al modo datos

Después de transmitidos los coeficientes de Tomlinson, el transceptor de la NTU transmitirá la secuencia 64-CAP codificada, RS2. Después que el transceptor de la LTU completa la recepción de los coeficientes, iniciará la transmisión de la secuencia en trama CS2 y bloqueará su desaleatorizador. Sin embargo, esperará un intervalo T11 antes de iniciar la transmisión de CS2, que continuará durante un periodo de 3000 símbolos nominales. Durante este periodo de 3000 símbolos, bloqueará su desaleatorizador. Después de este periodo, la LTU iniciará la transmisión de CS3, una secuencia que incluye la alineación de trama y está codificada en rejilla. La secuencia requerida se muestra en la figura B.16.

Después de la transmisión de sus coeficientes de Tomlinson, el transceptor de la NTU iniciará la transmisión de RS2, y la continuará durante un intervalo de T12 más 3000 símbolos nominalmente. Bloquea su desaleatorizador durante el intervalo de 3000 símbolos y después de este intervalo, iniciará la transmisión de RS3.

Los transceptores de la LTU y de la NTU bloquearán sus aleatorizadores antes de iniciar la transmisión de S3 pero después del intercambio de coeficientes de Tomlinson. (Obsérvese que los aleatorizadores deben estar bloqueados durante el tiempo que los aleatorizadores están siendo activados con UNOS continuos.)

Cuando ambos transceptores están transmitiendo S3, están en el modo datos.

B.5.6.6 Procedimientos de reacondicionamiento

El reacondicionamiento puede ser iniciado por el transceptor de la LTU o por el de la NTU. Para iniciar el reacondicionamiento, la NTU envía silencio. El transceptor de la LTU, tras detectar la ausencia de señal recibida durante un segundo, inicia la transmisión de S0 y el reacondicionamiento continúa como se indica anteriormente con la secuencia de aviso. El transceptor de la LTU inicia el reacondicionamiento enviando silencio durante un segundo seguido por la transmisión de la secuencia de aviso utilizando S0 como se muestra en la figura B.10. Después del reconocimiento de la secuencia por el transceptor de la NTU, el reacondicionamiento continúa como en el caso del acondicionamiento inicial. No se especifican criterios (condiciones de calidad de la señal, calidad de funcionamiento o sincronización) para la iniciación del reacondicionamiento.

Obsérvese que el reacondicionamiento será iniciado, suponiendo $ACTREQ = UNO$, cuando la NTU o la LTU pasan al "estado inactivo", según se infiere de los diagramas de estado examinados en B.5.6.7.

B.5.6.7 Diagramas de estados de activación de bucle

Las subcláusulas siguientes describen los diagramas de estados de la LTU y la NTU, ilustrados en las figuras B.19 y B.20.

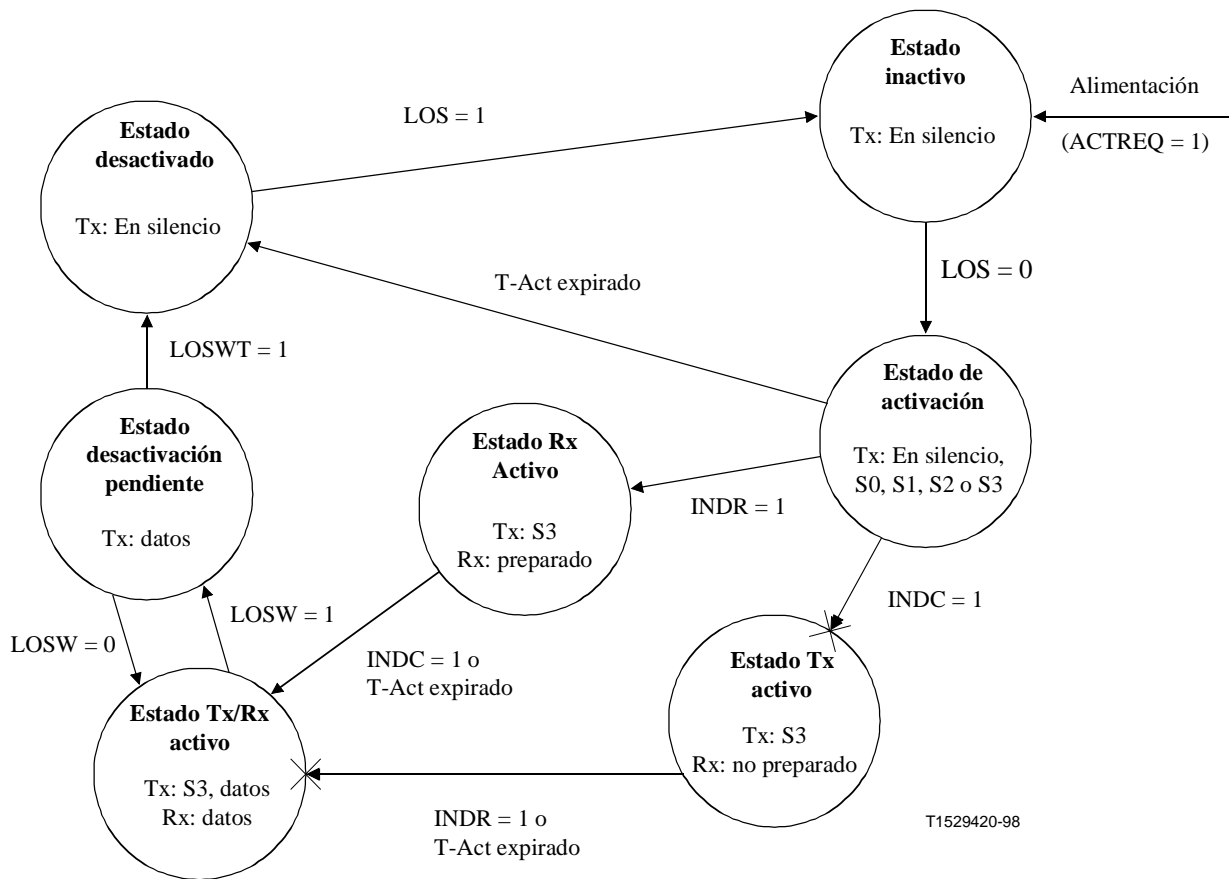


Figura B.19/G.991.1 – Transceptor HDSL en el diagrama de estados de activación de bucle de la NTU

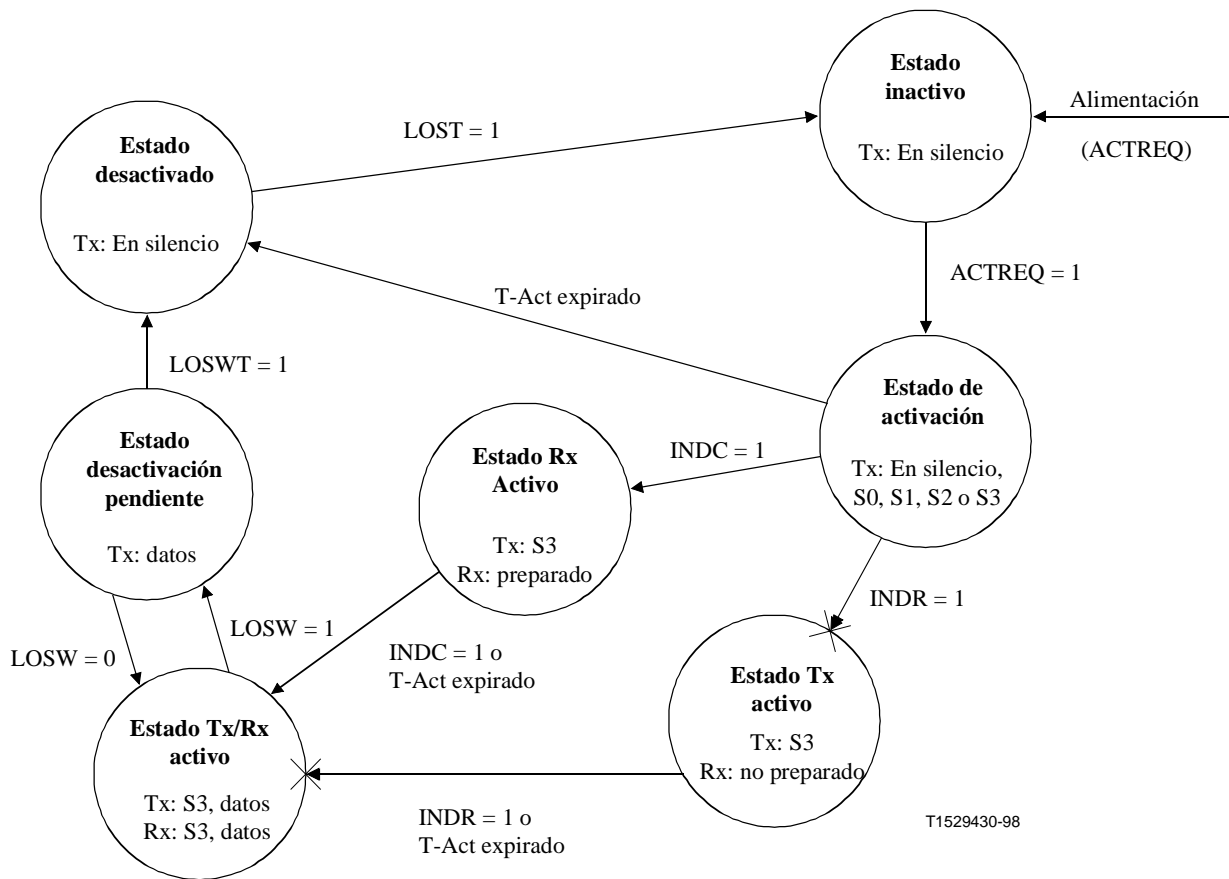


Figura B.20/G.991.1 – Transceptor HDSL en el diagrama de estados de activación de bucle de la LTU

B.5.6.7.1 Estados del transceptor HDSL en la NTU

La instrucción REPOSO en cualquier estado (salvo el estado inactivo) originará una transición al estado desactivado. Esta instrucción, en el estado inactivo, no originará ninguna transición. Cuando el sistema está alimentado, pasa al estado inactivo después que completa todas las autopuebas.

Algunas de las transiciones de los diagramas de estado dependen de la detección del estado $INDC = UNO$ que llega en los datos entrantes. El transceptor LTU determinará que $INDC = UNO$ solamente si detecta esta condición en seis tramas HDSL consecutivas.

B.5.6.7.1.1 Estado inactivo

Durante el estado inactivo, los transmisores de los transceptores de la NTU están en silencio, $LOSW = UNO$ y $LOS = UNO$. Los transceptores de la NTU esperan la detección de señal (S0) del transceptor de la LTU. Al detectar esta señal, la NTU cambia al estado de activación ($LOS = CERO$).

B.5.6.7.1.2 Estado de activación

Durante el estado de activación la señal transmitida puede ser S0, S1, S2, S3 o silencio. Cuando el transceptor de la NTU pasa del estado inactivo a este estado, arranca el temporizador T-Act y comienza a transmitir la señal RS0 del transceptor por el canal por el cual recibió CS0. La activación de la LTU/NTU continúa como se describe en B.5.6.5. Cuando la NTU transmite la señal RS3 y se detecta la palabra de sincronización (CS3), $LOSW = CERO$. Si $INDR = UNO$, el transceptor de

la NTU cambia al estado Rx activo. Si la NTU percibe CS3 que llega del transceptor de la LTU con INDC = UNO, el transceptor de la NTU cambia al estado Tx activo. Si el temporizador T-Act expira antes de detectar CS3, pasa al estado desactivado.

B.5.6.7.1.3 Estado Rx activo

Durante el estado Rx activo, INDC = CERO, INDR = UNO y el transceptor de la NTU está transmitiendo la señal S3. Al mismo tiempo, la NTU está preparada para recibir datos de la LTU. Si la NTU percibe por la llegada de S3 de la LTU que INDC = UNO, o si el temporizador T-Act expira, la NTU cambia al estado Tx/Rx activo. Si no se ha establecido la sincronización de trama, la NTU continúa supervisando la sincronización de trama de acuerdo con la figura B.19.

B.5.6.7.1.4 Estado Tx activo

Durante el estado Tx activo, INDC = UNO, INDR = CERO y la NTU está transmitiendo RS3. Al mismo tiempo, el transceptor de la NTU está recibiendo CS3. Cuando se establece la sincronización de trama, INDR = UNO, o cuando expira el temporizador T-Act, la NTU cambia al estado Tx/Rx activo. La NTU continúa supervisando la sincronización de trama, si no está establecida, de acuerdo con la figura B.19.

B.5.6.7.1.5 Estado Tx/Rx activo

Al pasar al estado Tx/Rx activo, el temporizador T-Act es desactivado. La señal transmitida es S3 o datos.

Si se pierde la sincronización HDSL (LOSW = UNO) la NTU cambia al estado desactivación pendiente.

B.5.6.7.1.6 Estado desactivación pendiente

Durante el estado desactivación pendiente, LOSW = UNO, y la señal transmitida es S3 (datos). Cuando la NTU pasa a este estado, se arranca un temporizador de 2 s. Si se obtiene de nuevo la sincronización de trama HDSL, LOSW = CERO y la NTU vuelve al estado Tx/Rx activo. Si expira el temporizador de 2 s, LOSWT = UNO y la NTU pasa al estado desactivado.

B.5.6.7.1.7 Estado desactivado

Durante el estado desactivado, no se transmite energía a la línea (es decir, silencio) y LOSW = CERO. Cuando la NTU pasa a este estado, busca la potencia de señal de la LTU. Cuando no la detecta (LOS = UNO), la NTU pasa al estado inactivo.

B.5.6.7.2 Estados del transceptor HDSL en la LTU

La instrucción REPOSO en cualquier estado (salvo el estado inactivo) originará una transición al estado desactivado. Esta instrucción en el estado inactivo no originará ninguna transición. Cuando el sistema está alimentado, pasa al estado inactivo después que completa todas las autopuebas.

Algunas de las transiciones de los diagramas de estados dependen de la detección del estado INDR = UNO que llega en la señal S3 entrante (datos). La LTU decidirá que INDR = UNO solamente si detecta esta condición en seis tramas HDSL consecutivas.

B.5.6.7.2.1 Estado inactivo

Durante el estado inactivo, los transmisores LTU están silenciosos y LOSW = UNO. La LTU espera la instrucción ACTREQ = UNO y después pasa al estado de activación.

B.5.6.7.2.2 Estado de activación

Durante el estado de activación, la señal transmitida puede ser S0, S1, S2 o S3. Cuando la LTU pasa del estado inactivo a este estado, comienza a transmitir la señal S0. Cuando un transceptor de la LTU percibe por primera vez la señal S0 de la NTU, arranca el temporizador T-Act y continúa la activación como se describe en B.5.6.4. Durante la transmisión de la señal S3, si se detecta la sincronización de trama HDSL, LOSW = CERO. Si la LTU percibe por la llegada de datos de la NTU que INDR = UNO, la LTU cambia al estado Tx activo. Si INDC = UNO, la LTU pasa al estado Rx activo. Si el temporizador T-Act expira, la LTU pasa al estado desactivado.

B.5.6.7.2.3 Estado Rx activo

Durante el estado Rx activo, INDC = UNO, INDR = CERO y el transceptor de la LTU está transmitiendo S3. Al mismo tiempo, la LTU está preparada para recibir datos de la NTU. Cuando la LTU percibe por la llegada de S3 de la NTU que INDR = UNO, o cuando expira el temporizador T-Act, la LTU pasa al estado Tx/Rx activo. La LTU continúa supervisando la sincronización de trama de acuerdo con la figura B.20.

B.5.6.7.2.4 Estado Tx activo

Durante el estado Tx activo, INDC = UNO, INDR = CERO y el transceptor de la LTU está transmitiendo S3. Al mismo tiempo, la LTU está preparada para recibir de los transceptores HDSL datos de la NTU. Cuando INDC = UNO, o cuando expira el temporizador T-Act, la LTU pasa al estado Tx/Rx activo. La LTU continúa supervisando la sincronización de trama de acuerdo con la figura B.20.

B.5.6.7.2.5 Estado activo

Al pasar al estado Tx/Rx activo, el temporizador T-Act es desactivado. La señal transmitida es S3 (datos).

Si se pierde la sincronización de trama HDSL (LOSW = UNO), la LTU pasa al estado desactivación pendiente.

B.5.6.7.2.6 Estado desactivación pendiente

Durante este estado, LOSW = UNO y la señal transmitida es S3 (datos). Cuando la LTU pasa a este estado, se arranca un temporizador de 2 s. Si se obtiene de nuevo la sincronización de trama HDSL, LOSW = CERO y la LTU vuelve al estado Tx/Rx activo. Si el temporizador de 2 s expira, LOSWT = UNO y la LTU pasa al estado desactivado.

B.5.6.7.2.7 Estado desactivado

Durante el estado desactivado, no se transmite energía a la línea (es decir, silencio) y LOSW = UNO. Cuando la LTU pasa a este estado, busca la potencia de señal de la NTU y cuando no la detecta (LOS = UNO), se arranca un temporizador de 1 s. Cuando este temporizador expira (LOST = UNO) la LTU pasa al estado inactivo.

B.5.6.7.3 Máquina de estados de sincronización HDSL

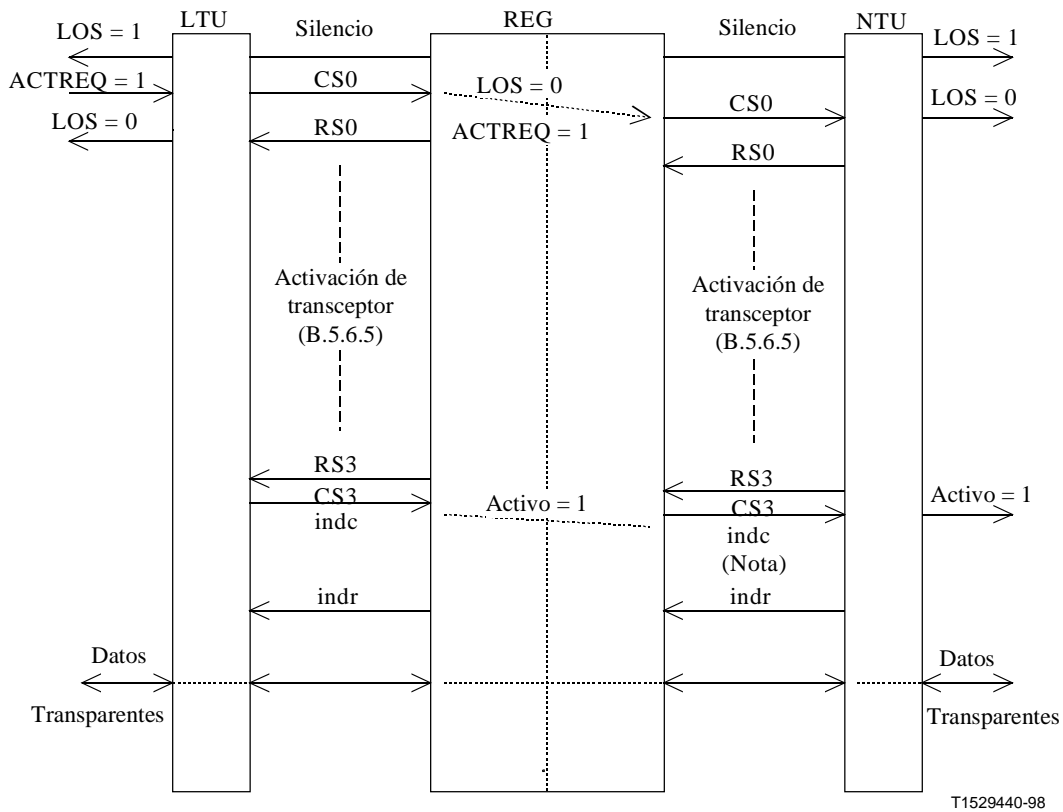
Véase la descripción de máquina de estados de sincronización HDSL en 5.6.5.3.

B.5.6.8 Procedimientos relacionados con el regenerador

Para transmitir datos a distancias mayores que las que es posible alcanzar con un solo enlace HDSL, se necesita un regenerador (REG). Hay que sustentar una capacidad de REG cuando se emplea código en rejilla de 8 estados 2D solamente.

Hay que proporcionar un REG separado para cada par. El REG tiene dos partes, REG-R para interfaz con la LTU y REG-C para interfaz con la NTU. Una conexión interna entre el REG-R y el REG-C proporciona la comunicación entre las dos partes durante el arranque y el funcionamiento normal.

El flujograma de la figura B.21 muestra la secuencia de arranque para el enlace entre la LTU y la NTU. Obsérvese que, aunque el flujograma indica la transmisión de CS0 del REG en respuesta a la detección de CS0 de la LTU, la transmisión de CS0 puede ser retardada hasta que se establezca la temporización recuperada de la LTU.



NOTA – La transmisión de indc por la NTU se produce solamente después que el enlace distante y la red están activos. Como un enlace puede completar el arranque antes que el otro, la transmisión de indc puede ser retardada en el REG o puede producirse tan pronto como el enlace distante esté activo.

Figura B.21/G.991.1 – Procedimiento de arranque con regenerador

B.5.6.9 Mecanismo de identificación de pares para sistemas de dos pares

El procedimiento de identificación de pares (trayecto) para HDSL-CAP se basa en la identificación del bucle contenido en los mensajes utilizados para enviar los coeficientes de Tomlinson como se indica en B.5.6.5.5. Los transceptores de la NTU adoptan la identificación recibida de la LTU durante esta fase de arranque. La multiplexión (demultiplexión) de las tramas HDSL en (de) la trama núcleo en la NTU adopta esta identificación de pares.

B.5.7 Operación y mantenimiento

Véanse 5.7, 5.7.1, 5.7.2, 5.7.3 y 5.7.4 para los aspectos relativos a la operación y mantenimiento, incluida la descripción de los mensajes que han de ser admitidos por el núcleo. La única excepción se relaciona con la identificación de pares, cuyo mecanismo para un sistema de dos pares se describe en B.5.6.9.

B.5.7.1 Comportamiento del regenerador

B.5.7.1.1 Respuesta a LOS/LFA

Véase en 5.7.5.1 la respuesta requerida del regenerador a LOS/LFA.

B.5.7.1.2 Funcionamiento del bucle 1A

La activación del bucle 1A en cualquier subsistema del transceptor es iniciado por la LTU utilizando el mensaje eoc apropiado descrito en 5.5. La petición de bucle puede ser iniciada solamente después que el enlace HDSL está activo.

La petición de bucle puede ser transmitida al REG tan pronto como se transmita la señal S3 de acuerdo con B.5.6 en el sentido LTU → NTU. Una vez detectado el mensaje eoc en el REG, el bucle se cierra en consecuencia.

Si el enlace está ya activo, la unidad de control del REG cierra el bucle tan pronto como se detecte el mensaje eoc. El procedimiento detallado para lograr estado de bucle síncrono corresponde al fabricante. (Puede ser necesario reiniciar el transceptor de REG-C, de modo que sus coeficientes de ecualizador y compensador de eco puedan convergir en condiciones de bucle.) Un bucle cerrado satisfactoriamente puede ser detectado en la LTU evaluando los bits Z recibidos válidos o por otros medios.

El bucle es transparente, es decir, la señal de bucle es transmitida también hacia la NTU.

Durante un bucle 1A activo, el funcionamiento de los bits de tara HDSL será el siguiente:

- El canal eoc no está en bucle, pero funciona plenamente entre la LTU y el REG como se describe en B.5.5, mientras los mensajes enviados por la LTU contengan la dirección de REG "10". Al detectar cualquier otra dirección, el REG inserta el mensaje "retener estado" con su propia dirección en el sentido REG → LTU.
- Todos los bits de indicador, salvo los bits específicos de REG, hrp, rega, rrbe, que están funcionando normalmente, se ponen en bucle.

Para desactivar el bucle 1A, la LTU transmite el mensaje "retorno a normal" junto con la dirección "10" por el canal eoc. Tras detectar este mensaje, la unidad de control de REG desactiva automáticamente el transceptor REG-C y anula el funcionamiento del bucle.

Si el enlace HDSL entre la LTU y el REG está aún activo, la unidad de control REG comienza inmediatamente a activar el enlace entre el REG y la NTU, como se describe en B.5.6.

La compleción satisfactoria del procedimiento de arranque puede ser detectado en la LTU por la recepción de indr o por otros medios.

B.5.8 Características eléctricas de transceptores basados en CAP

B.5.8.1 Generalidades

Esta subcláusula describe las características eléctricas de un transceptor HDSL.

Estas características eléctricas de los transceptores HDSL asegurarán que se cumplen los requisitos de calidad de funcionamiento de las diversas aplicaciones. Además, se requieren las siguientes características eléctricas específicas.

Se deben proporcionar los medios para permitir la prueba de las características eléctricas de cada transceptor.

B.5.8.2 Impedancia y pérdida de retorno del transmisor/receptor

La impedancia del punto de excitación nominal de la interfaz de línea del transceptor será 135 ohmios.

La pérdida de retorno mínima con respecto a 135 ohmios, en la banda de frecuencias de 1 kHz a 1 MHz será como se muestra en la figura B.22 (16 dB de f_1 a f_2 , con un aumento de 20 dB/década a frecuencias más bajas y una caída de 20 dB/década a frecuencias más altas hasta un mínimo de 0 dB).

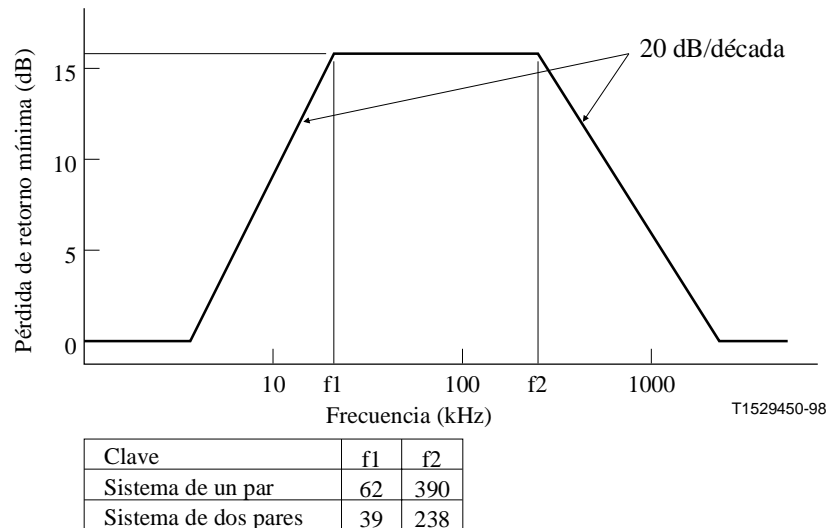


Figura B.22/G.991.1 – Pérdida de retorno mínima del transceptor

B.5.8.3 Reloj de referencia del transceptor

B.5.8.3.1 Reloj del sistema de un par

El reloj de referencia para transceptores de sistemas de un par asegurará una velocidad de símbolos en la gama de 386,667 kbaudios \pm 90 ppm.

B.5.8.3.2 Reloj del sistema de dos pares

El reloj de referencia para transceptores de sistemas de dos pares asegurará una velocidad de símbolos en la gama de 233,60 kbaudios \pm 110 ppm.

B.5.8.4 Características de la salida del transmisor

A menos que se especifique otra cosa, las siguientes especificaciones se aplican con una impedancia de carga resistiva de 135 ohmios.

B.5.8.4.1 Potencia total

B.5.8.4.1.1 Potencia total del sistema de dos pares

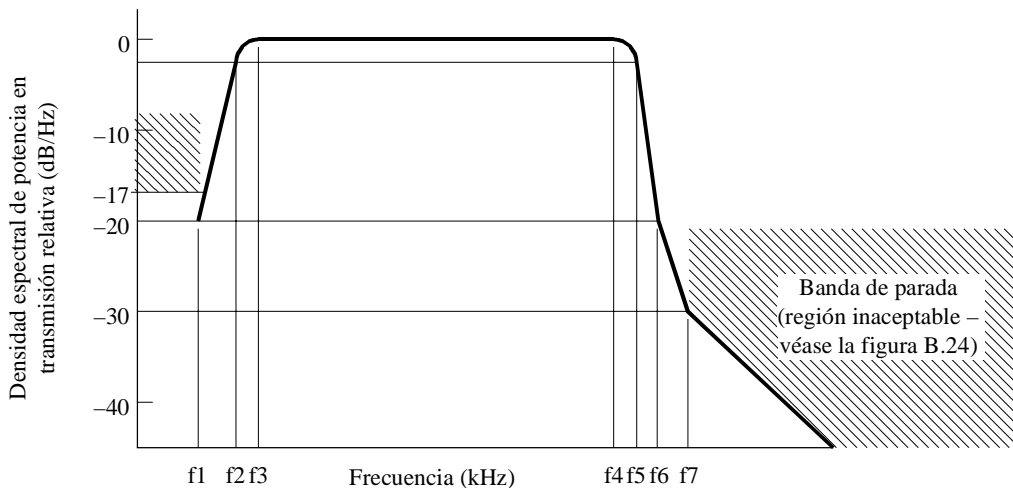
La potencia de transmisión media en la salida del transmisor (excluida la telealimentación) será de 13 a 14 dBm (modo alta potencia) o de 6 a 8 dBm (modo de baja potencia) en una terminación a 135 ohmios. La selección de los modos de potencia alta y baja se describe en B.5.6.5.2.

B.5.8.4.1.2 Potencia total del sistema de un par

La potencia de transmisión media a la salida del transmisor (excluida la telealimentación) será de 15 a 16 dBm (modo alta potencia) o de 8 a 10 dBm (modo de baja potencia) en una terminación de 135 ohmios. La selección de los modos de alta y baja potencia se describe en B.5.6.5.2.

B.5.8.4.2 Densidad espectral de potencia

La figura B.23 es una plantilla para el espectro de la señal en transmisión HDSL-CAP. La plantilla da la densidad espectral de potencia (PSD, *power spectral density*) de banda de paso nominal. A frecuencias por debajo de f_3 y por encima de f_4 , como se indica mediante la línea de trazo interrumpido, la plantilla es exacta solamente en las frecuencias críticas indicadas. La forma nominal del espectro de la señal en transmisión es la raíz cuadrada de un coseno con una anchura de banda en exceso del 15 por ciento nominal. Los puntos de 3 dB nominales en el espectro son f_2 y f_5 . Esto se denomina la banda de paso en esta especificación. Los espectros del transceptor para sistemas de un par y de dos pares están centrados alrededor de las frecuencias de 226,33 kHz y 138,30 kHz, respectivamente.



T1529460-98

Clave	f1	f2	f3	f4	f5	f6	f7
Sistema de dos pares	3,98	21,50	39,02	237,58	255,10	272,62	297
Sistema de un par	4,00	33,00	62,00	390,67	419,67	448,67	489,02

Figura B.23/G.991.1 – Densidad espectral de potencia de transmisión HDSL CAP

La densidad espectral de potencia de la señal en la banda de frecuencia por debajo de f_1 será por lo menos 17 dB por debajo de la densidad de potencia de la señal nominal en la banda de paso. La densidad espectral de potencia de la señal a frecuencias por encima de f_7 se ajustará a los requisitos indicados en la figura B.24.

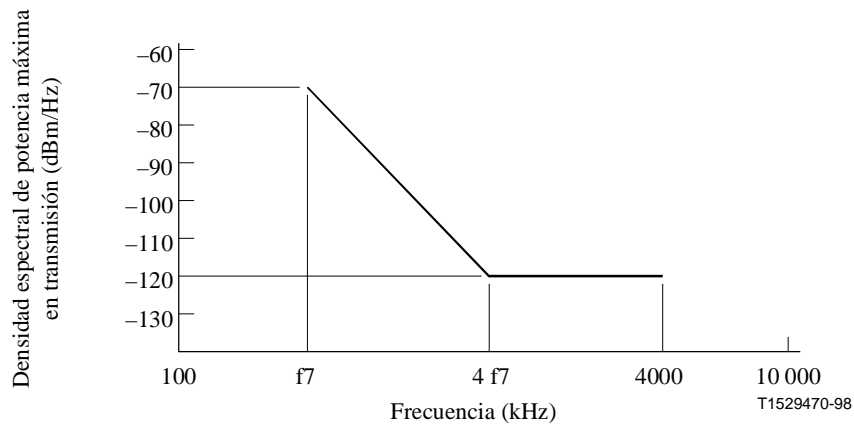


Figura B.24/G.991.1 – Potencia máxima de la señal fuera de banda

Dentro de la banda entre las frecuencias de f_3 y f_4 , la densidad espectral (dBm/Hz) en cualquier frecuencia estará dentro de ± 1 dB de la densidad media dentro de la banda (esto significa que, para los transceptores de dos pares, la potencia/Hz debe estar en la gama de $-40 \pm 1,5$ dBm). Además para transceptores de un par, la densidad espectral máxima en cualquier frecuencia no excederá de -40 dBm/Hz.

La densidad espectral en f_2 y f_5 será -3 ± 1 dB con respecto a la densidad espectral media en la banda de f_3 a f_4 . La densidad espectral en f_1 y f_6 será $-20 \pm 3,0$ dB con respecto a la densidad espectral media en la banda de f_3 a f_4 . Además, se cumplirán las limitaciones de espectro indicadas en la figura B.24.

B.5.8.5 Asimetría con respecto a tierra

B.5.8.5.1 Atenuación de conversión longitudinal (LCL)

La LCL viene dada por:

$$LCL = 20 \log (e_l/e_m) \text{ dB}$$

donde e_l es la tensión longitudinal aplicada con referencia al suelo del edificio, y e_m es la tensión metálica resultante (modo transversal) a través de una terminación de 135 ohmios.

La LCL del sistema satisfará los requisitos mostrados en la figura B.25.

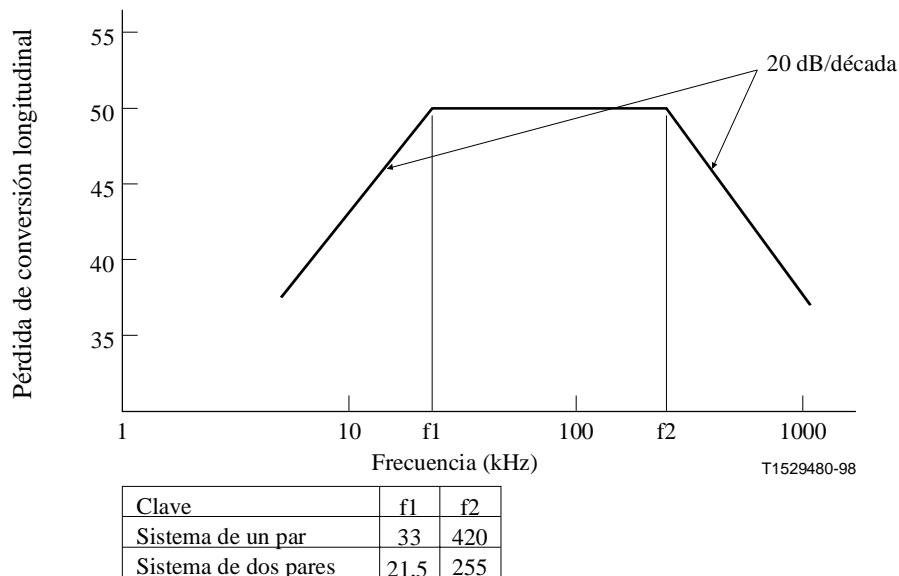


Figura B.25/G.991.1 – Atenuación de conversión longitudinal mínima (LCL)

Para una descripción de un método de medición de la atenuación de conversión longitudinal, véase la figura 29. Para el uso directo de esta configuración de prueba, la medición se efectuará estando la LTU alimentada pero inactiva (ninguna señal transmitida).

B.5.8.5.2 Tensión de salida longitudinal

El componente longitudinal de la señal de salida tendrá una tensión, valor eficaz, en cualquier anchura de banda equivalente de 4 kHz promediada en cualquier periodo de 1 s, < -50 dBV en la gama de frecuencia de f_1 a f_2 especificada en la figura B.25. Hay que cumplir esta limitación con una terminación longitudinal que tiene una impedancia de 100 ohmios en serie, con 0,15 μ F nominal. (Los requisitos de EMC figuran en 8.4.)

Para una descripción de un método de medición de la tensión de salida longitudinal, véase la figura 25. Para el uso directo de esta configuración de prueba, el elemento probado (LTU, NTU o REG) debe ser capaz de generar una señal en ausencia de una señal recibida del extremo distante.

La referencia a tierra para estas mediciones será el suelo del edificio.

B.5.9 Calidad de funcionamiento de los transceptores HDSL

B.5.9.1 Requisitos de calidad de funcionamiento

Los límites de calidad de funcionamiento para todo el sistema se definen para aplicaciones específicas de las que figuran varios ejemplos en el apéndice I. La calidad de funcionamiento de los transceptores HDSL debe ser tal que se satisfagan estos límites generales. Como no se dispone de la señal a 1168 kbit/s o a 2320 kbit/s de los transceptores en una interfaz externa para prueba, no se considera factible probar la calidad de funcionamiento de los transceptores HDSL. A los efectos de conformidad, cada sistema HDSL ha de tener una característica de calidad de funcionamiento tal que se satisfagan los requisitos de calidad de funcionamiento generales para la aplicación apropiada.

B.5.9.2 Modelos físicos de DLL para prueba en laboratorio

En B.6.2 se definen algunos modelos representativos de DLL (bucles de prueba) destinados a evaluar la calidad de funcionamiento de los transceptores para sistemas de transmisión.

B.5.9.3 Fluctuación de fase y fluctuación lenta de fase

B.5.9.3.1 Generalidades

Se especifican los límites de la fluctuación de fase y de la calidad de funcionamiento de los sistemas de transmisión HDSL para aplicaciones específicas (véase el apéndice I) en las interfaces de aplicación para aplicaciones concretas. Los límites especificados aquí están destinados a asegurar la compatibilidad de las LTU y las NTU de diferentes fabricantes, es decir, asegurar que los sistemas que emplean LTU y NTU de diferentes fabricantes cumplen los límites de calidad de funcionamiento de los sistemas.

Las siguientes limitaciones se aplican en las interfaces de línea de transmisión de los transceptores. Sin embargo, debido a la transmisión bidireccional por la línea a dos hilos y a la severa interferencia entre símbolos, no se dispone de transiciones de señal bien definidas en la señal a dos hilos. Por consiguiente, es necesario proporcionar salidas de reloj de referencia para poder probar los siguientes requisitos.

Los límites de fluctuación de fase indicados a continuación deben ser satisfechos con independencia de la longitud de la línea local, a condición de que estén cubiertos por las características de los medios de transmisión de B.5.2. El aleatorizador especificado en B.5.3.4 asegura que, si se satisfacen los límites para una secuencia de un bit, se satisfarán para todas las posibles secuencias de bits transmitidas. En esta subcláusula, la fluctuación de fase se especifica como intervalos unitarios (UI) que son iguales a intervalos de símbolos, a las velocidades de símbolos nominales de la línea. Las velocidades de símbolo y UI son:

- transceptor para sistema de un par: 386,667 kbaudios y UI = 2,586 μ s;
- transceptor para sistema de dos pares: 233,600 kbaudios y UI = 4,281 μ s.

B.5.9.3.2 Tolerancia de fluctuación de fase a la entrada en el transceptor HDSL de la NTU

La NTU satisfará los objetivos de calidad de funcionamiento especificados para aplicaciones concretas (véase el apéndice I) con la siguiente fluctuación lenta de fase/fluctuación de fase superpuesta en el reloj de la fuente de señal de prueba de la señal recibida, y con la velocidad de símbolos de la señal recibida a cualquier velocidad en el gama de reloj de transceptor permitida especificada en B.5.8.3 pero con una variación de hasta ± 25 ppm. La fluctuación lenta de fase/fluctuación de fase tendrá características sinusoidales en las amplitudes máximas definidas en la figura B.26 con los valores especificados en el cuadro B.7 para frecuencias en la gama de 0,1 Hz a f3.

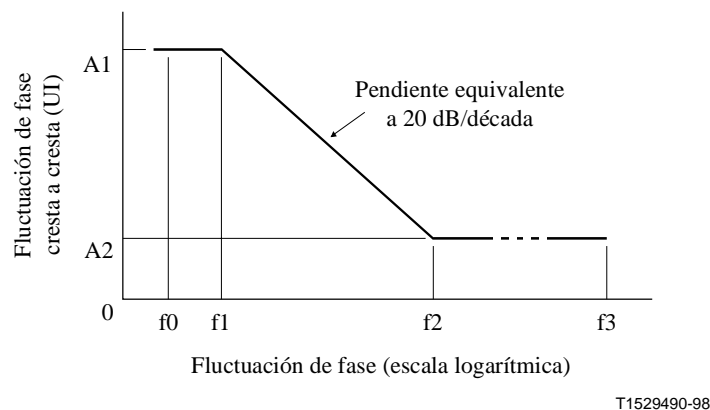


Figura B.26/G.991.1 – Limitación de la fluctuación de fase y de la fluctuación lenta de fase a una sola frecuencia

Cuadro B.7/G.991.1 – Parámetros de fluctuación de fase/fluctuación lenta de fase a una sola frecuencia

	Amplitud de cresta		Frecuencia			
	A1	A2	f0	f1	f2	f3
Entrada NTU	0,25 UI _{pp}	0,005 UI _{pp}	0,10 Hz	0,20 Hz	20 Hz	20 kHz
Salida LTU		0,005 UI _{pp}			20 Hz	20 kHz

B.5.9.3.3 Limitaciones de fluctuación de fase a la salida de un receptor HDSL en la NTU

Con una señal recibida en el transceptor NTU que tiene la fluctuación lenta de fase/fluctuación de fase máxima a una sola frecuencia indicada en la figura B.26, la fluctuación lenta de fase/fluctuación de fase en la señal transmitida de la NTU hacia la LTU se conformará con lo siguiente. [Obsérvese que con la función de adición/supresión especificada en B.5.4, la fluctuación de fase superpuesta en la señal de entrada de la NTU (interfaz de la aplicación) no influye en la fluctuación de fase de la señal de salida del transceptor de la NTU.]

La fluctuación de fase máxima de la señal de salida de la NTU será igual o menor que la indicada en el cuadro B.8. B1 se mide con un filtro pasobanda que tiene una frecuencia de corte más baja de f1 y una frecuencia de corte más alta de f2. B2 se mide con un filtro similar donde las frecuencias de corte son f2 y f3. Los filtros de paso banda tendrán caídas por encima y por debajo de las frecuencias de corte de 6 dB/octava nominalmente.

La excursión máxima (cresta) de la fase de la señal de salida del transceptor de la NTU con respecto a su diferencia nominal (promedio a largo plazo) con respecto a la fase de la señal de entrada del receptor NTU (procedente de la LTU) no excederá de 0,2 UI. Es decir:

$$\text{máx. } |\Phi_{\text{inst.}} - \Phi_{\text{media}}| \leq 0,2 \text{ UI};$$

donde:

$\Phi_{\text{inst.}}$ = la fase instantánea de la señal transmitida de la NTU con respecto a la fase media de la señal recibida por la NTU

Φ_{media} = diferencia de fase media a largo plazo entre las señales transmitida y recibida por la NTU

Cuadro B.8/G.991.1 – Fluctuación de fase/fluctuación lenta de fase máxima a la salida

	Fluctuación de fase máxima		Parámetros de filtro de medición		
	B1 = f1-f2	B2 = f2-f3	f1	f2	f3
NTU	0,25 UI _{pp}	0,005 UI _{pp}	0,2 Hz	2 Hz	20 kHz
LTU	0,25 UI _{pp}	0,005 UI _{pp}	0,2 Hz	2 Hz	20 kHz

B.5.9.3.4 Tolerancia de la fluctuación de fase a la entrada en el transceptor HDSL de la LTU

La NTU satisfará los objetivos de calidad de funcionamiento especificados para aplicaciones específicas (véase el apéndice I) con la siguiente fluctuación lenta de fase/fluctuación de fase superpuesta en el reloj de la fuente de señal de prueba de la señal recibida y con la velocidad de símbolos de la señal recibida a cualquier velocidad en la gama de reloj de transceptor permitida especificada en B.5.8.3 pero con una variación de hasta ±25 ppm. La fluctuación lenta de fase/fluctuación de fase tendrá características sinusoidales en las amplitudes máximas definidas en la figura B.26 con los valores especificados en el cuadro B.7 para frecuencias en la gama de 0,1 Hz

a f3. (Obsérvese que la fluctuación lenta de fase en la señal de entrada está limitada a la fluctuación lenta de fase en la salida de la LTU por el requisito indicado en B.5.9.3.3 de que la salida de la NTU debe seguir a la entrada de la NTU dentro de 0,2 UI.)

B.5.9.3.5 Limitación de la fluctuación de fase a la salida en el transceptor HDSL de la LTU

La fluctuación de fase y la fluctuación lenta de fase máxima en la señal transmitida de la LTU a la NTU será la indicada en el cuadro B.8. (Obsérvese que el tren de bits transmitido está sincronizado con un reloj local en el transceptor de la LTU por lo que la fluctuación lenta de fase es determinada por la estabilidad del reloj y la fluctuación de fase es determinada por el circuito de cómputo utilizado para derivar el reloj de la velocidad de símbolos.)

B.6 Especificación del circuito común

B.6.1 Memoria intermedia de diferencia de retardo

Para compensar cualquier diferencia del tiempo de transmisión total de las tramas HDSL en pares diferentes, debido a la diferencia de los pares descrita en 5.2.4.2, así como a los retardos debidos al procesamiento de la señal en los transceptores HDSL en la LTU y en la NTU y en los posibles REG, se aplicará una memoria intermedia de diferencia de retardo en el circuito común. La función de esta memoria intermedia de retardo es alinear las tramas HDSL de modo que las tramas núcleo puedan ser reensambladas correctamente. Esta memoria debe ser capaz de absorber una diferencia de retardo máxima de 60 μ s.

B.6.2 Pruebas de medición de la calidad de funcionamiento en laboratorio

B.6.2.1 Generalidades

Para los requisitos generales, véase 6.3.1. La figura 32 muestra los modelos definidos de DLL (bucles de prueba). El valor Y (pérdidas de inserción en dB a 150 kHz) para los sistemas CAP ha de buscarse en el cuadro B.9.

Cuadro B.9/G.991.1 – Secuencia de prueba

N	Trayecto de prueba	Sentido	Comentario
1	#1 Nota 1	Directo	Y = 0 dB, ruido de prueba de B.6.2.3.1 con N1 = 300 μ V/ \sqrt Hz y N2 = 30 μ V/ \sqrt Hz
2	#2	Directo	Y = Y1; (nota 2) ruido de prueba de B.6.2.3.2 y de B.6.2.3.1 con N1 = 100 μ V/ \sqrt Hz y N2 = 10 μ V/ \sqrt Hz
3	#3	Directo	Y = Y1; ruido de prueba de B.6.2.3.2 y de B.6.2.3.1 con N1 = 100 μ V/ \sqrt Hz y N2 = 10 μ V/ \sqrt Hz
4	#3	Inverso	Y = Y1; ruido de prueba de B.6.2.3.2 y de B.6.2.3.1 con N1 = 100 μ V/ \sqrt Hz y N2 = 10 μ V/ \sqrt Hz
5	#4	Directo	Y = Y1; ruido de prueba de B.6.2.3.2 y de B.6.2.3.1 con N1 = 100 μ V/ \sqrt Hz y N2 = 10 μ V/ \sqrt Hz
6	#4	Inverso	Y = Y1; ruido de prueba de B.6.2.3.2 y de B.6.2.3.1 con N1 = 100 μ V/ \sqrt Hz y N2 = 10 μ V/ \sqrt Hz
7	#5	Directo	Y = Y1; ruido de prueba de B.6.2.3.2 y de B.6.2.3.1 con N1 = 100 μ V/ \sqrt Hz y N2 = 10 μ V/ \sqrt Hz

Cuadro B.9/G.991.1 – Secuencia de prueba (fin)

N	Trayecto de prueba	Sentido	Comentario
8	#6	Directo	Y = Y1; ruido de prueba de B.6.2.3.2 y de B.6.2.3.1 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
9	#6	Inverso	Y = Y1; ruido de prueba de B.6.2.3.2 y de B.6.2.3.1 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
10	#7	Directo	Y = Y1; ruido de prueba de B.6.2.3.2 y de B.6.2.3.1 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
11	#7	Inverso	Y = Y1; ruido de prueba de B.6.2.3.2 y de B.6.2.3.1 con N1 = 100 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 10 $\mu\text{V}/\sqrt{\text{Hz}}$
12	#8	Directo	Y = Y1; prueba de rechazo de modo común de B.6.2.5
13	Nota 3	Directo e inverso	Y = Y2; ruido de prueba de B.6.2.3.1 con N1 = 300 $\mu\text{V}/\sqrt{\text{Hz}}$ y N2 = 30 $\mu\text{V}/\sqrt{\text{Hz}}$ Trayecto más desfavorable de las pruebas 1 a 11
14	Nota 3	Nota 3	Y = Y3; sin añadir degradación; trayecto más desfavorable de las pruebas 1 a 11, BER < 10 ⁻⁸
15	#2	Directo	Y = Y1; prueba de impulsos descrita en B.6.2.4.4
16	Como en B.6.2.6	Directo	Prueba con microinterrupción descrita en B.6.2.6

NOTA 1 – Bucle de prueba = #1 significa que el trayecto que se prueba será conectado con el bucle de prueba #1 definido en la figura 32. El trayecto no probado será conectado con un bucle simulado, normalmente el bucle #1.

NOTA 2 – Y1 = 23 dB para el sistema de un par e Y1 = 31 dB para el sistema de dos pares, salvo para determinar la calidad de funcionamiento en presencia de ruido Gaussiano truncado (véase B.6.2.3.2), en cuyo caso, Y1 será reducido en 1 dB. Y2 = Y1 – 10 dB e Y3 = Y1 + 3 dB.

NOTA 3 – Las pruebas se realizan por el trayecto más desfavorable en el sentido más desfavorable de las pruebas 1 a 11, con un bucle simulado para el resto del trayecto. Si no hay errores, el bucle #2 directo para el trayecto A se considera por defecto.

NOTA 4 – Las pruebas 1 a 15 se realizarán en todos los pares. En el caso de un sistema HDSL de dos pares instalado fraccionalmente, las pruebas sólo se efectuarán en el par instalado.

B.6.2.2 Configuración de prueba

Véanse 6.3.2 y figura 34 que describe un sistema de prueba representativo.

El cuadro B.9 muestra la secuencia de prueba propuesta para el sistema HDSL.

Obsérvese que se inyectan dos clases distintas de perturbación añadida. El Ruido de prueba (especificado en B.6.2.3.1 y B.6.2.3.2) e Impulsos (definidos en 6.3.4.1). Otra prueba (especificada en 6.3.6) prueba la inmunidad del sistema probado a las microinterrupciones.

B.6.2.3 Procedimiento de prueba con fuente de ruido aleatorio

La mayor parte del ruido de las líneas de red local puede ser representado por una fuente de ruido artificial descrita a continuación. Las pruebas serán las indicadas en el cuadro B.9 y se realizarán con el circuito de inyección descrito en 6.3.3.3 y la fuente de ruido y calibración de bucle de prueba especificada en 6.3.3.4.

B.6.2.3.1 Ruido de factor de cresta bajo

Este ruido artificial está destinado a representar la diafonía entre sistemas y dentro del sistema. Se define para asegurar que se obtendrá esencialmente la misma calidad de funcionamiento en las mediciones en laboratorio que utilizan fuentes de ruido de conjuntos de prueba de diferentes fabricantes.

Para una descripción del ruido conformado con factor de cresta bajo, véanse 6.3.3.1 y 6.3.3.2.

B.6.2.3.2 Ruido gaussiano truncado

El ruido gaussiano truncado se define para tener una distribución de amplitud nominalmente gaussiana. El ruido que tiene una distribución de amplitud gaussiana es representativo de la diafonía del caso más desfavorable. Sin embargo, la distribución de amplitud puede ser truncada en un factor de cresta de 5,0.

La densidad de ruido será $10 \mu\text{V}/\sqrt{\text{Hz}}$ y nominalmente plana de 10 a 240 kHz. Las pruebas que utilizan la fuente de ruido descrita en 6.3.3 son adecuadas para evaluar los efectos de una magnitud aumentada a frecuencias por debajo de 10 kHz.

B.6.2.4 Procedimiento de prueba para ruido impulsivo

B.6.2.4.1 Forma de onda de prueba de ruido impulsivo.

Para la especificación del ruido impulsivo, véase 6.3.4.1.

B.6.2.4.2 Medición de prueba del ruido impulsivo

El impulso de prueba se aplicará al sistema probado como se especifica en 6.3.4.3 utilizando la configuración de prueba descrita en 6.3.4.2. Los criterios de calidad de funcionamiento para los transceptores de sistemas de un par y de dos pares serán los especificados en el cuadro 21, salvo que el valor de Y será 23 dB y 31 dB, respectivamente.

B.6.2.4.3 Requisitos de la prueba de ruido impulsivo

El cuadro 21 muestra la tasa de errores en los bits máxima para los tres niveles de ruido impulsivo. La amplitud cresta a cresta del ruido impulsivo de prueba se indica en mV (y en dB con respecto a un nivel de referencia de 320 mV) medido a la salida del circuito de inyección, cargado con una resistencia de 67,5 ohmios.

B.6.2.5 Prueba de rechazo del modo común

Para los requisitos del rechazo del modo común, véase 6.3.5.

B.6.2.6 Prueba con microinterrupciones

Véase 6.3.6.

B.7 Alimentación en energía

Véase en la cláusula 7 los requisitos de la alimentación en energía.

B.8 Requisitos ambientales

Véanse en la cláusula 8 los requisitos ambientales.

APÉNDICE I

Ejemplos específicos de las aplicaciones

I.1 Requisitos específicos de las aplicaciones AVP RDSI con 2048 kbit/s

I.1.1 Correspondencia de 2048 bits con HDSL

Como se describe en 5.4 (Estructura de trama) los datos de aplicaciones a 2048 kbit/s tienen que corresponder con una trama núcleo de 144 bytes y 500 μ s. Los datos en las interfaces de aplicación T y V3 (véanse las figuras 1 y 2 de la Recomendación G.962 [1]) sólo contienen 128 bytes por 500 μ s y los bytes no utilizados tienen que ser rellenados con 16 bytes de relleno, denominados bytes Y y R que contienen todos UNOS binarios, como se muestra en la figura 6 b). La utilización de los bytes de relleno para otros fines, por ejemplo, corrección de errores hacia adelante, queda en estudio. Con el objeto de lograr un desacoplamiento total de la trama HDSL con respecto a la trama núcleo y un retardo de señal mínimo, la colocación del intervalo de tiempo 0 dentro de la trama núcleo es arbitraria. Esto significa que, salvo la posición ocupada por los bytes de relleno Y y R, el primero bit del intervalo 0 puede producirse en cualquier parte de la trama. Además, la pérdida de alineación de trama en las interfaces de aplicación T y V3 no produce una resincronización de los transceptores HDSL, porque la trama núcleo es transmitida de manera totalmente transparente a través de los sistemas de transceptor HDSL.

Los bits Z_{m9} a Z_{m48} de la trama HDSL no se utilizan y se ponen a UNO.

I.1.2 Correspondencia de las funciones de mantenimiento HDSL con la interfaz

Las funciones de mantenimiento que dependen de la aplicación, la definición de los elementos funcionales (FE, *function elements*) para la señalización a través de las interfaces de aplicación y la codificación de los FE, que utilizan los bits E, A, Sa5 y Sa6 del intervalo de tiempo 0 en la trama de aplicación, se definen en la cláusula 9/G.962 [1] para el punto de referencia V3 y en el cuadro 1/I.431 [3] para el punto de referencia T. Todas estas funciones tienen que realizarse en los bloques de interfaz de acuerdo con la figura 1, evaluando la alineación de trama, los esquemas de señal y la detección de errores CRC-4.

Para la detección de los estados "funcionamiento normal de sección digital", "LOS/LFA en el lado línea de la NT1" y "LOS en el lado línea de la LT", se han de tener en cuenta las funciones de mantenimiento "LOS/LFA en el lado línea de la NTU" e "indicación activa (INDR)", que fueron creadas por el núcleo común en la NTU, y "LOS/LFA en el lado línea de la LTU" e "indicación activa (INDC)", creadas por el núcleo común en la LTU.

Se considerará que la sección digital de acceso es operacional cuando todos los pares de transceptores han indicado la compleción del procedimiento de activación (véanse 5.6 o B.5.6), se ha logrado la identificación correcta de pares en la trama núcleo, como se describe en 6.2 o B.5.6.9 y no se detecta ninguna otra condición de fallo. Si uno de los pares de transceptor indica condición no operacional o identificación incorrecta de pares, se considerará que la sección digital de acceso no es operacional.

La única función de mantenimiento de esta aplicación que ha de lograr el núcleo común es "instrucción de bucle 1", véase el cuadro I.1.

Cuadro I.1/G.991.1 – Bucle

Función	Localización	Controlado por	Solicitado por
Bucle 1	Lo más cerca posible de la línea	OAM en el bloque M en la LTU (nota)	Interfaz V3
NOTA – Cuando el bucle 1 es solicitado por la interfaz V3, un bucle completo y transparente será activado en todos los transeceptores HDSL en el lado línea de la LTU. Estos bucles son gestionados por una función de OAM dentro de bloque funcional M en la LTU.			

I.1.3 Calidad de funcionamiento

I.1.3.1 Especificación de la calidad de funcionamiento

La calidad de funcionamiento global debe ser tal que se satisfagan los límites indicados en la Recomendación G.826 [B9]. A los efectos de conformidad, los sistemas de transmisión HDSL tienen que satisfacer las pruebas específicas de calidad de funcionamiento en laboratorio definidas en 6.3 o B.6.2.

I.1.3.2 Retardo de transferencia de la señal

El retardo de transferencia de la señal unidireccional, que es el valor medio del tiempo de retardo en ambos sentidos de transmisión entre los puntos de referencia T y V3 definidos en la Recomendación G.962 [1], no excederá de 1250 μ s, y la asignación para un sistema HDSL de 2B1Q será como sigue:

LTU	$\leq 450 \mu$ s
NTU	$\leq 450 \mu$ s
REG	$\leq 200 \mu$ s
Línea	$\leq 150 \mu$ s

I.1.3.3 Especificación de reloj para interfaces externas

I.1.3.3.1 Tolerancia del reloj de la NTU

La frecuencia del reloj de la NTU en funcionamiento libre es 2048 kHz con una tolerancia máxima de ± 50 ppm.

I.1.3.3.2 Tolerancia del reloj de la LTU

La frecuencia del reloj de la NTU en funcionamiento libre es 2048 kHz con una tolerancia máxima de ± 50 ppm.

I.1.3.3.3 Especificación de la fluctuación de fase

La tolerancia de fluctuación de fase a la entrada así como la limitación de transferencia de fluctuación de fase se definen en términos de amplitud y frecuencia de la fluctuación de fase a la entrada sinusoidal que, cuando modula una secuencia de bits pseudoaleatorio de $2^{15}-1$ dentro de los intervalos de tiempo 1 a 31 del tren de bits, no debe causar errores en los bits en el sistema de transmisión o fluctuación de fase en la salida pertinente que exceda de los límites definidos más adelante. Este método de prueba se utiliza para facilitar la prueba y en sí mismo no está destinado a ser representativo del tipo de fluctuación de fase que se ha de hallar en aplicaciones reales.

La fluctuación de fase a la entrada admisible se indica en la figura I.1 con los valores del cuadro I.2. Los límites de fluctuación de fase indicados en el cuadro I.3 se cumplirán cuando se aplica la fluctuación de fase admisible a la entrada pertinente, donde B1 se mide con un filtro paso banda que tiene una frecuencia de corte superior de f_4 y una frecuencia de corte inferior de f_1 , mientras que B2 se mide con la misma frecuencia de corte alta pero con una frecuencia de corte baja aumentada a f_3 .

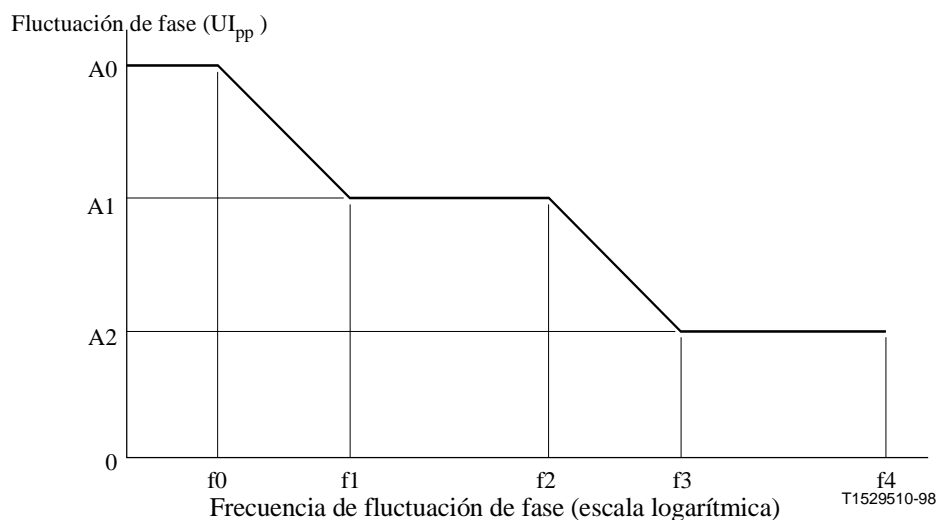


Figura I.1/G.991.1 – Límite inferior de la fluctuación de fase y fluctuación lenta de fase máximas admisibles a la entrada

Cuadro I.2/G.991.1 – Valores de parámetros para la tolerancia de fluctuación de fase a la entrada

Interfaz	Parámetro	Amplitud cresta a cresta			Frecuencia				
		A0	A1	A2	f0	f1	f2	f3	f4
En entrada T	Valor	–	1,1	0,11	–	–	40	0,4	100
En entrada V3	Valor	20,5	0,9	0,18	12	20	3600	18	100
	Unidades	UI _{pp}	UI _{pp}	UI _{pp}	μHz	Hz	Hz	kHz	kHz

NOTA 1 – UI_{pp} = Intervalo unitario cresta a cresta. $1 \text{ UI}_{pp} = \frac{1}{2048} \text{ kHz} = 488 \text{ ns}$ para la aplicación AVP de RDSI.

NOTA 2 – Los valores para la entrada de la interfaz T se toman de la Recomendación I.431 [3] según lo requerido por la Recomendación G.962 [1].

NOTA 3 – Los valores para la entrada de la interfaz V3 se toman de la Recomendación I.431 [3], pero reducidos en un margen de 10% para la acumulación de fluctuación de fase en el sistema de transmisión HDSL.

Cuadro I.3/G.991.1 – Valores máximos permitidos de fluctuación de fase a la salida

Interfaz	Parámetro	Fluctuación de fase máxima admisible		Parámetros de banda de paso de medición (la parte de paso alta tiene la pendiente de primer orden)		
		B1; (f1-f4)	B2; (f3-f4)	f1	f3	f4
En salida T	Valor	1,0	0,2	20	18 000	100
En salida V3	Valor	1,2	0,2	20	700	100
	Unidades	UI _{pp}	UI _{pp}	Hz	Hz	kHz

NOTA 1 – Los valores de la salida en la interfaz T se toman de la Recomendación I.431 [3].

NOTA 2 – Los valores de la salida en la interfaz V3 se toman de la Recomendación I.431 [3], pero incrementados en 10% para la acumulación de fluctuación de fase en el sistema de transmisión HDSL en la zona de frecuencias más bajas y basados en la red de transmisión de alto Q siguiente.

I.1.3.3.4 Especificación de la fluctuación lenta de fase

La fluctuación lenta de fase máxima que se puede admitir a la salida de un sistema HDSL, expresada en MTIE, no excederá de los valores indicados en el cuadro I.4. La especificación resultante se especifica en la figura I.2.

Cuadro I.4/G.991.1 – Valores máximos permitidos de fluctuación lenta de fase a la salida

MTIE	Intervalo de observación
732 ns	$0,05 < \tau \leq 100$ s
$13 \tau - 568$ ns	$100 < \tau \leq 200$ s
2000 ns	$200 < \tau \leq 2000$ s
$433 \tau _{0,2} + 0,01 \tau $ ns	$\tau > 2000$ s

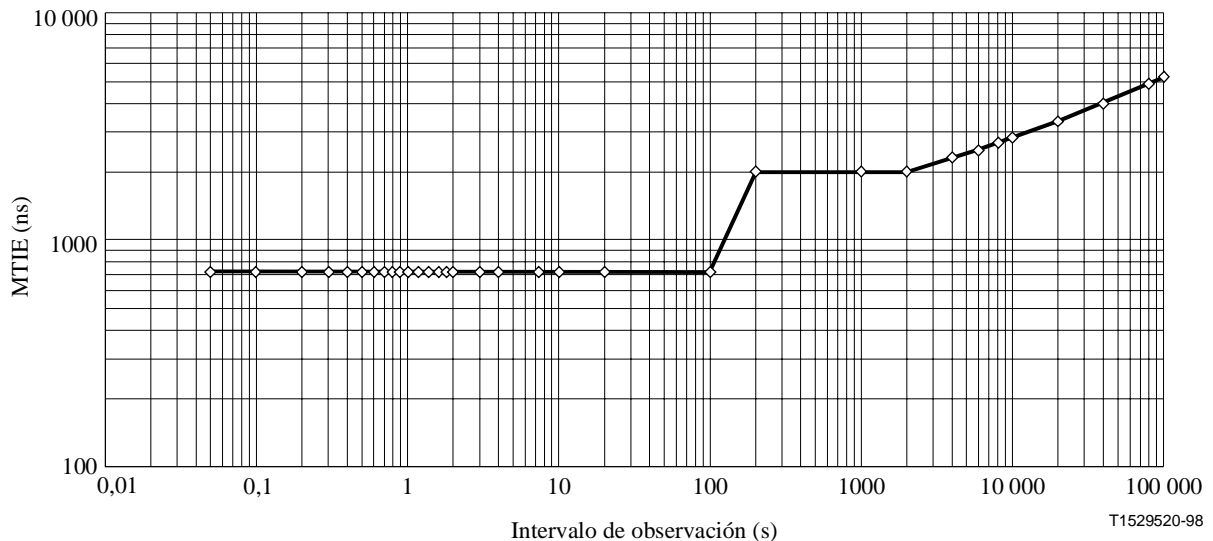


Figura I.2/G.991.1 – Valores máximos permitidos de fluctuación lenta de fase a la salida, expresados en MTIE

La referencia de temporización para las mediciones de MTIE será igual a la utilizada como referencia para el generador de secuencia de prueba pseudoaleatoria de 2048 Mbit/s. La secuencia de prueba pseudoaleatoria será $2^{15}-1$ de acuerdo con la Recomendación O.151.

NOTA 1 – Los sistemas de transmisión diseñados de acuerdo con las ediciones 1 a 3 de ETR 152 pueden originar valores más altos de fluctuación lenta de fase, por lo que no serán adecuados para aplicaciones que son sensibles a esta fluctuación.

NOTA 2 – Para determinar la amplitud máxima de la fluctuación lenta de fase producida por un sistema HDSL, la frecuencia de reloj de la red a la entrada del sistema ha de variar en la gama ± 50 ppm. Se recomienda utilizar una resolución de reloj de ≤ 1 ppm para medir con precisión la fluctuación lenta de fase.

NOTA 3 – Este valor se cumplirá también en presencia de un regenerador.

I.1.3.4 Medición de la calidad de funcionamiento en laboratorio

Se supone que la calidad de funcionamiento puede ser evaluada en la interfaz de aplicación. Se utilizarán la configuración y los procedimientos de prueba indicados en 6.3 o B.6.2.

I.2 Requisitos específicos de la aplicación para líneas europeas arrendadas que transmiten información digital no estructurada a 2048 kbit/s (D2048U)

I.2.1 Interfaces de aplicación

I.2.1.1 Interfaz de aplicación en el lado cliente

La interfaz de aplicación en el lado cliente será conforme a las normas ETS 300 418 [B6] y ETS 300 247 [B5].

I.2.1.2 Interfaz de aplicación en el lado red

La interfaz de aplicación en el lado red es una interfaz a 2048 kbit/s de acuerdo con la Recomendación G.703 [B10].

I.2.2 Correspondencia de la señal D2048U con HDSL

Como se describe en 5.4, los datos de aplicación que tienen una velocidad binaria nominal de 2048 kbit/s con tolerancia máxima de ± 50 ppm corresponderán con la secuencia de bits independientemente en una trama núcleo con 144 bytes y 500 μ s. Los datos en la interfaz de aplicación en el lado cliente contienen solamente 128 bytes por 500 μ s. Los bytes no utilizados se rellenarán con 16 bytes de relleno denominados bytes Y y R que contienen todos UNOS binarios, como se muestra en la figura 6 b). El uso de los bytes de relleno para otros fines, por ejemplo, corrección de errores hacia adelante, queda en estudio.

Los bits Z_{m9} a Z_{m48} en la trama HDSL no se utilizan y se pondrán a UNO.

I.2.3 Correspondencia de funciones de mantenimiento HDSL con la interfaz

Se considerará que la sección digital de acceso es operacional cuando todos los pares de transceptor han indicado la compleción del procedimiento de activación (véanse 5.6 o B.5.6), se ha logrado la identificación correcta de los pares en la trama núcleo, como se describe en 6.2 o B.5.6.9, y no se detecta ninguna condición de fallo. Si uno de los pares de transceptor indica una condición no operacional o identificación incorrecta de pares, se considerará que la sección digital de acceso no es operacional.

El hecho de que la señal D2048U no es estructurada impide que el núcleo HDSL corresponda con cualquier información de operación y mantenimiento dentro o fuera de la cabida útil, porque el sistema HDSL no tiene ninguna información sobre el contenido de la estructura interna de los datos transmitidos.

La única información que el código puede obtener es "LOS en la interfaz de aplicación de LTU" y "LOS en la interfaz de aplicación de la NTU". Cuando se detecta LOS en la interfaz de aplicación de la NTU o de la LTU, se transmitirá la señal "todos UNOS" al extremo distante del sistema HDSL. Al mismo tiempo, el bit 15 de la trama HDSL ("losd") se pondrá a CERO, como se muestra en el cuadro I.5.

Cuadro I.5/G.991.1 – LOS en la interfaz de aplicación de LTU y NTU

Condición de entrada de la línea arrendada	Acción
LOS en la interfaz de aplicación de la LTU	losd = 0 en HOH (LTU/NTU)
LOS en la interfaz de aplicación de la NTU	losd = 0 en HOH (NTU/LTU)

La correspondencia de LOS/LFA en el lado línea de LTU, NTU y ambos lados de REG con la interfaz de aplicación se muestra en el cuadro I.6.

Cuadro I.6/G.991.1 – Correspondencia de las funciones de mantenimiento con las interfaces de aplicación

Condición en un par (o más pares)	Mensaje hacia la interfaz de aplicación de	
	NTU	LTU
LOS/LFA en el lado línea de la LTU	Nota	AIS
LOS/LFA en el lado línea de la NTU	Nota	AIS
LOS/LFA en el REG-R	Nota	AIS
LOS/LFA en el REG-C	Nota	AIS
NOTA – Mientras el sistema HDSL no está en el estado plenamente operacional, es decir, no todos los transceptores HDSL están en el estado Rx/Tx activo, no se define la señal hacia la interfaz de aplicación de la NTU.		

I.2.4 Calidad de funcionamiento

I.2.4.1 Especificación de la calidad de funcionamiento

La calidad de funcionamiento global será tal que satisfaga los límites definidos en la Recomendación G.826 [B9].

I.2.4.2 Retardo de transferencia de señal

El retardo de transferencia de la señal unidireccional entre las interfaces de aplicación no excederá de 1250 μ s. Se calculará como el retardo medio para ambos sentidos. La asignación para un sistema HDSL de 2B1Q HDSL será como sigue:

- LTU \leq 450 μ s
- NTU \leq 450 μ s
- REG \leq 200 μ s
- Línea \leq 150 μ s

I.2.4.3 Especificación de reloj para interfaces externas

I.2.4.3.1 Tolerancia del reloj de la NTU

La frecuencia del reloj de la NTU en funcionamiento libre será 2048 kHz con una tolerancia máxima de \pm 50 ppm.

I.2.4.3.2 Tolerancia del reloj de la LTU

La frecuencia del reloj de la LTU en funcionamiento libre será 2048 kHz con una tolerancia máxima de \pm 50 ppm.

I.2.4.3.3 Especificación de fluctuación de fase

La tolerancia de fluctuación de fase a la entrada así como los límites de transferencia de fluctuación de fase se definen en términos de amplitud y frecuencia de fluctuación de fase a la entrada sinusoidal que, cuando modula una secuencia de prueba pseudoaleatoria de $2^{15}-1$ del tren de bits de 2048 kbit/s a la velocidad nominal y con tolerancias de +50 ppm y -50 ppm, no originará errores en los bits en el sistema de transmisión o fluctuación de fase en la salida pertinente en exceso de los límites definidos más adelante. Este método de prueba se utiliza para facilitar la prueba y en sí mismo no está destinado a ser representativo del tipo de fluctuación de fase que se ha de hallar en la práctica.

La fluctuación de fase admisible a la entrada se muestra en la figura I.1 (véase I.1.3.3.3) con los valores del cuadro I.7. Los límites de fluctuación de fase a la salida del cuadro I.8 se cumplirán cuando se aplica la fluctuación de fase admisible a la entrada pertinente.

Cuadro I.7/G.991.1 – Valores de parámetros para tolerancia de fluctuación de fase a la entrada

Interfaz de aplicación	Parámetro	Amplitud cresta a cresta			Frecuencia				
		A0	A1	A2	f0	f1	f2	f3	f4
en NTU (entrada)	Valor	–	1,1	0,11	–	–	4	0,04	100
en LTU (salida)	Valor	–	1,35	0,18	–	20	2400	18	100
	Unidades	–	UI _{pp}	UI _{pp}	–	Hz	Hz	kHz	kHz

NOTA 1 – UI_{pp} = Intervalo unitario cresta a cresta. $1 \text{ UI}_{pp} = \frac{1}{2048} \text{ kHz} = 488 \text{ ns}$ para la aplicación D2048U.

NOTA 2 – Los valores para la entrada de la NTU se toman de ETS 300 247 [B5].

NOTA 3 – Los valores para la entrada de la LTU se toman de la Recomendación G.823 pero reducidos en un margen de 10% para la acumulación de fluctuación de fase en el sistema de transmisión HDSL.

Cuadro I.8/G.991.1 – Valores máximos permitidos de fluctuación de fase a la salida

Interfaz de aplicación	Parámetro	Fluctuación de fase máxima admisible		Parámetros de banda de paso de medición (la parte de paso alta tiene la pendiente de primer orden)		
		B1; (f1-f4)	B2; (f3-f4)	f1	f3	f4
En salida de NTU	Valor	1,5	0,2	20	18 000	100
En salida de LTU	Valor	0,3	0,15	20	700	100
	Unidades	UI _{pp}	UI _{pp}	Hz	Hz	kHz

NOTA 1 – Los valores para la salida de la NTU se han tomado de ETS 300 247 [B5].

NOTA 2 – Los valores de la salida de la LTU se basan en la entrada en la NTU, pero incrementados para la acumulación de fluctuación de fase en el sistema de transmisión HDSL en la zona de frecuencias más bajas y basados en la red de transmisión de alto Q siguiente.

I.2.4.4 Mediciones de calidad de funcionamiento en laboratorio

Se supone que la calidad de funcionamiento se puede evaluar en la interfaz de aplicación. Se utilizará la disposición y procedimientos de prueba indicados en 6.3 o B.6.2.

I.3 Requisitos específicos de la aplicación para líneas europeas arrendadas que transmiten información digital no estructurada a 2048 kbit/s (D2048S)

I.3.1 Interfaces de aplicación

I.3.1.1 Interfaz de aplicación en el lado cliente

La interfaz de aplicación en el lado cliente será conforme a las normas ETS 300 418 [B6] y ETS 300 419 [B7], 5.1.7.2.

I.3.1.2 Interfaz de aplicación en el lado red

La interfaz de aplicación en el lado red es una interfaz a 2048 kbit/s de acuerdo con la Recomendación G.703 [B10]. Si la información estructurada es tratada en la NTU y/o en la LTU, se ejecutará la función pertinente definida en las Recomendaciones G.704 [B11] y G.706 [B12].

I.3.2 Correspondencia de la señal D2048S con HDSL

Como se describe en 5.4, los datos de aplicación que tienen una velocidad binaria nominal de 2048 kbit/s con tolerancia máxima de ± 50 ppm corresponderán con la secuencia de bits independientemente en una trama núcleo con 144 bytes y 500 μ s. Los datos en la interfaz de aplicación en el lado cliente contienen solamente 128 bytes por 500 μ s. Los bytes no utilizados se rellenarán con 16 bytes de relleno denominados bytes Y y R que contienen todos UNOS binarios, como se muestra en la figura 6 b). El uso de los bytes de relleno para otros fines, por ejemplo, corrección de errores hacia adelante, queda en estudio.

Los bits Z_{m9} a Z_{m48} en la trama HDSL no se utilizan y se pondrán a UNO.

I.3.3 Correspondencia de funciones de mantenimiento con la HDSL con la interfaz

Se considerará que la sección digital de acceso es operacional cuando todos los pares de transceptor han indicado la compleción del procedimiento de activación (véanse 5.6 o B.5.6), se ha logrado la identificación correcta de los pares en la trama núcleo, como se describe en 6.2 o B.5.6.9, y no se detecta en ninguna condición de fallo. Si uno de los pares de transceptor indica una condición no operacional o identificación incorrecta de pares, se considerará que la sección digital de acceso no es operacional.

La correspondencia de LOS/LFA en el lado línea de la LTU, NTU y ambos lados del REG con la interfaz de aplicación se muestra en el cuadro I.9.

Cuadro I.9/G.991.1 – Correspondencia de funciones de mantenimiento con las interfaces de aplicación

Condición en un par (o más pares)	Mensaje hacia la interfaz de aplicación de	
	NTU	LTU
LOS/LFA en el lado línea de LTU	Nota 1	Nota 2
LOS/LFA en el lado línea de NTU	Nota 1	Nota 2
LOS/LFA en el REG-R	Nota 1	Nota 2
LOS/LFA en el REG-C	Nota 1	Nota 2
<p>NOTA 1 – Mientras el sistema HDSL no está funcionando plenamente, es decir, no todos los transceptores HDSL están en el estado Rx/Tx activo, no se define la señal hacia la interfaz de aplicación de la NTU.</p> <p>NOTA 2 – El mensaje enviado hacia la interfaz de aplicación de la LTU será AIS o AUXP dependiendo del requisito de la entidad operadora de la red.</p>		

El cuadro I.10 muestra cómo lograr un bucle completo y transparente en la LTU.

Cuadro I.10/G.991.1 – Bucle en la LTU

Función	Localización	Controlado por	Requerido por
Bucle 1	Lo más cerca posible de la línea	OAM en el bloque M en la LTU	La interfaz de aplicación de la LTU
<p>NOTA 1 – El uso de este bucle depende de la red.</p> <p>NOTA 2 – Cuando el bucle 1 es solicitado por la interfaz de aplicación de LTU, se activará un bucle completo y transparente en todos los transceptores HDSL en el lado línea de la LTU. Estos bucles son gestionados por una función OAM dentro del bloque funcional M en la LTU.</p>			

I.3.4 Calidad de funcionamiento

I.3.4.1 Especificación de la calidad de funcionamiento

La calidad de funcionamiento global será tal que satisfaga los límites definidos en la Recomendación G.826 [B9].

I.3.4.2 Retardo de transferencia de señal

El retardo de transferencia de la señal unidireccional entre las interfaces de aplicación no excederá de 1250 μ s. Se calculará como el retardo medio para ambos sentidos. La asignación para un sistema HDSL de 2B1Q será como sigue:

- LTU $\leq 450 \mu$ s
- NTU $\leq 450 \mu$ s
- REG $\leq 200 \mu$ s
- Línea $\leq 150 \mu$ s

I.3.4.3 Especificación de reloj para interfaces externas

I.3.4.3.1 Tolerancia del reloj de la NTU

La frecuencia del reloj de la NTU en funcionamiento libre será 2048 kHz con una tolerancia máxima de ± 50 ppm.

I.3.4.3.2 Tolerancia del reloj de la LTU

La frecuencia del reloj de la LTU en funcionamiento libre será 2048 kHz con una tolerancia máxima de ± 50 ppm.

I.3.4.3.3 Especificación de fluctuación de fase

La tolerancia de fluctuación de fase a la entrada así como los límites de transferencia de fluctuación de fase se definen en términos de amplitud y frecuencia de fluctuación de fase a la entrada sinusoidal que, cuando modula una secuencia de prueba pseudoaleatoria de $2^{15}-1$ dentro de los intervalos 1 a 31 del tren de bits de 2048 kbit/s a la velocidad binaria nominal y con tolerancias de $+50$ ppm y -50 ppm, no originará errores en los bits en el sistema de transmisión o fluctuación de fase en la salida pertinente en exceso de los límites definidos más adelante. Este método de prueba se utiliza para facilitar la prueba y en sí mismo no está destinado a ser representativo del tipo de fluctuación de fase que se ha de hallar en la práctica.

La fluctuación de fase admisible a la entrada se muestra en la figura I.1 (véase I.1.3.3.3) con los valores del cuadro I.11. Los límites de fluctuación de fase a la salida del cuadro I.12 se cumplirán cuando se aplica la fluctuación de fase admisible a la entrada pertinente.

Cuadro I.11/G.991.1 – Valores de parámetros para la tolerancia de fluctuación de fase a la entrada

Interfaz de aplicación	Parámetro	Amplitud cresta a cresta			Frecuencia				
		A0	A1	A2	f0	f1	f2	f3	f4
En NTU (entrada)	Valor	–	1,1	0,11	–	–	4	0,04	100
En LTU (entrada)	Valor	–	1,35	0,18	–	20	2400	18	100
	Unidades	–	UI _{pp}	UI _{pp}	–	Hz	Hz	kHz	kHz

NOTA 1 – UI_{pp} = Intervalo unitario cresta a cresta. $1 \text{ UI}_{pp} = \frac{1}{2048} \text{ kHz} = 488 \text{ ns}$ para la aplicación D2048S.

NOTA 2 – Los valores para la entrada de la NTU se toman de ETS 300 419 [B7].

NOTA 3 – Los valores para la entrada de la LTU se toman de la Recomendación G.823 pero reducidos en un margen de 10% para la acumulación de fluctuación de fase en el sistema de transmisión HDSL.

Cuadro I.12/G.991.1 – Valores máximos permitidos de fluctuación de fase a la salida

Interfaz de aplicación	Parámetro	Fluctuación de fase máxima admisible		Parámetros de banda de paso de medición (la parte de paso alto tiene pendiente de primer orden)		
		B1; (f1-f4)	B2; (f3-f4)	f1	f3	f4
En salida de NTU	Valor	1,5	0,2	20	18000	100
En salida de LTU	Valor	0,3	0,15	20	700	100
	Unidades	UI _{pp}	UI _{pp}	Hz	Hz	kHz
<p>NOTA 1 – Los valores para la salida de la NTU se toman de ETS 300 419 [B7].</p> <p>NOTA 2 – Los valores para la salida de la LTU se basan en la entrada en la NTU, pero incrementados para la acumulación de fluctuación de fase en el sistema de transmisión HDSL en la zona de frecuencias más bajas y basados en la red de transmisión de alto Q siguiente.</p>						

I.3.4.4 Mediciones de calidad de funcionamiento en laboratorio

Se supone que la calidad de funcionamiento puede ser evaluada en la interfaz de aplicación, evitando así la necesidad de acceso de prueba a los canales de datos. Se utilizará la disposición y los procedimientos de prueba indicados en 6.3 o B.6.2.

I.4 Requisitos específicos de las aplicaciones para instalación fraccional

I.4.1 Correspondencia de servicios fraccionales con HDSL

I.4.1.1 Visión general del procedimiento de correspondencia

La interfaz de aplicación de una instalación fraccional se basa en la Recomendación G.704 [B11].

La aplicación de instalación fraccional de HDSL proporciona una capacidad de acceso reducida cuando no todos los transceptores HDSL están equipados. La trama núcleo de 144 bytes y 500 μ s descrita en 5.4 (Estructura de trama) corresponde a una, dos o tres tramas HDSL paralelas, dependiendo de la velocidad binaria (784 kbit/s ó 1168 kbit/s) y del número de transceptores HDSL equipados. Si se aplica la opción de correspondencia conforme a la figura 6 c) en la cual la trama núcleo HDSL está sincronizada con la trama de aplicación, con el TS0 insertado y en la primera posición de cabida útil de la trama HDSL, existe la posibilidad de la transmisión transparente de una trama de aplicación rellena fraccionalmente, y también el funcionamiento parcial del sistema en caso de fallo de transmisión en uno o más de los pares.

Una interfaz de datos externa (por ejemplo, ISO 2110 [B13]) con funciones de procesamiento previo puede aceptar datos a una velocidad binaria global de $(n \times 64)$ kbit/s y corresponder con la trama de interfaz de aplicación a 2048 kbit/s. Un bloque facultativo de intercambio de intervalos de tiempo permite realizar aplicaciones complejas tales como funcionamiento punto a multipunto o la transmisión de bloques contiguos de canales por cada par HDSL. (Estas funciones están fuera del alcance de esta Recomendación.)

La correspondencia de la trama núcleo con la trama HDSL sigue la manera normal, con la excepción de que no todos los pares tienen que estar equipados. El proceso de correspondencia se ilustra en las figuras I.3 e I.4.

Obsérvese que con esta correspondencia parcial, es posible el funcionamiento de un sistema de tres pares instalado fraccionalmente.

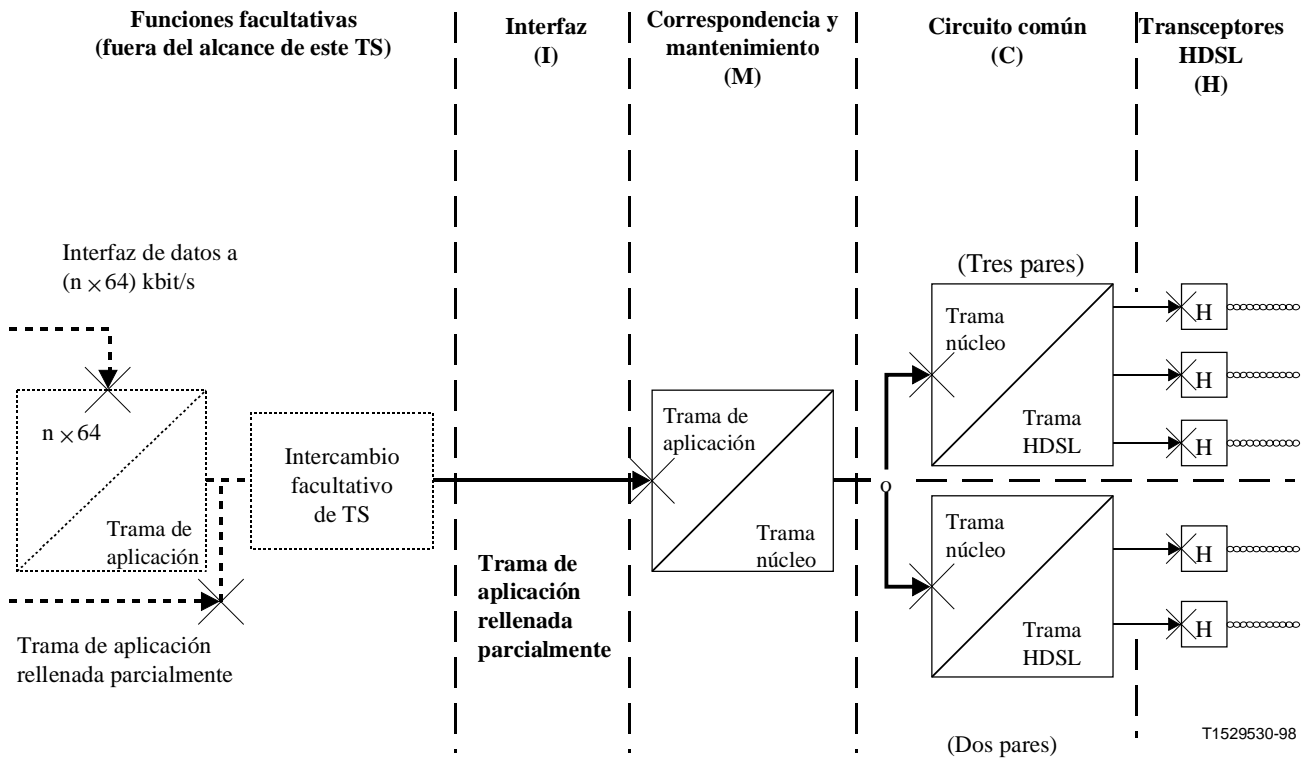
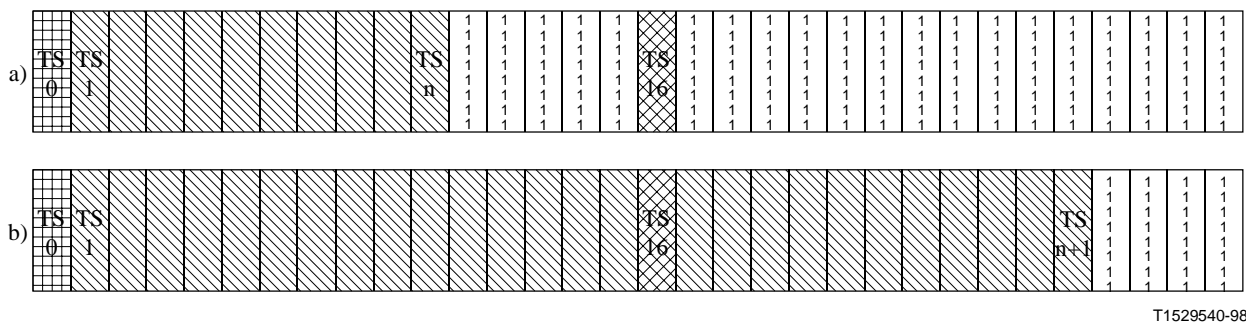


Figura I.3/G.991.1 – Proceso de correspondencia para instalaciones fraccionales

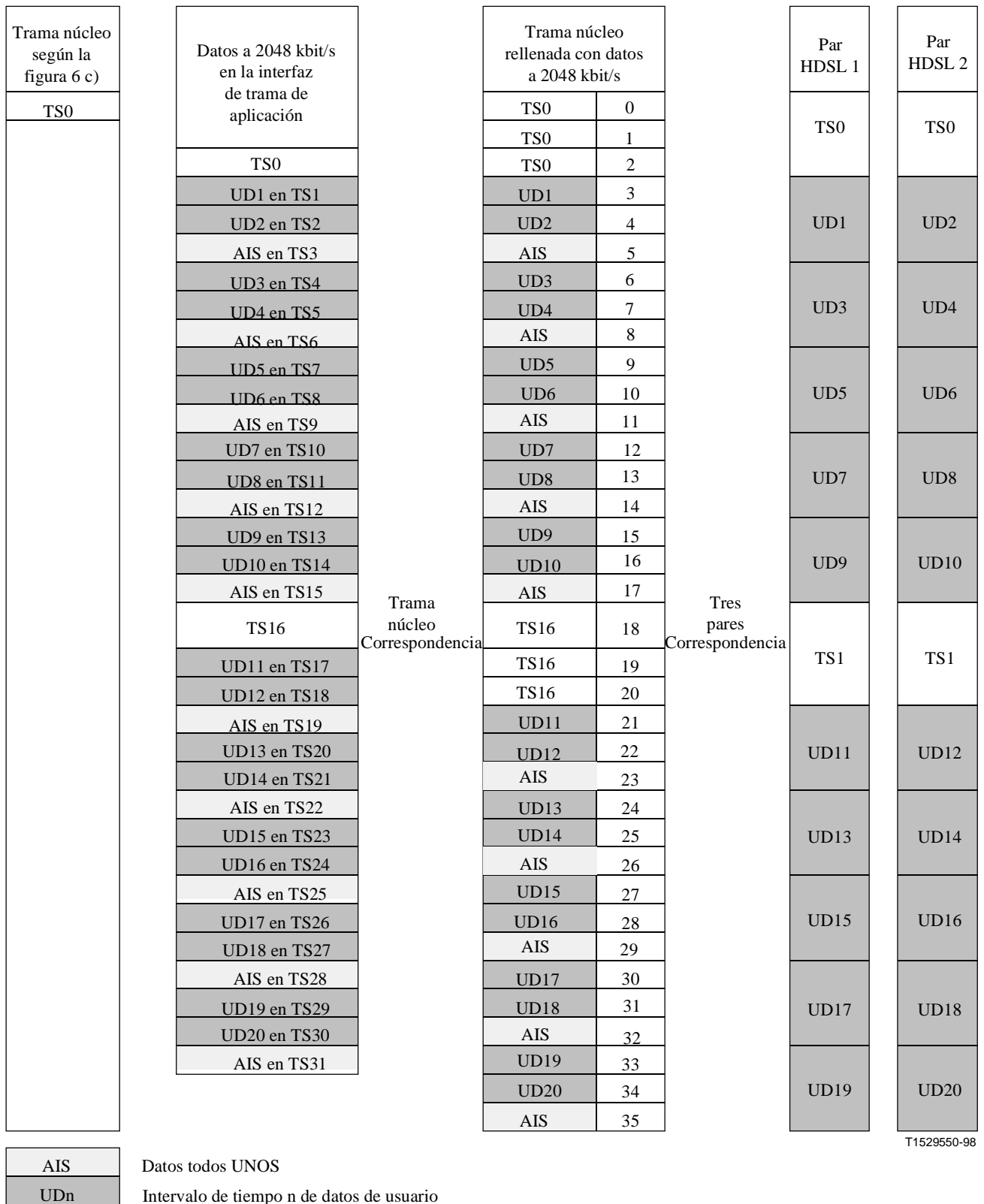


NOTA – Los intervalos de tiempo (TS, *time slots*) de la trama de aplicaciones a 2048 kbit/s se rellenan como sigue:
 El TS0 se rellena de acuerdo con la norma ETS 300 167 [B15].
 El TS16 se reserva para la acomodación, si es necesario, de un canal de señalización a 64 kbit/s
 – si $2 \leq n \leq 15$, TS1 a TS n se rellenan con datos a $n \times 64$ kbit/s a)
 – si $15 < n \leq 30$, TS1 a TS15 y TS17 a TS($n + 1$) se rellenan con datos a $n \times 64$ kbit/s b)
 – los intervalos de tiempo restantes se rellenan con datos todos UNOS (AIS).

Figura I.4/G.991.1 – Ilustración de la correspondencia de instalaciones fraccionales con la trama de aplicaciones a 2048 kbit/s

I.4.1.2 Detalles de correspondencia de la interfaz de aplicación con la trama núcleo HDSL

El proceso de correspondencia para el transceptor a 784 kbit/s se muestra en las figuras I.5 e I.6 y para los transceptores a 1168 kbit/s en la figura I.7. La trama de interfaz de aplicación descrita en ETS 300 167 [20] corresponde síncronamente byte por byte con la trama núcleo, y la trama de aplicación ocupa una posición definida dentro de la trama HDSL. Los bytes no utilizados tienen insertada una señal AIS (todos UNOS).



T1529550-98

Figura I.5/G.991.1 – Procedimientos de correspondencia para instalaciones fraccionales de dos de tres pares de un sistema HDSL de tres pares a 784 kbit/s

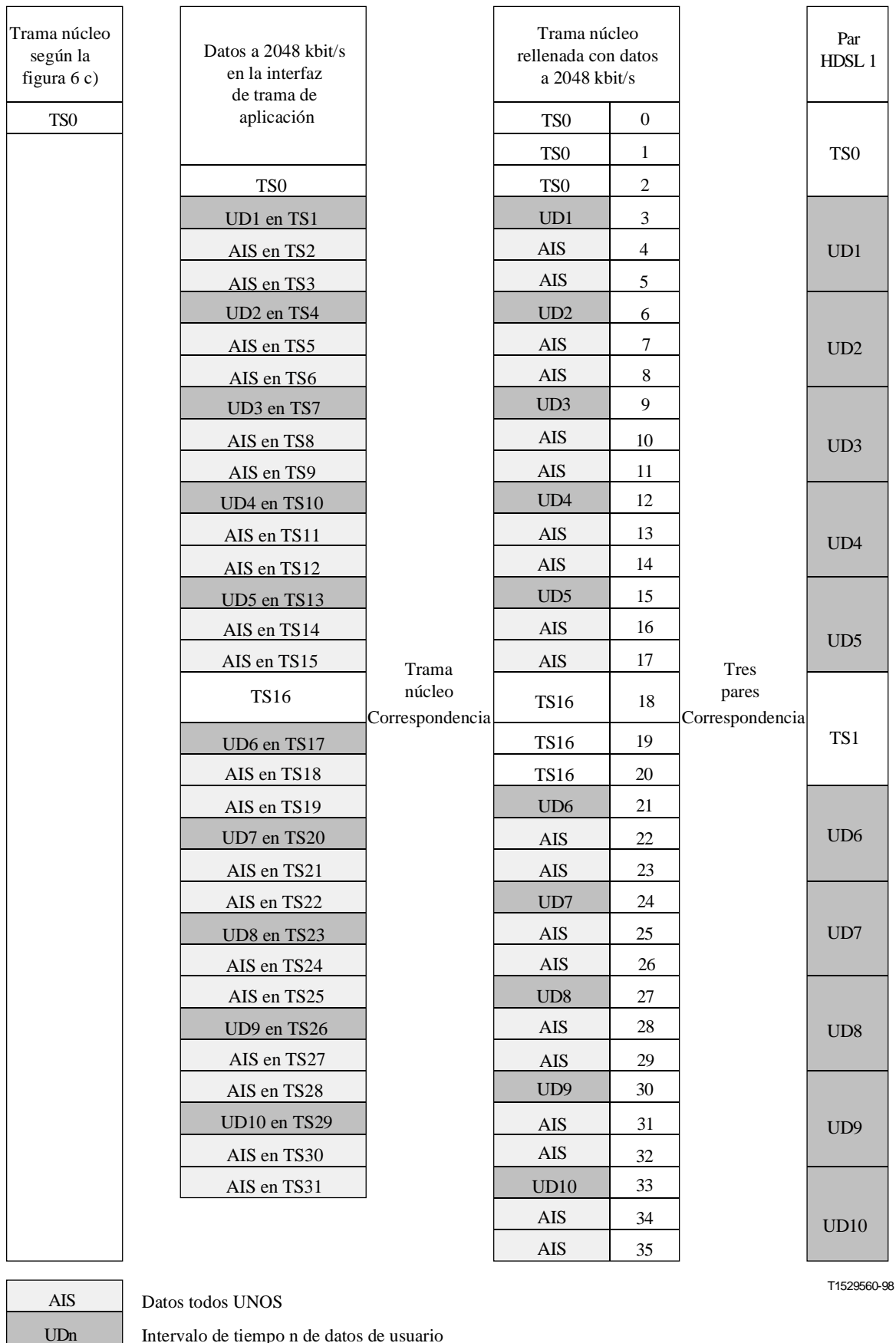


Figura I.6/G.991.1 – Procedimientos de correspondencia para instalaciones fraccionales de uno de tres pares de un sistema HDSL de tres pares a 784 kbit/s

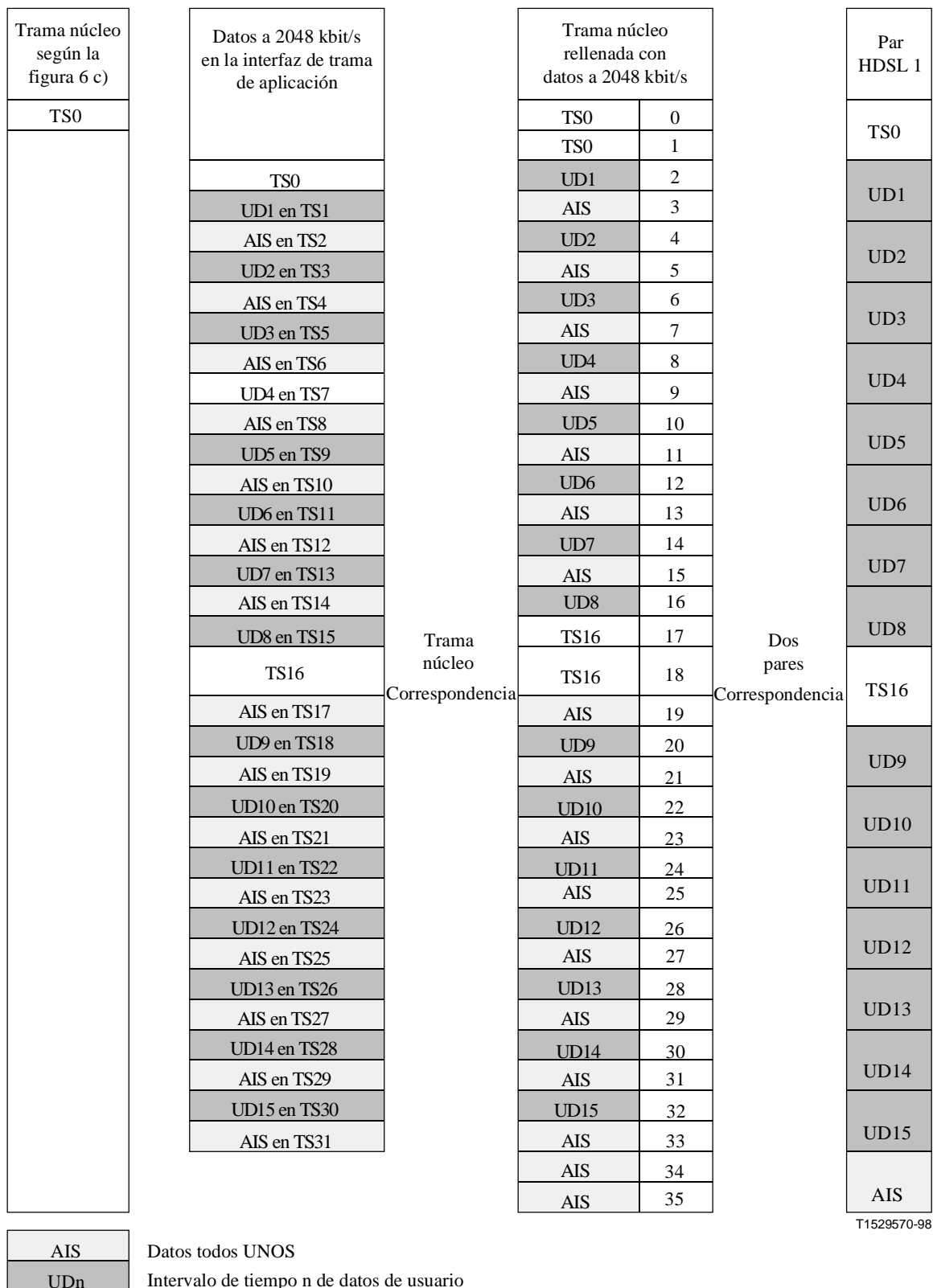


Figura I.7/G.991.1 – Correspondencia de instalación fraccional en un par de un sistema de dos pares

I.4.1.3 Detalles de la correspondencia de la trama núcleo HDSL con la trama HDSL

La correspondencia de la trama núcleo con la trama de transmisión HDSL se efectúa exactamente de la misma manera que para las otras aplicaciones, como puede verse en la figuras I.5, I.6 e I.7. El procesamiento previo relacionado con la correspondencia de la aplicación con la trama núcleo es responsable de definir la correspondencia final con los pares HDSL. No se requiere ningún procesamiento adicional en la correspondencia de núcleo con HDSL. Los pares que sólo transportan una señal AIS no tienen que estar equipados, pues la señal AIS es reinsertada en el receptor. La verificación CRC-4 en la trama de aplicación aparece así transparente a través del sistema, es decir, desde el punto de vista de la CRC-4, el sistema se comporta como si la transmisión estuviese libre de errores en estos canales (que contienen AIS) y que han sido terminados en el transmisor y reintroducidos en el receptor.

I.4.1.4 Correspondencias externas facultativas con la trama de aplicación

Es posible realizar externamente correspondencias adicionales de interfaces de datos externas con la trama de aplicación para facilitar aplicaciones tales como funcionamiento punto a multipunto, múltiples trenes de datos a $(n \times 64)$ kbit/s, creación de trenes de datos de alta y baja prioridad (en el caso de funcionamiento parcial) y la correspondencia de bloques contiguos de intervalos de tiempo con un par HDSL específico. Sin embargo, la definición de estas correspondencias está fuera del alcance de esta Recomendación.

I.4.2 Correspondencia de las funciones de mantenimiento HDSL con la interfaz

Se considerará que un sistema instalado fraccionalmente es plenamente operacional cuando todos los pares de tranceptor instalados han indicado la compleción del procedimiento de activación descrito en 5.6 o B.5.6, se ha logrado la identificación correcta de los pares en la trama núcleo, como se describe en 6.2 o B.5.6.9, y no se detecta ninguna otra condición de fallo. Si uno de los pares de tranceptor instalados indica la condición no operacional o identificación incorrecta de pares, se considerará que el sistema instalado fraccionalmente no es operacional.

La correspondencia de LOS/LFA en el lado línea de la LTU, NTU y en ambos lados del REG con la interfaz de aplicación se muestra en el cuadro I.13, y en el cuadro I.14 cómo se logra un bucle completo y transparente.

Cuadro I.13/G.991.1 – Correspondencia de funciones de mantenimiento con la interfaz de aplicación

Condición en un par (o más pares)	Mensaje hacia la interfaz de aplicación de	
	NTU	LTU
LOS/LFA en el lado línea de LTU	Nota 1	Nota 2
LOS/LFA en el lado línea de NTU	Nota 1	Nota 2
LOS/LFA en el REG-R	Nota 1	Nota 2
LOS/LFA en el REG-C	Nota 1	Nota 2

NOTA 1 – Mientras el tranceptor o los transceptores seleccionados no estén funcionando plenamente, no se define la señal hacia la interfaz de aplicación de la NTU.

NOTA 2 – El mensaje enviado hacia la interfaz de aplicación de la LTU será AIS o AUXP, de acuerdo con los requisitos de la entidad operadora de la red.

Cuadro I.14/G.991.1 – Bucle en la LTU

Función	Localización	Controlado por	Requerido por
Bucle 1	Lo más cerca posible de la línea	OAM en el bloque M en la LTU (Nota)	La interfaz de aplicación de la LTU
NOTA – Cuando el bucle 1 es solicitado por la interfaz de aplicación de la LTU, se activará un bucle completo y transparente en todos los transceptores HDSL en el lado línea de la LTU. Estos bucles son gestionados por una función OAM dentro del bloque funcional M en la LTU.			

I.4.3 Calidad de funcionamiento

I.4.3.1 Especificación de la calidad de funcionamiento

La calidad de funcionamiento global debe ser tal que se puedan satisfacer los límites indicados en la Recomendación G.826 [B9]. A los efectos de conformidad, un sistema de transmisión HDSL tiene que satisfacer las pruebas específicas de calidad de funcionamiento en laboratorio definidas en las subcláusulas siguientes.

Los requisitos de calidad de funcionamiento se han especificado de modo que los transceptores HDSL sean tolerantes a la paradiafonía (NEXT), ruido impulsivo y ruido conformado, y no optimizados para una condición operacional solamente.

El retardo de transferencia de señal unidireccional será el definido en I.1.3.2.

I.4.3.2 Especificación del reloj para interfaces externas

I.4.3.2.1 Tolerancia de reloj

La tolerancia de reloj será la definida en I.1.3.3.1 a I.1.3.3.2.

I.4.3.2.2 Especificaciones de fluctuación de fase y de fluctuación lenta de fase

Se aplicarán las especificaciones de I.1.3.3.3 a la interfaz de aplicación. La especificación de fluctuación de fase y de fluctuación lenta de fase a la salida de la interfaz de datos externa está fuera del alcance de esta Recomendación.

I.4.3.3 Mediciones de la calidad de funcionamiento de laboratorio

Se supone que la calidad de funcionamiento puede ser evaluada en la interfaz de aplicación, evitando así la necesidad de acceso de prueba a los canales de datos. Se utilizarán la configuración y los procedimientos de prueba indicados en 6.3 o B.6.2.

I.5 Requisitos específicos de la aplicación para funcionamiento parcial

I.5.1 Correspondencia de la trama de aplicación para aplicación con funcionamiento parcial

Como se describe en 5.4 (Estructura de trama), los datos de aplicaciones 2048 kbits/s corresponden con una trama núcleo de 144 bytes/500 μ s. Si se aplica la opción de correspondencia de la figura 6 c) existe la posibilidad de funcionamiento parcial del sistema en caso de fallo de transmisión en uno o más pares. Esta correspondencia se muestra más detalladamente para el caso de funcionamiento parcial en la figura I.8 (sistemas de tres pares) y en la figura I.9 (sistema de dos pares). Estas correspondencias permiten el funcionamiento normal con tramas de AVP de RDSI o ETS 300 167 [B15], pero se puede funcionar con capacidad reducida en el caso de fallo de uno o dos pares. Es posible también el funcionamiento parcial en el caso del fallo parcial de un sistema de tres pares instalado fraccionalmente.

En el caso de funcionamiento parcial, no se modificará la correspondencia de salida para los canales no corrompidos, y los intervalos de tiempo de canal omitidos se rellenarán con datos todos UNOS (AIS). Además, se efectuará la modificación necesaria de las funciones de mantenimiento insertadas (TS0 y TS16) de acuerdo con I.5.2.

Trama núcleo según la figura 6 c)	Datos a 2048 kbit/s en la interfaz de trama de aplicación	Trama núcleo rellena con datos a 2048 kbit/s	Par HDSL 1	Par HDSL 2	Par HDSL 3
TS0		TS0 0	TS0	TS0	TS0
	TS0	TS0 1			
	TS1	TS1 2	TS1	TS2	TS3
	TS2	TS2 3			
	TS3	TS3 4	TS4	TS5	TS6
	TS4	TS4 5			
	TS5	TS5 6	TS7	TS8	TS9
	TS6	TS6 7			
	TS7	TS7 8	TS10	TS11	TS12
	TS8	TS8 9			
	TS9	TS9 10	TS13	TS14	TS15
	TS10	TS10 11			
	TS11	TS11 12	TS1	TS1	TS1
	TS12	TS12 13			
	TS13	TS13 14	TS17	TS18	TS19
	TS14	TS14 15			
	TS15	TS15 16	TS20	TS21	TS22
	TS16	TS16 17			
	TS17	TS16 18	TS23	TS24	TS25
	TS18	TS17 19			
	TS19	TS18 20	TS26	TS27	TS28
	TS20	TS19 21			
	TS21	TS20 22	TS29	TS30	TS31
	TS22	TS21 23			
	TS23	TS22 24			
	TS24	TS23 25			
	TS25	TS24 26			
	TS26	TS25 27			
	TS27	TS26 28			
	TS28	TS27 29			
	TS29	TS28 30			
	TS30	TS29 31			
	TS31	TS30 32			
		TS31 33			
		TS31 34			
		TS31 35			

Trama núcleo Correspondencia Tres pares Correspondencia

■ Datos de usuario (30 canales × 64 kbit/s)

T1529580-98

Figura I.8 – Correspondencia de trama núcleo – Correspondencia síncrona en tres pares

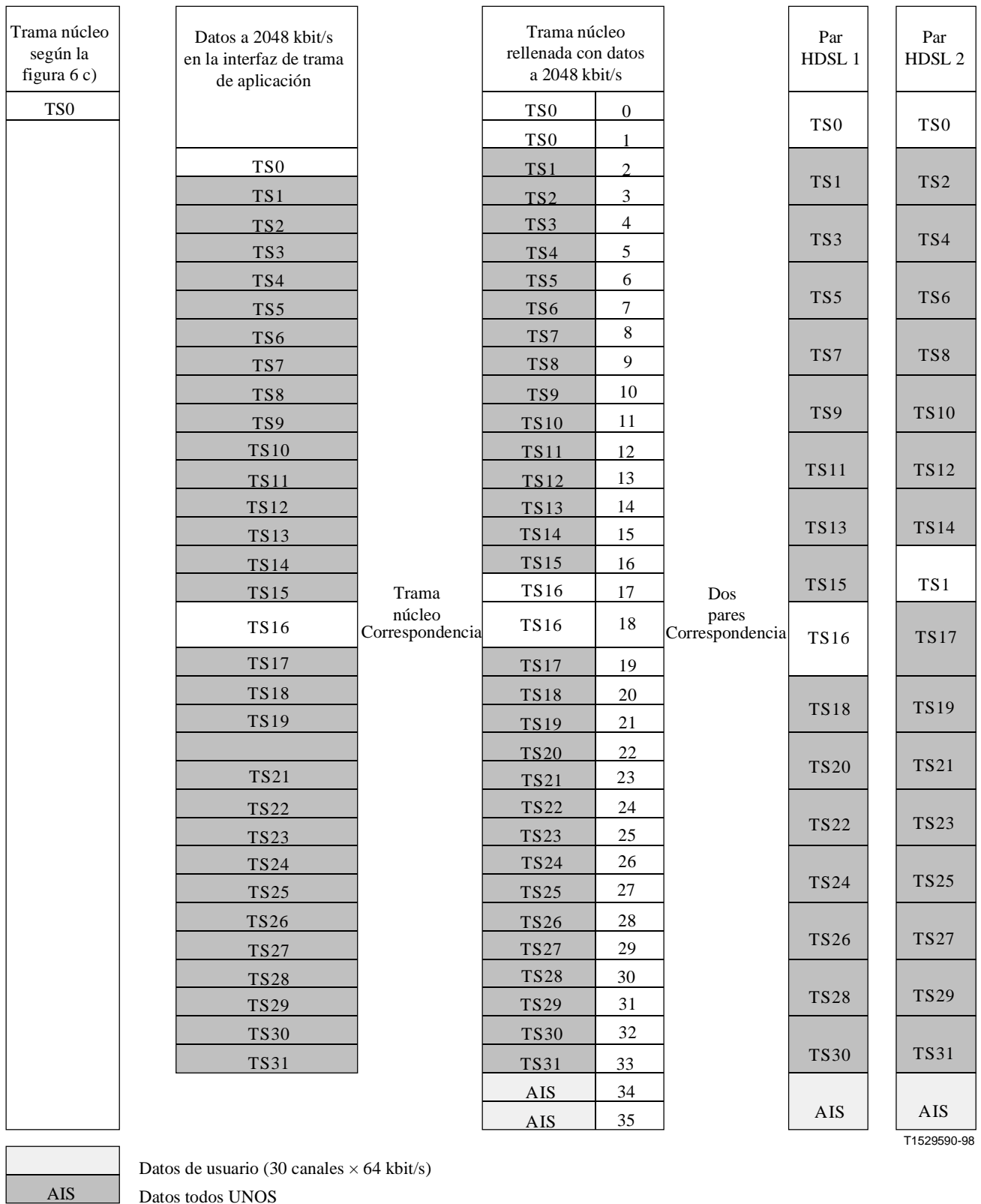


Figura I.9/G.991.1 – Correspondencia de trama núcleo – Correspondencia síncrona en dos pares

I.5.2 Correspondencia de las funciones de mantenimiento HDSL con la interfaz

El canal de operaciones insertadas HDSL (eoc) se transmite en paralelo por todos los pares HDSL (véase 5.5.2). De este modo, en el caso de un fallo de uno de los pares HDSL, todas las funciones del canal eoc estarán aún disponibles en los pares restantes. En el caso de fallo de un par, habrá algunos medios de comunicar el fallo a la función de correspondencia HDSL, de modo que la función de correspondencia pueda ejecutar las acciones apropiadas, tales como reasignación de intervalos de tiempo (si es necesario) e inserción de AIS en los intervalos de tiempo no admisibles. El bloque de correspondencia y mantenimiento supervisará continuamente el estado de todos los pares y en particular, el de los pares que han fallado. Cuando se ha resuelto una condición de fallo, el bloque M puede reasignar los intervalos de tiempo previamente no utilizables al par reactivado.

Se considerará que la sección digital de acceso es operacional cuando todos los pares de transceptor han indicado la compleción del procedimiento de activación, se ha logrado la identificación correcta de pares en la trama núcleo, como se describe en 5.6, y no se detecta ninguna otra condición de fallo. Si uno de los pares de transceptor indica condición no operacional, o identificación incorrecta de pares, se considerará que la sección de acceso digital no es operacional. Cuando un transceptor deja de ser operacional mientras está funcionando, el transporte en los otros bucles funciona aún. La correspondencia de LOS/LFA en el lado línea de la LTU, de la NTU y en ambos lados del REG con la interfaz de aplicación se muestra en el cuadro I.15 y en el cuadro I.16 cómo lograr un bucle transparente completo.

Cuadro I.15/G.991.1 – Correspondencia de funciones de mantenimiento con la interfaz de aplicación

Condición en un par (o más pares)	Mensaje hacia la interfaz de aplicación de	
	NTU	LTU
LOS/LFA en el lado línea de LTU	Nota	Nota
LOS/LFA en el lado línea de NTU	Nota	Nota
LOS/LFA en el REG-R	Nota	Nota
LOS/LFA en el REG-C	Nota	Nota
NOTA – AIS en los intervalos de tiempo de los bucles inoperables.		

Cuadro I.16/G.991.1 – Bucle en la LTU

Función	Localización	Controlado por	Requerido por
Bucle 1	Lo más cerca posible de la línea	OAM en el bloque M en la LTU (Nota)	La interfaz de aplicación de la LTU
NOTA – Cuando el bucle 1 es solicitado por la interfaz de aplicación de la LTU, se activará un bucle completo y transparente en todos los transceptores HDSL en el lado línea de la LTU. Estos bucles son gestionados por una función OAM dentro del bloque funcional M en la LTU.			

I.5.3 Calidad de funcionamiento

La calidad de funcionamiento global debe ser tal que se satisfagan los límites indicados en la Recomendación G.826 [B9], para el sistema de transmisión completo o para los canales de datos sustentados durante el funcionamiento parcial.

Se aplicará la especificación de calidad de funcionamiento para la aplicación AVP de RDSI descrita en I.1.3. No es necesario efectuar la prueba del funcionamiento parcial separadamente.

La funcionalidad de funcionamiento será probada interrumpiendo cada bucle a su vez, confirmando que el sistema continúa funcionando correctamente en el modo de funcionamiento parcial y que la calidad de los canales restantes es aceptable.

I.5.4 Telealimentación

Cabe observar que en los sistemas HDSL que se basan únicamente en telealimentación, la NTU puede no funcionar en el caso de fallo de un par debido a que la NTU puede consumir más potencia que la que es suministrada por un solo par, especialmente cuando hay bucles con resistencias de alta corriente continua. Para estos sistemas, puede ser apropiado utilizar NTU alimentadas localmente.

I.5.5 Criterios de fallo parcial

Los criterios para detectar el fallo parcial no se deben basar únicamente en LOSW (pérdida de palabra de sincronización) porque ésta pudiera ser generada por un evento trivial (por ejemplo, evento de ruido) y no se debe interpretar como un fallo de la línea.

Se han de utilizar banderas de activación para indicar el fallo de un par o pares (por ejemplo, LOS, LOST) al bloque funcional de correspondencia y mantenimiento.

I.5.6 Acción subsiguiente al fallo parcial

El transceptor que ha indicado un fallo al bloque funcional de correspondencia y mantenimiento iniciará automáticamente procedimientos de re arranque con independencia de los otros transceptores del sistema y continuará haciéndolo hasta que pueda reactivar el enlace. Una vez que lo ha logrado, deberá suprimir la bandera de fallo del par. La función de correspondencia y mantenimiento puede reasignar esta capacidad adicional a la transmisión de datos de la aplicación.

I.5.7 Prioridad/reasignación de intervalos de tiempo

En algunas aplicaciones puede ser necesario asignar prioridades a intervalos de tiempo, de modo que si cualquiera de los pares falla, sólo se transmitan por los pares restantes los intervalos de tiempo con la prioridad más alta. Esto supone que, en el caso de fallo de un par, se requiere la reasignación dinámica de los intervalos de tiempo de alta prioridad a los pares restantes, junto con un medio de acordar los detalles de reasignación entre la LTU y la NTU. Como la LTU es la directora en lo que concierne a las funciones OAM, la estrategia de reasignación de intervalos de tiempo ha de ser determinada en el extremo LTU del sistema. La reasignación se puede efectuar en varios puntos del trayecto de transmisión, por ejemplo:

- a) Intercambiador de intervalos de tiempo en la interfaz de aplicación.
- b) Correspondencia de trama núcleo.
- c) Correspondencia de pares.

La opción a) supone que las interfaces de aplicación en la LTU y en la NTU contienen la funcionalidad requerida para intercambiar intervalos de tiempo y tratar apropiadamente los bits de señalización y corrección de errores en la trama de aplicación, de modo que esta trama pueda ser reconstruida en ambas interfaces de aplicación. Esta opción permite que la correspondencia de núcleo y trama en la LTU y en la NTU permanezcan iguales después del fallo de un par.

NOTA – Los TS de alta prioridad estarán en las nuevas tramas de aplicación, y los TS de baja prioridad no estarán y contendrán en cambio AIS.

Los equipos que no son HDSL en la interfaz usuario-red y en la interfaz de nodo de red tendrían que conocer el estado de los pares, porque de otro modo no podrían distinguir entre el fallo de un par y ninguna información de llamada, ya que ambos eventos son indicados por AIS.

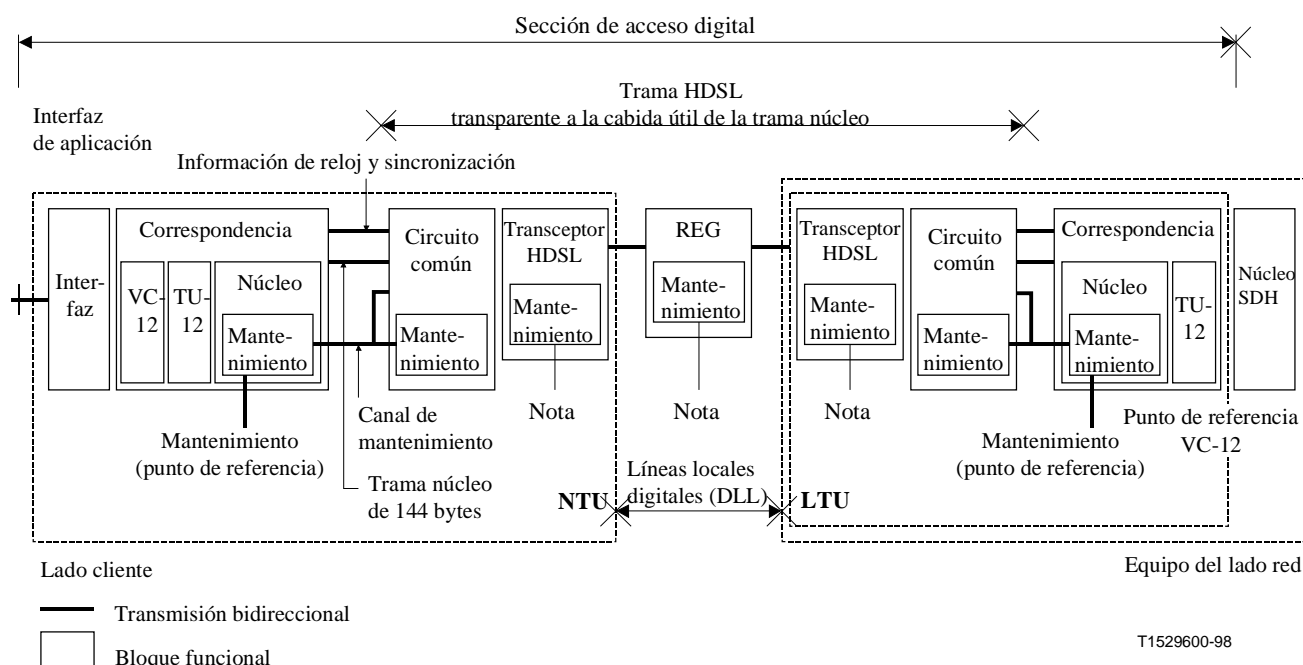
La opción b) requiere un mecanismo para informar a la función de correspondencia de la trama núcleo de la NTU los cambios de la correspondencia de la trama núcleo de la LTU, de modo que la NTU pueda reproducir los cambios.

La opción c) requiere un mecanismo para informar a la función de correspondencia de trama HDSL de la NTU los cambios de la correspondencia de trama HDSL de la LTU, de modo que la NTU pueda reproducir los cambios.

I.6 Requisitos específicos de las aplicaciones para señales a 2048 kbit/s que corresponden con la estructura TU-12

I.6.1 Configuración de referencia

La sección de acceso modificada para el sistema de transmisión HDSL con señales estructuradas TU-12 se muestra en la figura I.10. En la parte de correspondencia de la NTU se insertan funciones adicionales VC-12 y TU-12. La LTU forma parte de un equipo SDH.



NOTA – Un Núcleo HDSL totalmente equipado contiene una, dos o tres combinaciones de H, REG y DLL, dependiendo de la velocidad de transmisión de datos del transceptor HDSL. Los REG son facultativos.

Figura I.10/G.991.1 – Sección de acceso para el transporte de TU-12 con HDSL

I.6.2 Interfaces de aplicación

I.6.2.1 Interfaz de aplicación en el lado cliente

La interfaz de aplicación en el lado cliente deberá ser una interfaz de línea arrendada que transmita información digital no estructurada a 2048 kbits/s de acuerdo con las normas ETS 300 418 [B6] y ETS 300 247 [B5].

I.6.2.2 Interfaz de aplicación en el lado red

No existe interfaz de aplicación en el lado red, sólo se define un punto de referencia VC-12 interno del equipo en el lado red entre la LTU y el núcleo SDH.

I.6.3 Correspondencia entre la trama de aplicación y el HDSL utilizando la estructura TU-12

La correspondencia entre los datos de la trama de aplicación y el HDSL se establece en tres pasos.

I.6.3.1 Correspondencia entre la trama de aplicación y la estructura VC-12

Los datos de la interfaz de aplicación se hacen corresponder con la estructura VC-12 de acuerdo con 10.1.4/G.707 [B14]. Deberán admitirse todos los modos de establecimiento de correspondencia descritos en esta Recomendación.

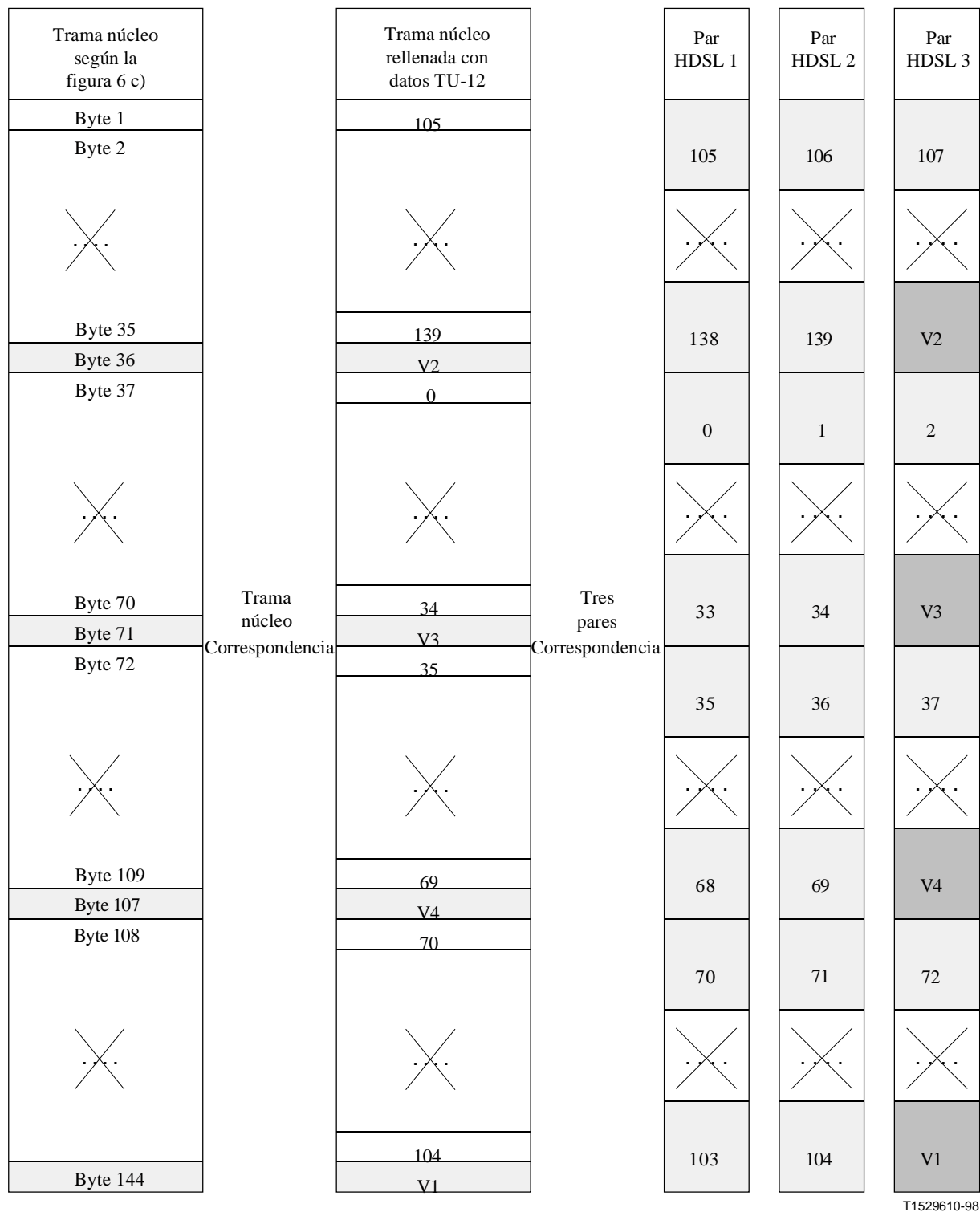
I.6.3.2 Correspondencia entre VC-12 y TU-12

La correspondencia entre la estructura VC-12 y la TU-12 se establece de acuerdo con 8.3/G.707 [B14].

I.6.3.3 Correspondencia entre TU-12 y HDSL

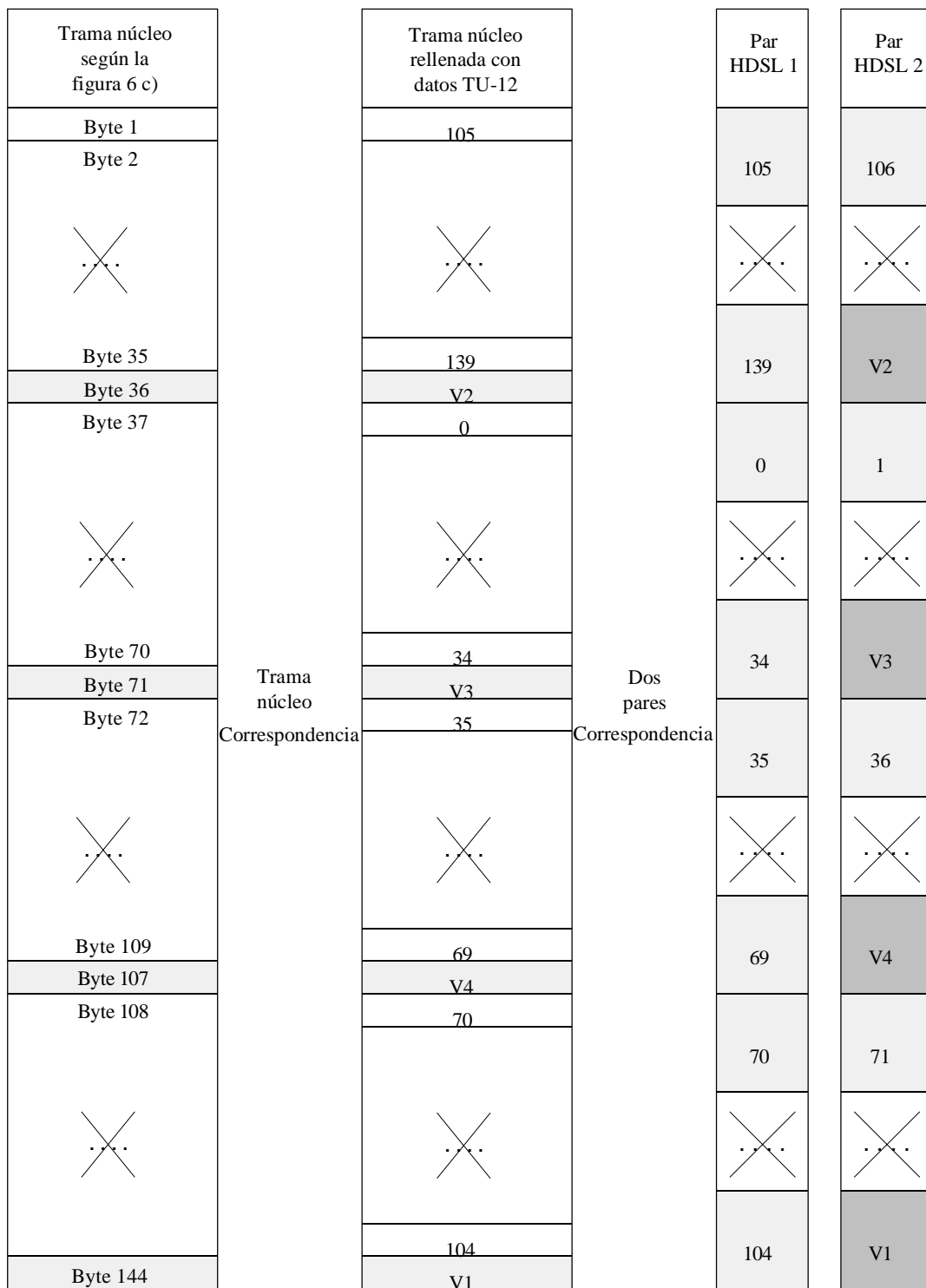
Como se describe en 5.4, los datos estructurados de TU-12 cuya velocidad binaria es de 2304 kbits/s se harán corresponder con una trama núcleo de 144 bytes y 500 μ s de longitud. El byte puntero V1 deberá ser el byte 144 de la trama núcleo. Los bits Z_{m9} a Z_{m48} no se utilizan y se pondrán a UNO.

El proceso de establecimiento de la correspondencia con tres y dos pares se muestra en las figuras I.11 e I.12.



NOTA – V1, V2 y V3 son punteros TU-12 1, 2 y 3; V4 se pone a UNO. Estos bytes forman parte de TU-12 y son terminados en un procesador de punteros.

Figura I.11/G.991.1 – Correspondencia de trama núcleo de la opción TU-12 – Correspondencia síncrona en tres pares



T1529620-98

NOTA – V1, V2 y V3 son punteros TU-12 1, 2 y 3; V4 se pone a UNO. Estos bytes forman parte de TU-12 y son terminados en un procesador de punteros.

Figura I.12/G.991.1 – Correspondencia de trama núcleo de la opción TU-12 – Correspondencia síncrona en dos pares

I.6.4 Correspondencia de funciones de mantenimiento HDSL con la interfaz

Se considerará que la sección digital de acceso es operacional cuando todos los pares de transceptores han indicado la compleción del procedimiento de activación (véanse 5.6 o B.5.6), se ha logrado la identificación correcta de los pares en la trama núcleo, como se describe en 6.2 o B.5.6.9 y no se detecta ninguna otra condición de fallo. Si uno de los pares de transceptor indica la condición no operacional o identificación incorrecta de pares, se considerará que la sección digital de acceso no es operacional.

El hecho de que la señal D2048U no está estructurada impide que el núcleo HDSL corresponda con información de operaciones y mantenimiento dentro o fuera de la cabida útil, porque el sistema HDSL no tiene ninguna información sobre el contenido de la estructura interna de los datos transmitidos.

La única información que el núcleo puede obtener es "LOS en la interfaz de aplicación de LTU" y "LOS en la interfaz de aplicación de NTU". Cuando se detecta LOS en la interfaz de aplicación de la NTU o de la LTU, se transmitirá una señal "todos UNOS" al extremo distante del sistema HDSL. Al mismo tiempo, el bit 15 de la trama HDSL ("losd") se pondrá a CERO, como se muestra en el cuadro I.17.

Cuadro I.17/G.991.1 – LOS en la interfaz de aplicación de LTU y NTU

Condición de entrada de la línea arrendada	Acción
LOS en la interfaz de aplicación de la LTU	losd = 0 en HOH (LTU/NTU)
LOS en la interfaz de aplicación de la NTU	losd = 0 en HOH (NTU/LTU)

La correspondencia de LOS/LFA en el lado línea de la LTU, NTU y en ambos lados del REG con la interfaz de aplicación se muestra en el cuadro I.18.

Cuadro I.18/G.991.1 – Correspondencia de funciones de mantenimiento con las interfaces de aplicación

Condición en un par (o más pares)	Mensaje hacia la interfaz de aplicación de	
	NTU	LTU
LOS/LFA en el lado línea de LTU	Nota	AIS
LOS/LFA en el lado línea de NTU	Nota	AIS
LOS/LFA en el REG-R	Nota	AIS
LOS/LFA en el REG-C	Nota	AIS
NOTA – Mientras el sistema HDSL no está funcionando plenamente, es decir, no todos los transceptores HDSL están en el estado Rx/Tx activo, no se define la señal hacia la interfaz de aplicación de la NTU.		

I.6.5 Calidad de funcionamiento

I.6.5.1 Especificación de la calidad de funcionamiento

La calidad de funcionamiento global será tal que satisfaga los límites definidos en la Recomendación G.826 [B9].

I.6.5.2 Retardo de transferencia de señal

El retardo de transferencia de la señal unidireccional entre la interfaz de aplicación en la NTU y el punto de referencia TU-12 en la LTU no excederá de 1250 μ s. Se calculará como el retardo medio para ambos sentidos. La asignación para un sistema HDSL de 2B1Q será como sigue:

$$\text{LTU} \leq 450 \mu\text{s}$$

$$\text{NTU} \leq 450 \mu\text{s}$$

$$\text{REG} \leq 200 \mu\text{s}$$

$$\text{Línea} \leq 150 \mu\text{s}$$

I.6.5.3 Especificación de reloj

I.6.5.3.1 Sincronización del reloj en la NTU

La señal TU-12 hacia la red utilizará la temporización TU-12 del sentido entrante del lado red como referencia de temporización.

La temporización de la NTU hacia la interfaz de aplicación se puede derivar de:

- la señal VC-12 recibida;
- la señal TU-12 recibida, con una memoria de tramas adicionales insertada en el sentido recepción.

I.6.5.3.2 Especificación de fluctuación de fase

La tolerancia de fluctuación de fase a la entrada así como los límites de transferencia de fluctuación de fase se definen en términos de amplitud y frecuencia de fluctuación de fase sinusoidal a la entrada que, cuando modula una secuencia de prueba pseudoaleatoria de $2^{15} - 1$ del tren de bits de 2048 kbit/s a la velocidad nominal y con tolerancias de +50 ppm y -50 ppm, no originará errores en los bits en el sistema de transmisión o fluctuación de fase en la salida pertinente en exceso de los límites definidos más adelante. Este método de prueba se utiliza para facilitar la prueba y en sí mismo no está destinado a ser representativo del tipo de fluctuación de fase que se ha de hallar en la práctica.

La fluctuación de fase admisible a la entrada se muestra en la figura I.1 (véase I.1.3.3.3) con los valores del cuadro I.19. Los límites de fluctuación de fase a la salida del cuadro I.20 se cumplirán cuando se aplica la fluctuación de fase admisible a la entrada pertinente.

Cuadro I.19/G.991.1 – Valores de parámetros para la tolerancia de fluctuación de fase a la entrada

Interfaz de aplicación	Parámetro	Amplitud cresta a cresta			Frecuencia				
		A0	A1	A2	f0	f1	f2	f3	f4
en NTU (entrada)	Valor	–	1,1	0,11	–	–	4	0,04	100
en LTU (entrada)	Valor	–	1,35	0,18	–	20	2400	18	100
	Unidades	–	UI _{pp}	UI _{pp}	–	Hz	Hz	kHz	kHz

NOTA 1 – UI_{pp} = Intervalo unitario cresta a cresta. $1 \text{ UI}_{pp} = \frac{1}{2048} \text{ kHz} = 488 \text{ ns}$ para la aplicación D2048U.

NOTA 2 – Los valores para la entrada de NTU se toman de ETS 300 247 [B5].

NOTA 3 – Los valores para la entrada de la LTU se toman de la Recomendación G.863, pero reducidos en un margen de 10% margen para la acumulación de fluctuación de fase en el sistema de transmisión HDSL.

Cuadro I.20/G.991.1 – Valores máximos permitidos de fluctuación de fase a la salida

Interfaz de aplicación	Parámetro	Fluctuación de fase máxima admisible		Parámetros de banda de paso de medición (la parte de paso alta tiene la pendiente de primer orden)		
		B1; (f1-f4)	B2; (f3-f4)	f1	f3	f4
En salida de NTU	Valor	1,5	0,2	20	18 000	100
En salida de LTUD	Valor	0,3	0,15	20	700	100
	Unidades	UI _{pp}	UI _{pp}	Hz	Hz	kHz

NOTA 1 – Los valores para la salida de la NTU se toman de ETS 300 247 [B5].

NOTA 2 – Los valores para la salida de la LTU se basan en la entrada de la NTU, pero incrementados por la acumulación de fluctuación de fase en el sistema de transmisión HDSL en la zona de frecuencias más bajas y basados en la red de transmisión de alto Q siguiente.

I.6.5.4 Medición de la calidad de funcionamiento en laboratorio

Se utilizarán la configuración de prueba y los procedimientos indicados en 6.3 o B.6.2. La calidad de funcionamiento será evaluada en la interfaz de aplicación en la NTU y el punto de referencia VC-12 en la LTU entre la funcionalidad de correspondencia y el núcleo SDH. Se utilizará un adaptador especial para la conexión del equipo de medición al punto de referencia VC-12 interno.

APÉNDICE II

Definición detallada de las características de los cables y bucles de prueba

II.1 Características típicas de los cables

Este apéndice contiene tablas de parámetros típicos de cables, junto con los valores calculados del comportamiento previsto de los bucles de prueba. Las mediciones reales en los cables o bucles de prueba no serán necesariamente idénticas a los valores de estas tablas. En el anexo C/G.960 [2] figura información adicional sobre los cables y bucles de prueba (incluidas representaciones gráficas).

Cuadro II.1/G.991.1 – Parámetros de cables PE de 0,4 mm

Frecuencia	0 Hz	10 kHz	20 kHz	40 kHz	100 kHz	150 kHz	200 kHz	400 kHz	500 kHz
R' (Ω/km)	268	268	269	271	282	295	312	390	425
L' (μH/km)	680	678	675	669	650	642	635	619	608
C' (nF/km)	45,5	45,5	45,5	45,5	45,5	45,5	45,5	45,5	45,5

Cuadro II.2/G.991.1 – Parámetros de cables PE de 0,5 mm

Frecuencia	0 Hz	10 kHz	20 kHz	40 kHz	100 kHz	150 kHz	200 kHz	400 kHz	500 kHz
R' (Ω/km)	172	172	173	175	190	207	227	302	334
L' (μH/km)	680	678	675	667	646	637	629	603	592
C' (nF/km)	25	25	25	25	25	25	25	25	25

Cuadro II.3/G.991.1 – Parámetros de cables PE de 0,6 mm

Frecuencia	0 Hz	10 kHz	20 kHz	40 kHz	100 kHz	150 kHz	200 kHz	400 kHz	500 kHz
R' (Ω /km)	119	120	121	125	146	167	189	260	288
L' (μ H/km)	700	695	693	680	655	641	633	601	590
C' (nF/km)	56	56	56	56	56	56	56	56	56

Cuadro II.4/G.991.1 – Parámetros de cables PE de 0,8 mm

Frecuencia	0 Hz	10 kHz	20 kHz	40 kHz	100 kHz	150 kHz	200 kHz	400 kHz	500 kHz
R' (Ω /km)	67	70	72,5	75,0	91,7	105	117	159	177,5
L' (μ H/km)	700	700	687	665	628	609	595	568	543
C' (nF/km)	37,8	37,8	37,8	37,8	37,8	37,8	37,8	37,8	37,8

Cuadro II.5/G.991.1 – Parámetros de cables PVC de 0,32 mm

Frecuencia	0 Hz	10 kHz	20 kHz	40 kHz	100 kHz	150 kHz	200 kHz	400 kHz	500 kHz
R' (Ω /km)	419	419	419	419	427	453	493	679	750
L' (μ H/km)	650	650	650	650	647	635	621	577	560
C' (nF/km)	120	120	120	120	120	120	120	120	120

Cuadro II.6/G.991.1 – Parámetros de cables PVC de 0,4 mm

Frecuencia	0 Hz	10 kHz	20 kHz	40 kHz	100 kHz	150 kHz	200 kHz	400 kHz	500 kHz
R' (Ω /km)	268	268	268	268	281	295	311	391	426
L' (μ H/km)	650	650	650	650	635	627	619	592	579
C' (nF/km)	120	120	120	120	120	120	120	120	120

Cuadro II.7/G.991.1 – Parámetros de cables PVC de 0,63 mm

Frecuencia	0 Hz	10 kHz	20 kHz	40 kHz	100 kHz	150 kHz	200 kHz	400 kHz	500 kHz
R' (Ω /km)	108	108	108	111	141	173	207	319	361
L' (μ H/km)	635	635	635	630	604	584	560	492	469
C' (nF/km)	120	120	120	120	120	120	120	120	120

II.2 Características teóricas de los bucles de prueba para $Y = 31$ dB en 150 kHz

Cuadro II.8/G.991.1 – Bucle 2

Frecuencia (kHz)	10	20	40	100	150	200	400	500	
Atenuación (dB)	15,2	19,0	23,4	28,6	31,0	33,3	42,5	46,8	
Fase (grados)	-97	-165	-280	-611	-889	-1168	-2277	-2823	
Retardo de grupo (μ s)	21,7	17,0	15,4	15,4	15,5	15,6	15,3	15,1	
Impedancia (Ω) en la NTU	Re.	228	179	146	126	122	120	117	117
	Im.	-209	-129	-82	-39	-28	-23	-14	-13
Impedancia (Ω) en la LTU	Re.	228	179	146	126	122	120	117	117
	Im.	-209	-129	-82	-39	-28	-23	-14	-13

Cuadro II.9/G.991.1 – Bucle 3

Frecuencia (kHz)	10	20	40	100	150	200	400	500	
Atenuación (dB)	16,4	20,0	23,2	28,3	31,3	34,5	45,9	50,3	
Fase (grados)	-114	-191	-336	-770	-1129	-1489	-2896	-3588	
Retardo de grupo (μ s)	23,8	20,2	20,1	20,0	20,0	19,9	19,4	19,1	
Impedancia (Ω) en la NTU	Re.	219	199	166	120	123	120	117	116
	Im.	-152	-98	-91	-41	-27	-26	-13	-13
Impedancia (Ω) en la LTU	Re.	257	190	134	128	121	116	118	120
	Im.	-201	-151	-84	-33	-34	-19	-17	-12

Cuadro II.10/G.991.1 – Bucle 4

Frecuencia (kHz)	10	20	40	100	150	200	400	500	
Atenuación (dB)	15,3	19,3	23,3	28,2	31,2	34,3	45,6	50,0	
Fase (grados)	-113	-195	-339	-768	-1126	-1484	-2887	-3578	
Retardo de grupo (μ s)	25,5	20,9	19,6	19,9	20,0	19,9	19,3	19,1	
Impedancia (Ω) en la NTU	Re.	128	110	114	105	109	108	103	103
	Im.	-143	-68	-26	-18	-18	-11	-9	-7
Impedancia (Ω) en la LTU	Re.	263	210	192	159	165	159	157	157
	Im.	-205	-122	-75	-30	-34	-16	-13	-12

Cuadro II.11/G.991.1 – Bucle 5

Frecuencia (kHz)	10	20	40	100	150	200	400	500	
Atenuación (dB)	13,9	16,7	18,6	24,4	28,9	33,0	46,1	51,1	
Fase (grados)	-160	-290	-545	-1300	-1912	-2512	-4838	-5963	
Retardo de grupo (μ s)	36,5	35,5	35,4	34,4	33,6	33,5	31,3	30,7	
Impedancia (Ω) en la NTU	Re.	164	144	126	87	67	57	60	79
	Im.	-95	-71	-60	-55	-44	-31	+8	+11
Impedancia (Ω) en la LTU	Re.	164	144	126	87	67	57	60	79
	Im.	-95	-71	-60	-55	-44	-31	+8	+11

Cuadro II.12/G.991.1 – Bucle 6

Frecuencia (kHz)	10	20	40	100	150	200	400	500	
Atenuación (dB)		12,4	21,9	31,2	27,0	28,1	35,7	41,4	
Fase (grados)	-81	-138	-232	-413	-612	-833	-1613	-1977	
Retardo de grupo (μ s)	18,5	14,1	12,1	8,3	12,1	12,3	11,6	10,1	
Impedancia (Ω) en la NTU	Re.	124	88	65	49	68	75	68	52
	Im.	-167	-97	-64	-9	0	-19	-18	3
Impedancia (Ω) en la LTU	Re.	253	188	144	125	124	120	117	117
	Im.	-200	-133	-88	-43	-29	-21	-14	-13

Cuadro II.13/G.991.1 – Bucle 7

Frecuencia (kHz)	10	20	40	100	150	200	400	500	
Atenuación (dB)	14,1	17,7	22,1	28,0	30,6	33,1	45,2	50,9	
Fase (grados)	-98	-171	-296	-645	-941	-1237	-2391	-2801	
Retardo de grupo (μ s)	22,9	18,4	16,6	16,3	16,3	16,7	15,8	15,5	
Impedancia (Ω) en la NTU	Re.	124	86	57	48	70	96	73	61
	Im.	-182	-109	-65	-4	+16	-14	+2	-17
Impedancia (Ω) en la LTU	Re.	218	161	133	103	91	81	57	53
	Im.	-218	-135	-90	-59	-53	-49	-31	-21

APÉNDICE III

Bibliografía

- [B1] LEE-FANG WEI: Rotationally Invariant Convolutional Coding with Expanded Signal Space – Part II: Nonlinear Codes, *IEEE Transactions on Information Theory*, Vol. IT-33, julio de 1984.
- [B2] CUPO (R.L.) et al: Combined Trellis Coding and DFE Through Tomlinson Precoding, *IEEE Journal on Selected Areas in Communications*, Vol. 9, No. 6, agosto de 1991.
- [B3] Committee T1 Technical Report No. 28: A Technical Report on High bit rate Digital Subscriber Lines (HDSL), febrero de 1994.
- [B4] BOYD (S.): Multitone Signals with Low Crest Factor, *IEEE Transactions on Circuits and Systems*, Vol. CAS-33 No. 10, octubre de 1986.
- [B5] ETS 300 247 (1993), *Business Telecommunications (BT); Open Network Provision (ONP) technical requirements; 2048 kbit/s digital unstructured leased lines (D2048U); Connection characteristics.*
- [B6] ETS 300 418 (1995), *Business TeleCommunications (BTC); 2048 kbit/s digital unstructured and structured leased lines (D2048U and D2048S); Network interface presentation.*
- [B7] ETS 300 419 (1995), *Business TeleCommunications (BTC); 2048 kbit/s digital structured leased lines (D2048S); Connection characteristics.*
- [B8] Recomendación UIT-T G.823 (1993), *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía de 2048 kbit/s.*
- [B9] Recomendación UIT-T G.826 (1996), *Parámetros y objetivos de características de error para trayectos digitales internacionales de velocidad binaria constante que funcionan a la velocidad primaria o a velocidades superiores.*
- [B10] Recomendación UIT-T G.703 (1998), *Características físicas y eléctricas de las interfaces digitales jerárquicas.*
- [B11] Recomendación UIT-T G.704 (1998), *Estructuras de trama síncrona utilizadas en los niveles jerárquicos 1544, 6312, 2048, 8448 y 44 736 kbit/s.*
- [B12] Recomendación CCITT G.706 (1991), *Procedimientos de alineación de trama y de verificación por redundancia cíclica (VRC) relativos a las estructuras de trama básica definidas en la Recomendación G.704.*
- [B13] ISO 2110:1989, *Information Technology – Data communication – 25-pole DTE/DCE interface connector and connect number assignments.*
- [B14] Recomendación UIT-T G.707 (1996), *Interfaz de nodo de red para la jerarquía digital síncrona.*
- [B15] ETS 300 167 (1993), *Transmission and multiplexing (TM); Functional characteristics of 2048 kbit/s interfaces.*

SERIES DE RECOMENDACIONES DEL UIT-T

Serie A	Organización del trabajo del UIT-T
Serie B	Medios de expresión: definiciones, símbolos, clasificación
Serie C	Estadísticas generales de telecomunicaciones
Serie D	Principios generales de tarificación
Serie E	Explotación general de la red, servicio telefónico, explotación del servicio y factores humanos
Serie F	Servicios de telecomunicación no telefónicos
Serie G	Sistemas y medios de transmisión, sistemas y redes digitales
Serie H	Sistemas audiovisuales y multimedios
Serie I	Red digital de servicios integrados
Serie J	Transmisiones de señales radiofónicas, de televisión y de otras señales multimedios
Serie K	Protección contra las interferencias
Serie L	Construcción, instalación y protección de los cables y otros elementos de planta exterior
Serie M	RGT y mantenimiento de redes: sistemas de transmisión, circuitos telefónicos, telegrafía, facsímil y circuitos arrendados internacionales
Serie N	Mantenimiento: circuitos internacionales para transmisiones radiofónicas y de televisión
Serie O	Especificaciones de los aparatos de medida
Serie P	Calidad de transmisión telefónica, instalaciones telefónicas y redes locales
Serie Q	Conmutación y señalización
Serie R	Transmisión telegráfica
Serie S	Equipos terminales para servicios de telegrafía
Serie T	Terminales para servicios de telemática
Serie U	Conmutación telegráfica
Serie V	Comunicación de datos por la red telefónica
Serie X	Redes de datos y comunicación entre sistemas abiertos
Serie Y	Infraestructura mundial de la información
Serie Z	Lenguajes de programación