



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

CCITT

COMITÉ CONSULTIVO
INTERNACIONAL
TELEGRÁFICO Y TELEFÓNICO

G.706

(11/1988)

SERIE G: SISTEMAS Y MEDIOS DE TRANSMISIÓN,
SISTEMAS Y REDES DIGITALES

Aspectos generales de los sistemas de transmisión digital;
equipos terminales

Consideraciones generales

**PROCEDIMIENTOS DE ALINEACIÓN DE
TRAMA Y DE VERIFICACIÓN POR
REDUNDANCIA CÍCLICA (VRC) RELATIVOS A
LAS ESTRUCTURAS DE TRAMA BÁSICA
DEFINIDAS EN LA RECOMENDACIÓN G.704**

Reedición de la Recomendación G.706 del CCITT
publicada en el Libro Azul, Fascículo III.4 (1988)

NOTAS

1 La Recomendación G.706 del CCITT se publicó en el fascículo III.4 del Libro Azul. Este fichero es un extracto del Libro Azul. Aunque la presentación y disposición del texto son ligeramente diferentes de la versión del Libro Azul, el contenido del fichero es idéntico a la citada versión y los derechos de autor siguen siendo los mismos (véase a continuación).

2 Por razones de concisión, el término «Administración» se utiliza en la presente Recomendación para designar a una administración de telecomunicaciones y a una empresa de explotación reconocida.

Recomendación G.706

PROCEDIMIENTOS DE ALINEACIÓN DE TRAMA Y DE VERIFICACIÓN POR REDUNDANCIA CÍCLICA (VRC) RELATIVOS A LAS ESTRUCTURAS DE TRAMA BÁSICA DEFINIDAS EN LA RECOMENDACIÓN G.704

(Melbourne, 1988)

1 Generalidades

Esta Recomendación trata de los equipos que reciben señales con las estructuras de trama básica definidas en la Recomendación G.704. Define los procedimientos de alineación de trama, alineación de multitrama con verificación por redundancia cíclica (VRC) y de supervisión de errores en los bits VRC que deben emplear estos equipos. El anexo A contiene información de base sobre la utilización de los procedimientos VRC y sus limitaciones.

2 Procedimientos de alineación de trama y VRC en el interfaz a 1544 kbit/s

2.1 *Pérdida y recuperación de la alineación de trama*

En el interfaz a 1544 kbit/s pueden utilizarse dos posibles estructuras de multitrama:

- a) la multitrama de 24 tramas, y
- b) la multitrama de 12 tramas.

2.1.1 *Pérdida de la alineación de trama*

La señal de alineación de trama deberá monitorizarse para determinar si se ha perdido la alineación de trama. La pérdida de la alineación de trama debería detectarse en un plazo de 12 ms. La pérdida de la alineación de trama tendría que confirmarse en un periodo de varias tramas a fin de evitar una iniciación innecesaria del procedimiento de recuperación de la alineación de trama debido a errores en la transmisión de los bits. El procedimiento de recuperación de la alineación de trama debería comenzar inmediatamente después de que se haya confirmado la pérdida de la alineación de trama.

Nota – En el caso de la multitrama de 12 tramas descrita en la Recomendación G.704, se considerará que se produce la pérdida de la alineación de multitrama cuando se produce la pérdida de la alineación de trama.

2.1.2 *Recuperación de la alineación de trama*

2.1.2.1 *Tiempo de recuperación de la alineación de trama*

El tiempo de recuperación de la alineación de trama se especifica como el tiempo medio máximo de restablecimiento de la alineación de trama en ausencia de errores. El tiempo medio máximo de restablecimiento de la alineación de trama es el tiempo medio necesario para el restablecimiento de la alineación de trama cuando hay que examinar el número máximo de posiciones de bit para localizar la señal de alineación de trama.

- a) *Multitrama de 24 tramas*

El tiempo medio máximo de restablecimiento de la alineación de trama no será superior a 15 ms.

Nota – En el diseño de algunos equipos existentes se previó un límite de 50 ms.

- b) *Multitrama de 12 tramas*

El tiempo medio máximo de restablecimiento de la alineación de trama no debe ser superior a 50 ms.

Nota – Estos plazos no incluyen el periodo que se necesita en el procedimiento VRC, definido en el § 2.2.2, para verificar una falsa alineación de trama.

2.1.2.2 Estrategia para la recuperación de la alineación de trama

a) Multitrama de 24 tramas

La alineación de trama deberá recuperarse detectando una señal válida de alineación de trama. Cuando se utiliza el código VRC-6 para la supervisión de la característica de error (véase el § 2.2.3), la información VRC-6 puede acoplarse con el algoritmo de alineación de trama para asegurarse de que una señal válida de alineación de trama contenida en los 24 bits F es el único esquema con el cual puede engancharse permanentemente el circuito de restablecimiento de la alineación de trama. Este procedimiento se ilustra en la figura 1/G.706.

b) Multitrama de 12 tramas

La alineación de trama global debe recuperarse mediante la detección simultánea de la señal de alineación de trama y de la señal de alineación de multitrama, o de la detección de la alineación de trama seguida de la detección de la alineación de multitrama.

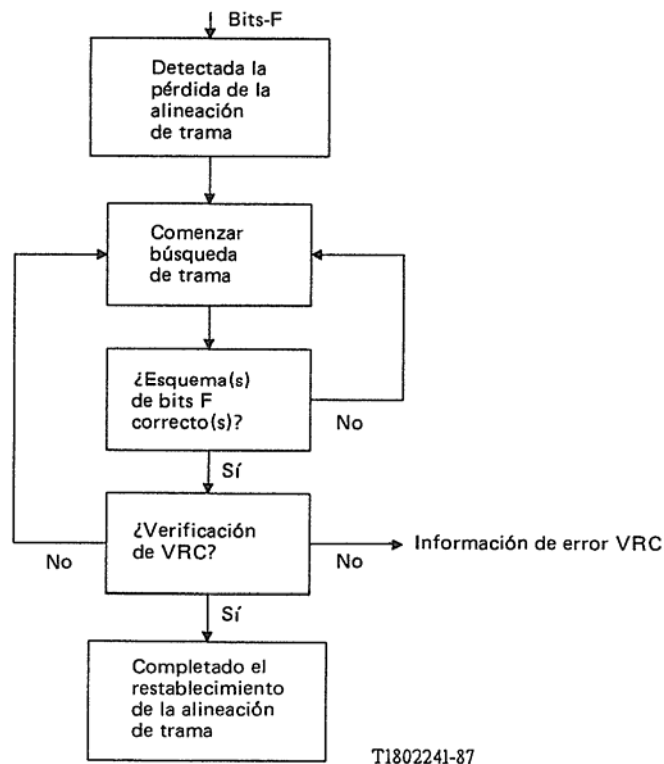


FIGURA 1/G.706

**Protección contra una falsa alineación de trama
mediante la verificación por redundancia cíclica (VRC)
(para 1544 y 6312 kbit/s)**

2.2 *Supervisión de los bits VRC*

La supervisión de errores mediante VRC-6 presupone una calidad de señal suficiente para establecer la alineación de trama de tal manera que se pueda acceder correctamente a los bits VRC-6.

2.2.1 *Procedimiento de supervisión*

Se aplica el siguiente procedimiento de supervisión:

- i) Un bloque de mensaje de verificación por redundancia cíclica (BMV) recibido se somete al proceso de multiplicación/división definido en la Recomendación G.704, después de haberse remplazado sus bits F por UNOS binarios.
- ii) El resto resultante del proceso de división se almacena y se compara bit por bit con los bits VRC recibidos en el BMV siguiente.
- iii) Si dicho resto corresponde exactamente con los bits VRC contenidos en el BMV siguiente de la señal recibida, se supone que el BMV verificado está exento de errores.

2.2.2 *Monitorización para prevenir una falsa alineación de trama*

En el caso de la multitrama de 24 tramas, cuando se utiliza el código VRC-6 para la monitorización de la característica de error, éste puede emplearse también para asegurar la insensibilidad a las señales espurias de alineación de trama. Debe seguirse el procedimiento descrito en el apartado a) del § 2.1.2.2.

2.2.3 *Monitorización de la característica de error mediante la VRC-6 (véase el § A.1.2)*

Para la monitorización de la característica de error han de poder obtenerse indicaciones relativas a cada bloque de mensaje VRC recibido con error. La información de error consiguiente debe utilizarse de modo que responda a las exigencias que se definan en las correspondientes Recomendaciones sobre el equipo.

3 **Procedimientos de alineación de trama y de VRC en el interfaz a 6312 kbit/s**

3.1 *Pérdida y recuperación de la alineación de trama*

En el nivel jerárquico de 6312 kbit/s, el término «alineación de trama» es sinónimo de «alineación de multitrama». Los cinco últimos bits de la trama de 789 bits se denominan bits F (véase la Recomendación G.704) y son compartidos en el tiempo como una señal de alineación de trama y para otros fines.

3.1.1 *Pérdida de la alineación de trama*

Debería monitorizarse la señal de alineación de trama para determinar si se ha perdido la alineación de trama. Se considera perdida la alineación de trama cuando se han recibido siete señales incorrectas consecutivas de alineación de trama.

El procedimiento de recuperación de la alineación de trama debe comenzar inmediatamente después de que se ha confirmado la pérdida de la alineación de trama.

3.1.2 *Recuperación de la alineación de trama*

3.1.2.1 *Tiempo de recuperación de la alineación de trama*

El tiempo de recuperación de la alineación se especifica como el tiempo medio máximo de restablecimiento de la alineación de trama en ausencia de errores. El tiempo medio máximo de restablecimiento de la alineación de trama es el tiempo medio necesario para el restablecimiento de la alineación de trama cuando hay que examinar el número máximo de posiciones de bit para localizar la señal de alineación de trama.

El tiempo medio máximo de restablecimiento de la alineación de trama debe ser inferior a 5 ms.

3.1.2.2 *Estrategia para la recuperación de la alineación de trama*

La alineación de trama debe recuperarse detectando tres señales correctas consecutivas de alineación de trama. Además de esto, el código VRC-5 (véase el § 3.2) debe acoplarse con el algoritmo de alineación de trama para asegurar que una señal válida de alineación de trama contenida en los bits F es el único esquema con el cual puede estar permanentemente enganchado el circuito de restablecimiento de la alineación de trama. Este procedimiento se ilustra en la figura 1/G.706.

3.2 *Monitorización de los bits VRC*

La monitorización de errores mediante la VRC-5 presupone una calidad de señal suficiente para establecer la alineación de trama de tal manera que se pueda acceder correctamente a los bits VRC-5.

3.2.1 *Procedimiento de monitorización*

- i) Una secuencia de 3156 bits recibidos en serie (es decir, 3151 bits de BMV y 5 bits VRC) se divide por el polinomio generador definido en la Recomendación G.704.
- ii) Si el resto resultante del proceso de división es 00000, se supone que el BMV verificado está exento de errores.

3.2.2 *Monitorización para prevenir una falsa alineación de trama (véase el § A.1.1)*

Cuando se utiliza el código VRC-5 para asegurar la insensibilidad a una señal falsa de alineación de trama, deberá seguirse el procedimiento indicado en el § 3.1.2.2.

Cuando se utiliza el código VRC-5 debe ser posible detectar una falsa alineación de trama en un periodo de 1 segundo, con una probabilidad mayor que 0,99. Al detectarse dicho evento deberá iniciarse una nueva búsqueda de la correcta alineación de trama.

Con una tasa de errores aleatorios de 10^{-4} , el tiempo medio entre dos eventos de iniciación incorrecta de la búsqueda de la alineación de trama como consecuencia de un número excesivo de bloques de mensaje VRC con error debe ser superior a un año.

Nota 1 – Con una tasa de errores aleatorios de aproximadamente 10^{-3} , es casi imposible distinguir si los errores VRC fueron causados por una falsa alineación de trama o por errores en la transmisión de los bits.

Nota 2 – Para obtener los límites de probabilidad antes indicados, se puede utilizar un método que consiste en contar los bloques de mensajes VRC-5 y considerar que la cuenta de 32 bloques VRC-5 erróneos consecutivos indica una falsa alineación de trama.

3.2.3 *Monitorización de la característica de error mediante VRC-5 (véase el § A.1.2)*

Para la monitorización de la característica de error debe ser posible obtener indicaciones relativas a cada bloque de mensaje VRC recibido con error. La información de error consiguiente debe utilizarse de modo que responda a las exigencias que se definan en las correspondientes Recomendaciones sobre el equipo.

4 **Procedimientos de alineación de trama y de VRC en el interfaz a 2048 kbit/s**

4.1 *Pérdida y recuperación de la alineación de trama*

4.1.1 *Pérdida de la alineación de trama*

Se supondrá perdida la alineación de trama cuando se hayan recibido tres señales incorrectas consecutivas de alineación de trama.

Nota 1 – Además de lo anterior, para limitar el efecto de las señales espurias de alineación de trama puede utilizarse el siguiente procedimiento:

Se supondrá perdida la alineación de trama cuando el bit 2 del intervalo de tiempo 0 de las tramas que no contengan la señal de alineación de trama se haya recibido con un error en tres ocasiones consecutivas.

Nota 2 – Se podrá también suponer que se ha perdido la alineación de trama cuando no sea posible lograr la alineación de multitrama VRC de conformidad con lo indicado en el § 4.2, o cuando el número de bloques de mensajes VRC con error contados es superior al indicado en el § 4.3.2.

4.1.2 *Estrategia para la recuperación de la alineación de trama*

Se considerará recuperada la alineación de trama cuando se detecte la siguiente secuencia:

- por primera vez, la presencia de la señal correcta de alineación de trama;
- la ausencia de la señal de alineación de trama en la trama siguiente, detectada al verificar que el bit 2 de la trama básica es un 1;
- por segunda vez, la presencia de la señal de alineación de trama correcta en la trama siguiente.

Nota – Para evitar la posibilidad de un estado en el cual no pueda lograrse la alineación de trama debido a la presencia de una señal espuria de alineación de trama, puede utilizarse el siguiente procedimiento:

Cuando se detecta una señal válida de alineación de trama en la trama n , deberá efectuarse una verificación para asegurarse de que la trama $n + 1$ no contiene una señal de alineación de trama, pero que la trama $n + 2$ sí la contiene. Si no se cumple una o ninguna de estas dos condiciones, se iniciará una nueva búsqueda a partir de la trama $n + 2$.

4.2 *Alineación de multitrama VRC mediante el uso de la información del bit 1 de la trama básica*

Si se da una condición de alineación de trama supuesta, debe considerarse que se ha producido la alineación de multitrama VRC cuando al menos dos señales válidas de alineación de multitrama VRC puedan localizarse en un plazo de 8 ms, siendo el tiempo que separa dos señales de alineación de multitrama VRC, 2 ms o un múltiplo de 2 ms. La búsqueda de la señal de alineación de multitrama VRC sólo debe hacerse en tramas básicas que no contengan la señal de alineación de trama.

Si no puede obtenerse la alineación de multitrama en un plazo de 8 ms, debe suponerse que la alineación de trama es debida a una señal espuria de alineación de trama y se iniciará una nueva búsqueda de la alineación de trama.

Nota 1 – La nueva búsqueda de la alineación de trama debe comenzar en el punto que sigue justamente a la localización de la señal de alineación de trama que se ha supuesto espuria. Con esto se evitará, por lo general, una nueva alineación sobre la señal de alineación de trama espuria.

Nota 2 – Una vez obtenida la alineación de trama, dejarán de ejecutarse las acciones consiguientes a la pérdida de alineación de trama. Sin embargo, si no puede obtenerse la alineación de multitrama VRC dentro de un tiempo límite de 100 a 500 ms (por ejemplo, porque en el lado emisor no está previsto el procedimiento VRC), se deben ejecutar acciones consiguientes equivalentes a las especificadas para la pérdida de la alineación de trama.

4.3 *Monitorización de los bits VRC*

Cuando se ha obtenido la alineación de trama y la alineación de multitrama VRC, deberá comenzar la monitorización de los bits VRC de cada submultitrama.

4.3.1 *Procedimiento de monitorización*

- i) Una submultitrama VRC recibida se somete al proceso de multiplicación/división definido en la Recomendación G.704, después de que sus bits VRC han sido extraídos y reemplazados por ceros.
- ii) El resto resultante del proceso de división se almacena y se compara seguidamente, bit por bit, con los bits VRC recibidos en la submultitrama (SMT) siguiente.
- iii) Si el resto corresponde exactamente a los bits VRC contenidos en la SMT siguiente de la señal recibida, se considera que la submultitrama verificada está exenta de errores.

4.3.2 Monitorización para detectar una falsa alineación de trama (véase el § A.1.1)

Debería poderse detectar una condición de falsa alineación de trama en un plazo de un segundo y con una probabilidad superior a 0,99. Cuando se detecta esta condición, debe iniciarse una nueva búsqueda de la alineación de trama.

Con una tasa de errores aleatorios de 10^{-3} , la probabilidad de que se inicie indebidamente una búsqueda de la alineación de trama como consecuencia de un número excesivo de bloques VRC con error deberá ser inferior a 10^{-4} durante un segundo.

La figura 2/G.706 ilustra el procedimiento que ha de seguirse para pasar de la búsqueda de la señal de alineación de trama a la supervisión de errores mediante la VRC.

Nota 1 – La nueva búsqueda de la alineación de trama debería comenzar en el punto que sigue justamente a la localización de la señal de alineación de trama que se supone espuria. Con esto se evitará, por lo general, una nueva alineación sobre la señal espuria de alineación de trama.

Nota 2 – Para alcanzar los límites de probabilidad indicados anteriormente, un umbral preferido es el de 915 bloques VRC erróneos de 1000, quedando entendido que un cómputo de bloques VRC erróneos ≥ 915 indica una falsa alineación de trama.

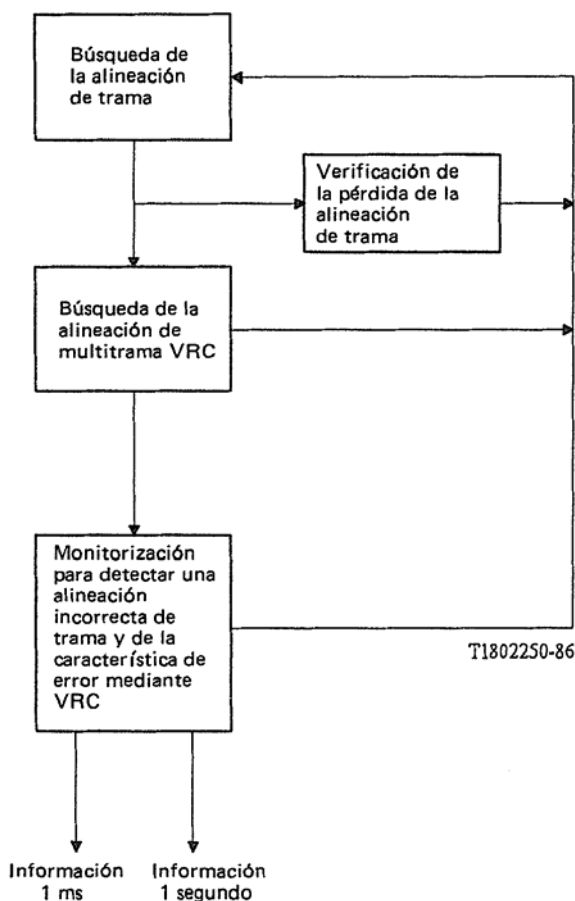


FIGURA 2/G.706

Procedimiento que ha de seguirse para pasar de la búsqueda de la señal de alineación de trama a la monitorización de errores mediante la verificación por redundancia cíclica (VRC) (para 2048 kbit/s)

4.3.3 *Monitorización de la característica de error mediante VRC-4* (véase el § A.1.2)

La información sobre el estado del proceso VRC se debe facilitar en dos formas:

a) *Información directa*

Cada vez que se detecte un bloque VRC con errores se deberá indicar esta condición.

b) *Información integrada*

El número de bloques VRC con errores deberá facilitarse en periodos consecutivos de un segundo. Este número está comprendido en la gama de 0 a 1000 (en decimal).

5 **Procedimientos de alineación de trama y VRC en el interfaz a 8448 kbit/s**

Para ulterior estudio.

ANEXO A

(a la Recomendación G.706)

Información de base sobre el uso de los procedimientos de verificación por redundancia cíclica (VRC)

A.1 Razones para la utilización de la VRC

Los procedimientos de VRC pueden utilizarse para la protección contra una falsa alineación de trama y para la monitorización de los errores en los bits.

A.1.1 Protección contra una falsa alineación de trama

Los procedimientos de VRC se utilizan para la protección contra una falsa alineación de trama de los receptores de señales múltiplex. Por ejemplo, puede producirse una falsa alineación de trama en una RDSI cuando el terminal no vocal de un usuario imita la señal de alineación de trama. Sin embargo, como un usuario no controla la composición de una trama múltiplex, la inserción de bits VRC, y la evaluación de estos bits en el receptor, permite la detección de la falsa alineación de trama.

A.1.2 Monitorización de los errores en los bits

El procedimiento VRC se utiliza también para una monitorización más eficaz de la tasa de error en los bits cuando se trata de valores bajos (por ejemplo, 10^{-6}). La monitorización VRC (al igual que la de la señal de alineación de trama) tiene en cuenta la totalidad del enlace digital entre la fuente y el sumidero de una señal múltiplex, a diferencia de la monitorización de las violaciones de código (es decir, la monitorización de violaciones de los códigos AMI, HDB3 o B8ZS), en la que sólo se tiene en cuenta la sección de línea digital más próxima al receptor, o, en muchos casos, solamente una línea de interfaz [por ejemplo, entre un multiplexor digital y un terminal de central (TC)].

A.2 Limitaciones de los procedimientos VRC

A.2.1 Probabilidades de errores de bit no detectados

Puede estimarse [1] que para la VRC- n y largos bloques de mensajes/verificación, la probabilidad de que un error no sea detectado se aproxima a 2^{-n} aun en el caso de una elevada tasa de error en los bits; para una tasa de error en los bits baja, la probabilidad es menor. La inexactitud resultante (como máximo, con la VRC-4, aproximadamente un 6% de bloques con errores no detectados, de manera similar, con la VRC-6, un 1,6%) es tolerable para esta finalidad.

A.2.2 Limitaciones de aplicación a la medida de la tasa de error en los bits

El procedimiento de monitorización de la VRC no es apropiado para medir valores de la tasa de error en los bits tan elevados que, en general, cada bloque de mensaje/verificación contiene al menos 1 bit erróneo (es decir, para una TEB de 10^{-3} , o peor).

Referencia

- [1] LEUNG, C. y WITZKE, K. A. – A comparison of some error detecting CRC code standards. *IEEE Trans.*, Vol. COM-33, páginas 996-998, 1985.

SERIES DE RECOMENDACIONES DEL UIT-T

Serie A	Organización del trabajo del UIT-T
Serie B	Medios de expresión: definiciones, símbolos, clasificación
Serie C	Estadísticas generales de telecomunicaciones
Serie D	Principios generales de tarificación
Serie E	Explotación general de la red, servicio telefónico, explotación del servicio y factores humanos
Serie F	Servicios de telecomunicación no telefónicos
Serie G	Sistemas y medios de transmisión, sistemas y redes digitales
Serie H	Sistemas audiovisuales y multimedia
Serie I	Red digital de servicios integrados
Serie J	Transmisiones de señales radiofónicas, de televisión y de otras señales multimedia
Serie K	Protección contra las interferencias
Serie L	Construcción, instalación y protección de los cables y otros elementos de planta exterior
Serie M	RGT y mantenimiento de redes: sistemas de transmisión, circuitos telefónicos, telegrafía, facsímil y circuitos arrendados internacionales
Serie N	Mantenimiento: circuitos internacionales para transmisiones radiofónicas y de televisión
Serie O	Especificaciones de los aparatos de medida
Serie P	Calidad de transmisión telefónica, instalaciones telefónicas y redes locales
Serie Q	Conmutación y señalización
Serie R	Transmisión telegráfica
Serie S	Equipos terminales para servicios de telegrafía
Serie T	Terminales para servicios de telemática
Serie U	Conmutación telegráfica
Serie V	Comunicación de datos por la red telefónica
Serie X	Redes de datos y comunicación entre sistemas abiertos
Serie Y	Infraestructura mundial de la información y aspectos del protocolo Internet
Serie Z	Lenguajes y aspectos generales de soporte lógico para sistemas de telecomunicación

