

Reemplazada por una versión más reciente



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

UIT-T

SECTOR DE NORMALIZACIÓN
DE LAS TELECOMUNICACIONES
DE LA UIT

G.704

(07/95)

**ASPECTOS GENERALES DE LOS SISTEMAS
DE TRANSMISIÓN DIGITAL**

**ESTRUCTURAS DE TRAMA SÍNCRONA
UTILIZADAS EN LOS NIVELES
JERÁRQUICOS 1544, 6312, 2048,
8488 Y 44 736 kbit/s**

Recomendación UIT-T G.704

Reemplazada por una versión más reciente

(Anteriormente «Recomendación del CCITT»)

Reemplazada por una versión más reciente

PREFACIO

El UIT-T (Sector de Normalización de las Telecomunicaciones) es un órgano permanente de la Unión Internacional de Telecomunicaciones (UIT). Este órgano estudia los aspectos técnicos, de explotación y tarifarios y publica Recomendaciones sobre los mismos, con miras a la normalización de las telecomunicaciones en el plano mundial.

La Conferencia Mundial de Normalización de las Telecomunicaciones (CMNT), que se celebra cada cuatro años, establece los temas que han de estudiar las Comisiones de Estudio del UIT-T, que a su vez producen Recomendaciones sobre dichos temas.

La aprobación de Recomendaciones por los Miembros del UIT-T es el objeto del procedimiento establecido en la Resolución N.º 1 de la CMNT (Helsinki, 1 al 12 de marzo de 1993).

La Recomendación UIT-T G.704 ha sido revisada por la Comisión de Estudio 15 (1993-1996) del UIT-T y fue aprobada por el procedimiento de la Resolución N.º 1 de la CMNT el 10 de julio de 1995.

NOTA

En esta Recomendación, la expresión «Administración» se utiliza para designar, en forma abreviada, tanto una administración de telecomunicaciones como una empresa de explotación reconocida de telecomunicaciones.

© UIT 1995

Es propiedad. Ninguna parte de esta publicación puede reproducirse o utilizarse, de ninguna forma o por ningún medio, sea éste electrónico o mecánico, de fotocopia o de microfilm, sin previa autorización escrita por parte de la UIT.

Reemplazada por una versión más reciente

ÍNDICE

Página

1	Generalidades	1
2	Estructura de trama básica	1
2.1	Estructura de trama básica a 1544 kbit/s	1
2.2	Estructura de trama básica a 6312 kbit/s	7
2.3	Estructura de trama básica a 2048 kbit/s	8
2.4	Estructura de trama básica a 8448 kbit/s	11
2.5	Estructura de trama básica a 44 736 kbit/s	11
3	Características de la estructura de trama que transporta canales a diversas velocidades binarias en 1544 kbit/s	18
3.1	Interfaz a 1544 kbit/s que transporta canales a 64 kbit/s	18
3.2	Interfaz a 1544 kbit/s que transporta intervalos de tiempo de canal a 32 kbit/s	20
3.3	Interfaz a 1544 kbit/s que transporta $n \times 64$ kbit/s	24
4	Características de la estructura de trama que transporta canales a diversas velocidades binarias en la interfaz a 6312 kbit/s	24
4.1	Interfaz a 6312 kbit/s que transporta canales a 64 kbit/s	24
4.2	Interfases a 6312 kbit/s que transportan canales a velocidades diferentes de 64 kbit/s	25
5	Características de las estructuras de trama que transportan canales a diversas velocidades binarias en interfaces a 2048 kbit/s	25
5.1	Interfaz a 2048 kbit/s que transporta canales a 64 kbit/s	25
5.2	Interfaz a 2048 kbit/s que transporta $n \times 64$ kbit/s	27
6	Características de la estructura de trama que transporta canales a diversas velocidades binarias en interfaces a 8448 kbit/s	29
6.1	Interfaz a 8448 kbit/s que transporta canales a 64 kbit/s	29
6.2	Interfaz a 8448 kbit/s que transporta canales a velocidades diferentes de 64 kbit/s	31
Anexo A	– Ejemplos de realización de CRC mediante registros de desplazamiento	32
A.1	Procedimiento CRC-6 para el interfaz a 1544 kbit/s	32
A.2	Procedimiento CRC-5 para el interfaz a 6312 kbit/s	32
A.3	Procedimiento CRC-4 para la interfaz a 2048 kbit/s	33
Anexo B	– Lista por orden alfabético de las abreviaturas contenidas en esta Recomendación	33

Reemplazada por una versión más reciente

SUMARIO

Esta Recomendación indica características funcionales de interfaces asociadas con:

- nodos de red, en particular equipos multiplex digitales síncronos y centrales digitales en las redes digitales integradas (RDI) para telefonía y las RDSI, y
- equipos de multiplexación MIC.

La cláusula 2 trata de las estructuras de trama básicas, incluidos detalles de longitud de trama, señales de alineación de trama, procedimientos de verificación por redundancia cíclica (CRC) y otras informaciones básicas.

Las cláusulas 3 a 6 contienen más información específica sobre cómo ciertos canales a 64 kbit/s y otras velocidades binarias se acomodan dentro de las estructuras de trama básicas descritas en la cláusula 2.

Reemplazada por una versión más reciente

Recomendación G.704

ESTRUCTURAS DE TRAMA SÍNCRONA UTILIZADAS EN LOS NIVELES JERÁRQUICOS 1544, 6312, 2048, 8488 Y 44 736 kbit/s

(Málaga-Torremolinos, 1984; modificada en Melbourne, 1988; revisada en 1990 y 1995)

1 Generalidades

En esta Recomendación se especifican las características funcionales de las interfaces asociadas a:

- nodos de la red, en especial, equipos múltiplex digitales síncronos y centrales digitales en redes digitales integradas (RDI) para telefonía y redes digitales de servicios integrados (RDSI), y
- equipo de multiplexación MIC.

La cláusula 2 trata las estructuras de trama básica, y da detalles sobre la longitud de trama, las señales de alineación de trama, los procedimientos de verificación por redundancia cíclica (CRC, *cyclic redundancy check*) y otras informaciones fundamentales.

Las cláusulas 3 a 6 contienen una información más específica sobre la manera en que ciertos canales a 64 kbit/s y a otras velocidades binarias van contenidos en las estructuras de trama básica descritas en la cláusula 2.

En la Recomendación G.703 se especifican las características eléctricas de estas interfaces.

NOTAS

1 Cabe señalar que esta Recomendación no se aplica necesariamente a aquellos casos en los que las señales que atraviesan las interfaces se destinan a conexiones no conmutadas, tales como las utilizadas para el transporte de señales de banda ancha codificadas (por ejemplo señales de difusión de TV o señales radiofónicas multiplexadas que no precisan un encaminamiento individual por la RDSI), véase también el Anexo A/G.702.

2 Las estructuras de trama recomendadas en esta Recomendación no se aplican a ciertas señales de mantenimiento, tales como la señal «todos UNOS» transmitida durante las condiciones de avería, u otras señales transmitidas durante condiciones de fuera de servicio.

3 Las Recomendaciones pertinentes para cada equipo correspondiente tratan las estructuras de trama asociadas con los equipos de multiplexación digital que utilizan justificación.

4 La inclusión de estructuras de canal a velocidades binarias diferentes de 64 kbit/s queda en estudio. Las Recomendaciones G.761 y G.763, que especifican las características del equipo de transcodificación MIC/MICDA, contienen información sobre las estructuras de canal a 32 kbit/s. La utilización más general de estas estructuras particulares queda en estudio.

2 Estructura de trama básica

2.1 Estructura de trama básica a 1544 kbit/s

2.1.1 Longitud de trama

Cada trama está formada por 193 bits, numerados del 1 al 193. La frecuencia de repetición de trama es de 8000 Hz.

2.1.2 Bit F

El primer bit de una trama se designa por bit F y se utiliza para fines tales como la alineación de trama, la monitorización de la calidad de funcionamiento y el suministro de un enlace de datos.

2.1.3 Asignación de los bits F

Para la asignación de los bits F se recomienda seguir uno de los dos métodos indicados en los Cuadros 1 y 3.

2.1.3.1 Método 1: multitrama de 24 tramas

La asignación de los bits F a la señal de alineación de multitrama, el enlace de datos (DL) y los bits de verificación (CRC) se indican en el Cuadro 1.

Reemplazada por una versión más reciente

CUADRO 1/G.704

Estructura de multitrama para la multitrama de 24 tramas

Número de trama en la multitrama	Bits F				Número(s) de bit en cada intervalo de tiempo de canal		Denominación del canal de señalización ^{a)}
	Número de bit en la multitrama	Asignaciones			Para la señal de carácter ^{a)}	Para la señalización ^{a)}	
		FAS	DL	CRC			
1	1	-	m	-	1 a 8	-	A
2	194	-	-	e ₁	1 a 8	-	
3	387	-	m	-	1 a 8	-	
4	580	0	-	-	1 a 8	-	
5	773	-	m	-	1 a 8	-	
6	966	-	-	e ₂	1 a 7	8	
7	1159	-	m	-	1 a 8	-	
8	1352	0	-	-	1 a 8	-	
9	1545	-	m	-	1 a 8	-	
10	1738	-	-	e ₃	1 a 8	-	
11	1931	-	m	-	1 a 8	-	B
12	2124	1	-	-	1 a 7	8	
13	2317	-	m	-	1 a 8	-	
14	2510	-	-	e ₄	1 a 8	-	
15	2703	-	m	-	1 a 8	-	
16	2896	0	-	-	1 a 8	-	
17	3089	-	m	-	1 a 8	-	C
18	3282	-	-	e ₅	1 a 7	8	
19	3475	-	m	-	1 a 8	-	
20	3668	1	-	-	1 a 8	-	
21	3861	-	m	-	1 a 8	-	
22	4054	-	-	e ₆	1 a 8	-	
23	4247	-	m	-	1 a 8	-	
24	4440	1	-	-	1 a 7	8	
FAS	Señal de alineación de trama (<i>frame alignment signal</i>) (. . . 001011 . . .).						
DL	Enlace de datos (<i>data link</i>) a 4 kbit/s (bits de mensaje m).						
CRC	Campo de verificación de bloques CRC-6 (bits de verificación e ₁ a e ₆).						
a)	Sólo es aplicable en el caso de señalización asociada al canal (véase 3.1.3.2).						

2.1.3.1.1 Señal de alineación de multitrama

El bit F de cada cuarta trama forma el esquema 001011 . . . 001011. Esta señal de alineación de multitrama se utiliza para identificar el lugar en que está situada cada trama dentro de la multitrama, con objeto de extraer el código de verificación por redundancia cíclica, CRC-6, y la información de enlace de datos, así como de identificar las tramas que contienen señalización (tramas 6, 12, 18, y 24), si se utiliza señalización asociada al canal.

2.1.3.1.2 Verificación por redundancia cíclica (CRC)

La verificación por redundancia cíclica CRC-6 es un método de monitorización de la calidad de funcionamiento en el que se ocupa la posición de los bits F de las tramas 2, 6, 10, 14, 18 y 22 de cada multitrama (véase el Cuadro 1).

Reemplazada por una versión más reciente

Los bits de verificación del bloque de mensaje CRC-6 (bits e_1 , e_2 , e_3 , e_4 , e_5 y e_6) van en los bits 194, 966, 1738, 2510, 3282 y 4054 de la multitrama, respectivamente, como se indica en el Cuadro 1. El bloque de mensaje CRC-6 (CMB, *CRC-6 message block*) es una secuencia de 4632 bits en serie que coincide con una multitrama. Por definición, el bloque CMB N comienza en la posición de bit 1 de la multitrama N y termina en la posición de bit 4632 de la multitrama N. El primer bit CRC transmitido de una multitrama es el bit más significativo del polinomio del CMB.

Al calcular los bits CRC-6, los bits F se sustituyen por UNOS binarios. Toda la información de otras posiciones de bit será idéntica a la información de las posiciones de bit de la multitrama correspondiente.

La secuencia de bits de verificación e_1 a e_6 transmitida en la multitrama N + 1 es el resto que queda después de multiplicar el polinomio correspondiente a CMB N por x^6 y dividir el resultado (en módulo 2) por el polinomio generador $x^6 + x + 1$. El primer bit de verificación (e_1) es el bit más significativo del resto; el último bit de verificación (e_6) es el bit menos significativo del resto. Cada multitrama contiene los bits de verificación CRC-6 generados por el CMB precedente.

En el receptor, el CMB recibido, en el cual cada bit F ha sido reemplazado por un UNO binario, se somete al proceso de multiplicación/división descrito anteriormente. El resto resultante se compara bit por bit con los bits de verificación CRC-6 contenidos en la multitrama recibida inmediatamente después. Si no hay errores de transmisión, los bits de verificación comparados serán idénticos.

2.1.3.1.3 Enlace de datos a 4 kbit/s

Comenzando por la trama 1 de la multitrama (véase el Cuadro 1), el primer bit de una trama de cada dos constituye un elemento del enlace de datos a 4 kbit/s. Este enlace de datos proporciona un trayecto de comunicación entre los terminales de nivel jerárquico primario y contendrá datos, una secuencia de enlace de datos en reposo o una secuencia de alarma por pérdida de la alineación de trama.

- Ambas categorías de mensajes de operaciones se transmiten en forma de secuencias de 16 bits de la forma 11111110P₁P₂P₃P₄P₅P₆0, donde el mensaje considerado es codificado por los seis bits P₁ a P₆, lo que permite hasta 64 mensajes distintos. Las secuencias designadas y sus usos funcionales se enumeran en el Cuadro 2. La utilización de secuencias no mostradas en el cuadro queda en estudio.
- Los informes periódicos de calidad de funcionamiento del terminal se formatan utilizando la opción de trama no numerada, sin acuse de recibo, del LAPD Q.921, que se describe en 2.1.3.1.3.3. La transmisión de cualquiera de las secuencias de 16 bits asignadas termina cualquier procesamiento de un informe de prestaciones (de menor prioridad) que podría estar en curso, ya que siete o más unos consecutivos se reconoce en la Recomendación Q.921 como una instrucción de aborto.
- La secuencia de enlace de datos en reposo es una repetición continua del esquema 01111110.
- La transmisión de pérdida de alineación de trama (LFA, *loss of frame alignment*) – también denominada indicación de alarma distante (RAI, *remote alarm indication*) – y de la secuencia de enlace de datos en reposo en bits m es obligatoria. El otro uso de los bits m es opcional, pero cuando se utiliza una función distinta de las funciones obligatorias debe aplicarse la especificación aquí descrita para garantizar el interfuncionamiento de los terminales.

NOTA – Algunas funciones, tales como PRM son obligatorias en alguna norma nacional.

2.1.3.1.3.1 Mensajes de operaciones prioritarios

Los mensajes prioritarios se transmiten como repeticiones continuas de la secuencia designada durante el tiempo de duración de la condición que inicia el mensaje. Es admisible interrumpir la repetición continua de la secuencia durante un intervalo no superior a 100 ms no más de una vez por segundo, a fin de enviar uno o más otros mensajes de funcionamiento.

Se han definido dos mensajes prioritarios:

- después de detectarse una condición LFA en el extremo local A, se transmite la secuencia LFA al extremo distante B durante el tiempo de duración de la condición LFA, pero no inferior a un segundo;
- una señal de control de bucle que se utiliza en aquellas aplicaciones que requieren una señal habilitante continua durante las operaciones en una condición de bucle.

Reemplazada por una versión más reciente

CUADRO 2/G.704

Mensaje de enlace de datos de operaciones asignadas

Mensajes prioritarios	
Función	Palabra de código
LFA (también llamada RAI)	11111111 00000000
Retención de bucle	11111111 01010100
Otros mensajes de operaciones	
Categoría	
Función	Palabra de código
Bucles:	
Operar instalación de cliente tipo A	11111111 01110000
Liberar instalación de cliente tipo A	11111111 00011100
Operar instalación de cliente tipo B	11111111 00000100
Operar instalación de cliente tipo C	11111111 01110100
Operar cabida útil	11111111 00101000
Liberar cabida útil	11111111 01001100
Operar red tipo A	11111111 01001000
Liberación universal	11111111 00100100
Conmutación de protección:	
Operar línea 1	11111111 01000010
Operar línea 2	11111111 00100010
Operar línea 3	11111111 01100010
Operar línea 4	11111111 00010010
Operar línea 5	11111111 01010010
Operar línea 6	11111111 00110010
Operar línea 7	11111111 01110010
Operar línea 8	11111111 00001010
Operar línea 9	11111111 01001010
Operar línea 10	11111111 00101010
Operar línea 11	11111111 01101010
Operar línea 12	11111111 00011010
Operar línea 13	11111111 01011010
Operar línea 14	11111111 00111010
Operar línea 15	11111111 01111010
Operar línea 16	11111111 00000110
Operar línea 17	11111111 01000110
Operar línea 18	11111111 00100110
Operar línea 19	11111111 01100110
Operar línea 20	11111111 00010110
Operar línea 21	11111111 01010110
Operar línea 22	11111111 00110110
Operar línea 23	11111111 01110110
Operar línea 24	11111111 00001110
Operar línea 25	11111111 01001110
Operar línea 26	11111111 00101110
Operar línea 27	11111111 01101110
Acusar acción de conmutación de protección	11111111 00011000
Liberar conmutación de protección	11111111 01100100
Sincronización:	
Reservado – en estudio	11111111 00001100
Reservado – en estudio	11111111 00110000
Reservado – en estudio	11111111 01000100
Reservado – en estudio	11111111 00010100

NOTA – Los mensajes no asignados quedan en estudio.

Reemplazada por una versión más reciente

2.1.3.1.3.2 Otros mensajes de mantenimiento o de operaciones

Otros mensajes de mantenimiento y de operaciones se definen en tres categorías generales de bucles, conmutación de protección y sincronización:

- Se reconocen cuatro tipos de bucles de línea (en los cuales la señal completa que incluye F bits se retorna al sentido que envía la señal de iniciación), tres en las instalaciones del cliente y una dentro de la red. Cada una tiene una secuencia definida para operar. Una tiene una secuencia única para liberar, mientras que todas comparten una secuencia de liberación común. Se define un bucle de cabida útil (en el cual sólo se retornan los bits de información de una trama) para implementación en un terminal de nivel jerárquico primario. Los bits F en el sentido de retorno son generados por el equipo que ejecuta el bucle. Se definen secuencias únicas de operación y liberación. El bucle de cabida útil también responde a la secuencia de liberación universal.
- Para la conmutación de protección, se definen 27 secuencias para activar la conmutación de protección, se define una secuencia para liberar un conmutador de protección, y se define una secuencia para acusar una acción de conmutación de protección. Las secuencias de activación son de la forma 11111110P₁P₂P₃P₄P₅10, donde la secuencia de bits P₁P₂P₃P₄P₅ es la representación binaria del número de línea decimal x de la línea que ha de conmutarse a la línea de protección. En estas secuencias, P₁ es el bit menos significativo de la representación binaria.
- Se reservan cuatro mensajes para operaciones relacionadas con la sincronización. Los detalles seguirán estudiándose.

2.1.3.1.3.3 Informe de calidad de funcionamiento desde un terminal de nivel jerárquico primario

La verificación de la calidad de funcionamiento se basa en el cálculo de sumas de verificación CRC y su comparación con las recibidas en los bits e₁ a e₆ que se describen en 2.1.3.1.2. Estas cuentas, y las cuentas de otros eventos disponibles en el terminal receptor se recogen durante periodos contiguos de un segundo, se suman y se formatean en un mensaje de informe de calidad de funcionamiento que se retorna una vez por segundo al terminal de origen del enlace de datos en el sentido opuesto de transmisión.

La longitud global de la trama Q.921, incluidas las banderas de comienzo y de cierre es de 15 bytes. Los datos sobre los cuatro segundos más recientes se estructuran en un campo de información de ocho octetos como se muestra en la Figura 1. Al final de cada intervalo de acumulación de un segundo, se incrementa un contador en módulo 4 y se examinan los datos más recientes para fijar los bits de calidad de funcionamiento en los octetos t₀ (octetos 5 y 6 de la Figura 1). Los datos de los octetos 5 y 6 del informe de calidad de funcionamiento anterior se desplazan a los octetos 7 y 8 del informe corriente; los octetos 7 y 8 anteriores se desplazan a los octetos 9 y 10 corrientes; los octetos 9 y 10 anteriores se desplazan a los octetos 11 y 12 corrientes, en tanto que los octetos 11 y 12 anteriores se descartan.

NOTA 1 – El valor 14 (decimal) de SAPI se reserva en el enlace de datos a 4 kbit/s para su utilización en el informe de calidad de funcionamiento. El C/R se fija a 1 si el terminal que origina el informe se halla dentro de la red; el bit se fija a 0 si el informe se origina desde el interior de una instalación de cliente. El TEI se fija a todos ceros. La dirección extendida (EA, *extended address*) se fija siempre a 0 en el octeto que contiene el SAPI, y se fija a 1 en el octeto que contiene el TEI.

Los valores específicos de C/R y TEI aquí definidos se utilizan en las interfaces de nodo de red (NNI, *network node interfaces*). Pueden utilizarse otros valores específicos en la porción de acceso local y en la interfaz usuario-red (véanse las Recomendaciones G.963 e I.431).

NOTA 2 – Los eventos sometidos a seguimiento para el informe de calidad de funcionamiento y sus definiciones son:

- Evento de error CRC – La aparición de un conjunto de bits de verificación definidos que difieren del código generado localmente.
- Evento de alineación de trama con muchos errores – La aparición de dos o más errores en la secuencia de alineación de multitrama dentro de un periodo de 3 ms. Se examinarán periodos de 3 ms contiguos.
- Evento de error de bit de sincronización de trama – La aparición de un error en la señal de alineación de multitrama.
- Violación de código de línea – La aparición de una violación bipolar.
- Evento de deslizamiento controlado – La aparición de un deslizamiento de trama controlado.
- Bucle de cabida útil activa – La existencia de un bucle de cabida útil operativa en el terminal que origina el informe de calidad de funcionamiento.

Reemplazada por una versión más reciente

CUADRO 3/G.704

Asignación de los bits F para la multitrama de 12 tramas

Número de trama	Señal de alineación de trama	Señal de alineación de multitrama o señalización
1	1	–
2	–	S
3	0	–
4	–	S

NOTA – Véase la estructura de multitrama en 3.1.3.2.2.

2.2 Estructura de trama básica a 6312 kbit/s

2.2.1 Longitud de trama

Cada trama está formada por 789 bits. La frecuencia de repetición de trama es de 8000 Hz.

2.2.2 Bits F

Los últimos cinco bits de una trama se designan bits F, y se utilizan para propósitos tales como la alineación de trama, la monitorización de la calidad de funcionamiento y el suministro de un enlace de datos.

2.2.3 Asignación de los bits F

La asignación de los bits F se indica en el Cuadro 4.

CUADRO 4/G.704

Asignación de los bits F

Número de trama	Número de bit				
	785	786	787	788	789
1	1	1	0	0	m
2	1	0	1	0	0
3	x	x	x	a	m
4	e ₁	e ₂	e ₃	e ₄	e ₅

m Bit de enlace de datos.
a Bit de alarma para el extremo distante (1 = alarma activada, 0 = alarma no activada).
e_i Bit de verificación CRC-5 (i = 1 a 5).
x Bit de reserva; se ponen a 1 cuando no se utilizan.

2.2.3.1 Señal de alineación de trama

La señal de alineación de trama y multitrama es 110010100 y es transportada por los bits F en las tramas 1 y 2, excluyendo el bit 789 de la trama 1.

Reemplazada por una versión más reciente

2.2.3.2 Verificación por redundancia cíclica

El bloque de mensaje de verificación (CMB) por redundancia cíclica 5 (CRC-5) es una secuencia de 3151 bits en serie que comienza en el bit número 1 de la trama número 1 y termina en el bit número 784 de la trama número 4. Los bits de verificación de bloque de mensaje CRC-5 e_1 , e_2 , e_3 , e_4 y e_5 , ocupan las cinco últimas posiciones de bit de la multitrama como se indica en el Cuadro 4.

La secuencia de bits de verificación e_1 a e_5 transmitida en la multitrama N es el resto que queda después de multiplicar el polinomio correspondiente a CMB N por x^5 y dividir el resultado (en módulo 2) por el polinomio generador $x^5 + x^4 + x^2 + 1$. El primer bit de verificación (e_1) es el bit más significativo del resto; el último bit de verificación (e_5) es el bit menos significativo del resto. Cada multitrama contiene los bits de verificación CRC-5 generados para el CMB correspondiente.

En el receptor, la secuencia entrante de 3156 bits en serie (es decir, 3151 bits de CMB y 5 bits CRC), cuando se divide por los polinomios generadores, da un resto de 00000 si no hay errores de transmisión.

2.2.3.3 Enlace de datos a 4 kbit/s

El bit m indicado en el Cuadro 4 se utiliza como un bit de enlace de datos. Estos bits dan una capacidad de transmisión de datos a 4 kbit/s asociada al trayecto digital a 6312 kbit/s.

2.2.3.4 Indicación de alarma para el extremo distante

Cuando se detecta una condición de pérdida de la alineación de trama en el extremo local A, se transmite al extremo distante B en la posición de bit a un bit de señal de alarma para el extremo distante, como se indica en el Cuadro 4.

2.3 Estructura de trama básica a 2048 kbit/s

2.3.1 Longitud de trama

Cada trama está formada por 256 bits, numerados del 1 al 256. La frecuencia de repetición de trama es de 8000 Hz.

2.3.2 Asignación de los bits de la trama numerados del 1 al 8

La asignación de los bits de la trama numerados del 1 al 8 se indica en el Cuadro 5A.

2.3.3 Descripción del procedimiento CRC-4 mediante el bit 1 de la trama

2.3.3.1 Uso especial del bit 1 de la trama

Cuando es preciso suministrar protección adicional contra la simulación de la señal de alineación de trama y/o cuando es preciso contar con una capacidad mejorada de monitorización de errores, se utilizará el procedimiento de verificación por redundancia cíclica-4 (CRC-4), como se especifica a continuación.

NOTA – En el diseño del equipo capaz de aplicar el procedimiento CRC-4 debe preverse la posibilidad de interfuncionamiento con equipos que no permitan aplicar la CRC, es decir, la aptitud para seguir prestando servicio (tráfico) entre equipos con y sin la capacidad CRC-4. Esto puede hacerse de forma manual (por ejemplo, mediante puentes) o automática.

- En el caso manual, el equipo que incorpore el procedimiento CRC-4 ha de ser capaz de poner el bit 1 de la trama al estado UNO binario (véase la Nota 1 del Cuadro 5A.)
- En el caso automático, esto puede lograrse con el equipo capaz de aplicar el procedimiento CRC-4, ya sea:
 - como función de «capa superior» bajo el control de un medio de gestión de red (por ejemplo, una red de gestión de telecomunicaciones, RGT), cuyos detalles quedan en estudio,
 - como función de «capa inferior» utilizando un algoritmo CRC-4 modificado de alineación de multitrama, descrito en el Anexo B/G.706.

2.3.3.2 La asignación de los bits 1 a 8 de la trama se indica en el Cuadro 5B para el caso de una multitrama CRC-4 completa.

2.3.3.3 Cada multitrama CRC-4, compuesta de 16 tramas numeradas de 0 a 15, se divide en dos submultitramas (SMF, *sub-multiframes*) de 8 tramas, denominadas SMF I y SMF II, lo que indica su orden respectivo de aparición dentro de la estructura de multitrama CRC-4. La SMF constituye el tamaño del bloque de verificación por redundancia cíclica 4 (CRC-4) (o sea, 2048 bits).

La estructura de multitrama CRC-4 no está relacionada con el uso posible de una estructura de multitrama en el intervalo de tiempo de canal 16 a 64 kbit/s (véase 5.1.3.2).

Reemplazada por una versión más reciente

CUADRO 5A/G.704

Asignación de los bits de la trama numerados del 1 al 8

Número del bit	1	2	3	4	5	6	7	8
Tramas alternadas								
Trama que contiene la señal de alineación de trama	S_i	0	0	1	1	0	1	1
	(Nota 1)	Señal de alineación de trama						
Trama que no contiene la señal de alineación de trama	S_i	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}
	(Nota 1)	(Nota 2)	(Nota 3)	(Nota 4)				
<p>NOTAS</p> <p>1 S_i = bits reservados para uso internacional. En 2.3.3 se describe un uso específico. En etapas posteriores se podrán definir otros usos posibles. Si ninguno de estos usos se realiza en la práctica, se deberán poner estos bits a 1 en los trayectos digitales que atraviesan una frontera internacional. No obstante, se pueden utilizar en el ámbito nacional si el trayecto digital no atraviesa una frontera.</p> <p>2 Este bit se pone a 1 para evitar simulaciones de la señal de alineación de trama.</p> <p>3 A = indicación de alarma distante. En funcionamiento normal, puesto a 0, en condición de alarma, puesto a 1.</p> <p>4 S_{a4} a S_{a8} = bits adicionales de reserva que pueden utilizarse como sigue:</p> <ul style="list-style-type: none"> i) Los bits S_{a4} a S_{a8} pueden ser recomendados por el UIT-T para uso en aplicaciones punto a punto específicas (por ejemplo, equipos transcodificadores conformes a la Recomendación G.761). ii) El bit S_{a4} puede utilizarse como un enlace de datos basado en mensaje que ha de recomendar el UIT-T para operaciones, mantenimiento y monitorización de la calidad de funcionamiento. Si se accede al enlace de datos en puntos intermedios, con las alteraciones consiguientes del bit S_{a4}, los bits CRC-4 deben actualizarse para conservar las funciones correctas de terminación de trayecto de extremo a extremo asociadas con el procedimiento CRC-4 (véase 2.3.3.5.4). El protocolo y los mensajes del enlace de datos quedan en estudio. iii) Los bits S_{a5} a S_{a7} son para uso nacional cuando no se les necesita para aplicaciones punto a punto específicas [véase el inciso i) anterior]. iv) Uno de los bit S_{a4} a S_{a8} puede utilizarse en una interfaz de sincronización para transportar mensajes de situación de sincronización de la jerarquía digital plesiócrona, que se describen en 2.3.4. <p>Los bits S_{a4} a S_{a8} (cuando no se utilizan) deben ponerse a 1 en enlaces que atraviesan fronteras internacionales.</p>								

2.3.3.4 Uso del bit 1 en la multitrama CRC-4 a 2048 kbit/s

En las tramas que contienen la señal de alineación de trama (definida en 2.3.2), el bit 1 se utiliza para transmitir los bits CRC-4. En cada SMF hay cuatro bits CRC-4, denominados C_1 , C_2 , C_3 y C_4 .

En las tramas que no contienen la señal de alineación de trama (véase 2.3.2), el bit 1 se utiliza para transmitir la señal de alineación de multitrama CRC-4, de 6 bits, y los dos bits (E) de indicación de error CRC-4.

La señal de alineación de multitrama CRC-4 es de la forma 001011.

Los bits E deberán ponerse a CERO hasta que se haya establecido la alineación de trama básica y la multitrama CRC-4 (véase la cláusula 4/G.706). A partir de entonces, los bits E pueden utilizarse para indicar submultitramas con errores recibidas pasando el estado binario de un bit E de UNO a CERO para cada submultitrama con errores. Todo retardo en la detección de una submultitrama con errores y la fijación del bit E que indica el estado de error debe ser inferior a un segundo.

NOTAS

1 Los bits E se tomarán siempre en cuenta incluso si se halla que la submultitrama que los contiene tiene errores, puesto que hay poca probabilidad de que los bits E tengan errores.

2 A corto plazo, puede haber, en algunos países, equipos que no utilizan los bits E; en este caso, los bits E se ponen a UNO binario.

Reemplazada por una versión más reciente

CUADRO 5B/G.704

Estructura de multitrama CRC-4

	Submultitrama (SMF)	Número de trama	Bits 1 a 8 de la trama							
			1	2	3	4	5	6	7	8
Multitrama	I	0	C ₁	0	0	1	1	0	1	1
		1	0	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		2	C ₂	0	0	1	1	0	1	1
		3	0	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		4	C ₃	0	0	1	1	0	1	1
		5	1	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		6	C ₄	0	0	1	1	0	1	1
	7	0	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}	
	II	8	C ₁	0	0	1	1	0	1	1
		9	1	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		10	C ₂	0	0	1	1	0	1	1
		11	1	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		12	C ₃	0	0	1	1	0	1	1
		13	E	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		14	C ₄	0	0	1	1	0	1	1
15		E	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}	

NOTAS

- 1 E = bits de indicación de error CRC-4 (véase 2.3.3.4).
- 2 S_{a4} a S_{a8} = bits de reserva (véase la Nota 4 al Cuadro 5A).
- 3 C₁ a C₄ = bits de verificación por redundancia cíclica-4 (CRC-4) (véanse 2.3.3.4 y 2.3.3.5).
- 4 A = indicación de alarma distante (véase el Cuadro 5A).

2.3.3.5 Verificación por redundancia cíclica (CRC)

2.3.3.5.1 Proceso de multiplicación/división

Una palabra CRC-4 específica, situada por ejemplo en la submultitrama N, es el resto que queda después de multiplicar el polinomio correspondiente a la submultitrama N – 1 por x^4 y de dividir el resultado (en módulo 2) por el polinomio generador $x^4 + x + 1$.

NOTAS

1 Al representar el contenido del bloque de verificación en forma de polinomio, el primer bit del bloque, o sea, el bit 1 en la trama cero o el bit 1 en la trama 8, debe ser considerado como el bit más significativo. De manera similar, se define C₁ como el bit más significativo del resto y C₄ como el bit menos significativo del resto.

2 Puede presentarse la necesidad de actualizar los bits CRC-4 en equipos intermedios que acceden al enlace de datos basado en mensaje por bits S_{a4} (véase 2.3.3.5.4).

2.3.3.5.2 Procedimiento de codificación

- Los bits CRC-4 de la SMF se sustituyen por CEROS binarios.
- La SMF se somete al proceso de multiplicación/división al que se hace referencia en 2.3.3.5.1.
- Se almacena el resto del proceso de multiplicación/división, que queda listo para ser introducido en las posiciones de bit CRC-4 respectivas de la SMF siguiente.

NOTA – Los bits CRC-4 generados de esta manera no influyen en el resultado del proceso de multiplicación/división aplicado en la SMF siguiente porque, tal como se indica en el apartado i), las posiciones de bit CRC-4 en una SMF se ponen inicialmente a cero en el proceso de multiplicación/división.

2.3.3.5.3 Procedimiento de decodificación

- Una SMF recibida se somete al proceso de multiplicación/división a que se hace referencia en 2.3.3.5.1 después de extraerle los bits CRC-4 y reemplazarlos por ceros.
- Se almacena el resto de la división, y a continuación se compara bit por bit con los bits CRC recibidos en la SMF siguiente.

Reemplazada por una versión más reciente

- iii) Si el resto calculado por el decodificador corresponde exactamente a los bits CRC-4 recibidos en la SMF siguiente, se supone que la SMF verificada no contiene errores.

2.3.3.5.4 Procedimiento de actualización en puntos del trayecto intermedios en una aplicación de enlace de datos basado en mensaje

El bit S_{a4} puede utilizarse como enlace de datos basado en mensaje por trayectos a 2048 kbit/s [véase el inciso ii) de la Nota 4 al Cuadro 5A]. Se prevén situaciones en que el acceso a ese enlace de datos puede necesitarse en puntos del trayecto situados entre los auténticos puntos de terminación de trayecto, por ejemplo, informe de datos de característica de error procedentes de emplazamientos intermedios a lo largo del trayecto. En esas situaciones es importante no invalidar o degradar la función lógica de terminación de trayecto de la CRC-4. Por consiguiente, los cambios de los bits S_{a4} de una submultitrama (SMF) en un punto intermedio de un trayecto *no* implican un nuevo cálculo de los bits CRC-4 en toda la SMF sino más bien su actualización como función de recodificación lineal en relación con cambios binarios determinísticos específicos de los bits S_{a4} solamente.

En el Anexo C/G. 706 se facilita información adicional sobre este procedimiento de actualización.

2.3.4 Situación de sincronización: S_{an}

Uno de los bits S_{a4} a S_{a8} (el bit S_a efectivo es para la selección de operador), es asignado para los mensajes de situación de sincronización de la jerarquía digital plesiócrona (PDH, *plesiochronous digital hierarchy*). Para evitar ambigüedades en el reconocimiento de esquemas de bits, es necesario alinear el primer bit (S_{an1} , Cuadro 5C) con la trama 1 (Cuadro 5D) de una multitrama G.704. El Cuadro 5C da la asignación de esquemas de bits a los cuatro niveles de sincronización acordados en el UIT-T. Se asignan dos esquemas de bits adicionales: uno para indicar que la calidad de la sincronización es desconocida y el otro para indicar que la señal no debe utilizarse para la sincronización. Los restantes códigos se reservan para los niveles de calidad definidos por los distintos operadores.

El Cuadro 5D da la numeración de los bits S_{an} ($n = 4, 5, 6, 7, 8$). Un bit S_{an} se organiza como un cuarteto de bits S_{an1} a S_{an4} . S_{an1} es el bit más significativo y S_{an4} el menos significativo.

NOTA – El mensaje fijado en S_{an1} a S_{an4} es una copia del conjunto definido en los bits 5 a 8 de SDH del byte S1.

2.4 Estructura de trama básica a 8448 kbit/s

2.4.1 Longitud de trama

La trama está constituida por 1056 bits numerados del 1 al 1056. La frecuencia de repetición de trama es de 8000 Hz.

2.4.2 Señal de alineación de trama

La señal de alineación de trama es 11100110 100000 y ocupa las posiciones de bit 1 a 8 y 529 a 534.

2.4.3 Dígitos de servicio

El bit 535 se utiliza para transportar la indicación de alarma (bit 535 en el estado 1 = alarma activada; bit 535 en el estado 0 = alarma no activada).

El bit 536 se deja libre para uso nacional y debe ponerse a 1 en los trayectos que atraviesan una frontera internacional. Esto mismo es aplicable a los bits 9 a 40 en el caso de la señalización asociada al canal.

2.5 Estructura de trama básica a 44 736 kbit/s

2.5.1 Longitud de multitrama

La multitrama está constituida por 4760 bits.

2.5.2 Bits de tara de multitrama

La multitrama se divide en siete subtramas M de 680 bits cada una; cada subtrama M se divide a su vez en 8 bloques de 85 bits: 1 bit de tara y 84 bits de cabida útil (véase la Figura 2). Por tanto, hay 56 bits de tara por multitrama.

2.5.3 Asignación de los bits de tara de multitrama

Los bits de tara están constituidos por el primer bit de los ocho bloques de 85 bits de cada una de las siete subtramas M de una multitrama, como muestra la Figura 2. Los 56 bits de tara son: 2 bits X, 2 bits P, 3 bits M, 28 bits F y 21 bits C.

Reemplazada por una versión más reciente

CUADRO 5C/G.704

Asignación de bits de mensaje de situación de sincronización

QL	$S_{an1}, S_{an2}, S_{an3}, S_{an4}$ (Nota)	Descripción del nivel de calidad de sincronización (QL)
0	0000	Calidad desconocida (red de sincronización existente)
1	0001	Reservado
2	0010	Rec. G.811
3	0011	Reservado
4	0100	G.812 tránsito
5	0101	Reservado
6	0110	Reservado
7	0111	Reservado
8	1000	G.812 local
9	1001	Reservado
10	1010	Reservado
11	1011	Fuente de temporización de equipo síncrona (SETS)
12	1100	Reservado
13	1101	Reservado
14	1110	Reservado
15	1111	No utilizar para la sincronización

NOTA – $n = 4, 5, 6, 7$ u 8 (es decir, un bit S_a solamente), dependiendo de la selección del operador.

2.5.3.1 Bits X (X1, X2)

X1 y X2 se utilizan para indicar multitramas con error recibidas al extremo distante (indicación de alarma distante «RAI» o señal «amarilla»); estos bits se ponen a 1 binario (es decir, $X1 = X2 = 1$) durante la condición sin errores, y a 0 binario (es decir $X1 = X2 = 0$) si se detectan en la señal entrante pérdida de señal (LOS, *loss of signal*), fuera de trama (OOF, *out of frame*), señal de indicación de alarma (AIS, *alarm indication signal*) o deslizamientos. La máxima velocidad permitida de cambio de estado de los bits X es una vez por segundo; por tanto, los bits X deben ponerse a 0 binario durante un tiempo igual a la duración de la condición de error, pero redondeando al entero siguiente.

2.5.3.2 Bits P (P1, P2)

P1 y P2 se utilizan para monitorización de calidad de funcionamiento; estos bits transportan información de paridad calculada a lo largo de los 4704 bits de cabida útil de la multitrama precedente: $P1 = P2 = 1$ si la suma digital de todos los bits de cabida útil es uno, y $P1 = P2 = 0$ si la suma digital de todos los bits de cabida útil es cero. Los bits P se calculan y pueden modificarse en cada sección de una facilidad; por tanto, los bits P proporcionan información de calidad de funcionamiento de SECCIÓN y NO información de calidad de funcionamiento de extremo a extremo.

2.5.3.3 Señal de alineación de multitrama (M1, M2, M3)

La señal de alineación de multitrama 010 ($M1 = 0, M2 = 1, M3 = 0$) se utiliza para localizar las siete subtramas M dentro de la multitrama.

Reemplazada por una versión más reciente

CUADRO 5D/G.704

Numeración de S_{an} en el intervalo de tiempo 0 (TS0) para su utilización en el mensaje de situación de sincronización

	Número de trama	Bit 1	Bit 2	Bit 3	Bit 4	Bit 5	Bit 6	Bit 7	Bit 8
S M F I	0	C_1	0	0	1	1	0	1	1
	1	0	1	A	S_{a41}	S_{a51}	S_{a61}	S_{a71}	S_{a81}
	2	C_2	0	0	1	1	0	1	1
	3	0	1	A	S_{a42}	S_{a52}	S_{a62}	S_{a72}	S_{a82}
	4	C_3	0	0	1	1	0	1	1
	5	1	1	A	S_{a43}	S_{a53}	S_{a63}	S_{a73}	S_{a83}
	6	C_4	0	0	1	1	0	1	1
	7	0	1	A	S_{a44}	S_{a54}	S_{a64}	S_{a74}	S_{a84}
S M F II	8	C_1	0	0	1	1	0	1	1
	9	1	1	A	S_{a41}	S_{a51}	S_{a61}	S_{a71}	S_{a81}
	10	C_2	0	0	1	1	0	1	1
	11	1	1	A	S_{a42}	S_{a52}	S_{a62}	S_{a72}	S_{a82}
	12	C_3	0	0	1	1	0	1	1
	13	E	1	A	S_{a43}	S_{a53}	S_{a63}	S_{a73}	S_{a83}
	14	C_4	0	0	1	1	0	1	1
	15	E	1	A	S_{a44}	S_{a54}	S_{a64}	S_{a74}	S_{a84}

2.5.3.4 Señal de alineación de subtrama M (F1, F2, F3, F4)

La señal de alineación de subtrama M 1001 (F1 = 1, F2 = 0, F3 = 0, F4 = 1) se utiliza para identificar las posiciones de los bits de tara.

2.5.3.5 Bits C (C11, C12, C13, C21, ... Cij, ... C73)

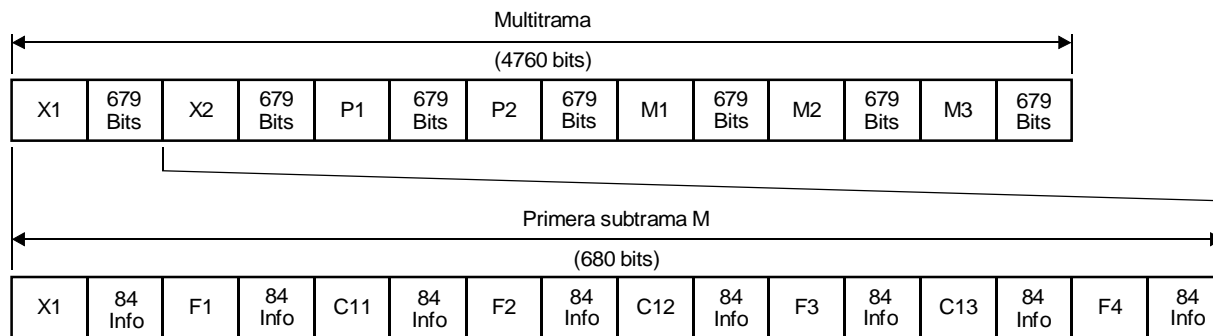
En general las señales a 44 736 kbit/s podrían estar:

- no canalizadas para transporte de datos en bloque; y
- canalizadas para aplicaciones múltiplex.

En ambos casos, las posiciones de bit C_{ij} están disponibles para usos específicos, y deben poder ser fijadas por fuentes a 44 736 kbit/s. El modo en que se utilizan estos bits C_{ij} determina las características disponibles en la señal a 44 736 kbit/s, a través de los canales de operaciones insertados:

- La aplicación de multiplexación a 6312-44 736 kbit/s (M23), utiliza los bits C para indicar justificación (Recomendación G.752). Esta norma describe la aplicación de paridad de bit C que no utilizan bits de relleno para justificación.

Reemplazada por una versión más reciente



Los 56 bits de tara ocupan las siguientes posiciones secuenciales:							
X1	F1	C11	F2	C12	F3	C13	F4
X2	F1	C21	F2	C22	F3	C23	F4
P1	F1	C31	F2	C32	F3	C33	F4
P2	F1	C41	F2	C42	F3	C43	F4
M1	F1	C51	F2	C52	F3	C53	F4
M2	F1	C61	F2	C62	F3	C63	F4
M3	F1	C71	F2	C72	F3	C73	F4

T1518720-95/d01

FIGURA 2/G.704

Estructura de multitrama a 44 736 kbit/s

- La aplicación no canalizada y también la aplicación múltiplex de paridad de bits C canalizada¹⁾ utilizan los bits C como se indica en 2.5.3.5.1.

2.5.3.5.1 Asignación de bits C para la aplicación de paridad de bits C

Independientemente de la aplicación (no canalizada o canalizada), los bits C para la aplicación de paridad de bits C se asignan como sigue:

- C11: Canal de identificación de aplicación (AIC, *application identification channel*) – para la aplicación de paridad de bits C este bit se pondrá a 1 binario.
- C12: Requerimientos de la red (N_r) – reservado para uso futuro por la red. Se pondrá a 1 binario.
- C13: El bit de alarma y control de extremo distante (FEAC, *far-end alarm and control*) se utiliza para dos fines:

- 1) señales de alarma para devolver información de alarma o de situación desde el terminal de extremo distante hasta el terminal de extremo próximo; y

¹⁾ La aplicación múltiplex de paridad de bits C para señales canalizadas utiliza un proceso de multiplexación en dos pasos para multiplexar señales de velocidad primaria (1544 ó 2048 kbit/s) al nivel 44 736 kbit/s. En el primer paso, se multiplexan cuatro líneas a 1544 kbit/s o tres a 2048 kbit/s juntas para formar una señal integral a una velocidad binaria f_e , seudonivel 6312 kbit/s. En el segundo paso, se multiplexan juntas siete líneas a seudonivel 6312 kbit/s para formar una señal a 44 736 kbit/s con características de operaciones mejoradas. La velocidad binaria f_e (nominalmente 6306,2723 kbit/s) se elige de modo que cuando se combinen las siete señales a seudonivel 6312 kbit/s, junto con la justificación a nivel 44 736 kbit/s «a tiempo completo» y los 56 bits de tara de trama, la velocidad binaria de salida resultante será nominalmente 44 736 kbit/s. Este proceso de multiplexación es el mismo que el definido en la aplicación M23, con la diferencia de que en el caso de paridad de bits C, los siete intervalos de tiempo intermedios, uno de cada una de las siete subtramas M, se justifican en cada oportunidad de justificación. Como la justificación se produce el 100% del tiempo, los bits C no necesitan denotar justificación, y pueden utilizarse para otros fines.

Reemplazada por una versión más reciente

- 2) señales de control para iniciar bucles de línea a 44 736 kbit/s y a 1544 kbit/s en el terminal de extremo distante, desde el terminal de extremo próximo.

En las interfaces internacionales, la iniciación de la señal de bucle de control es «opcional» y la aplicación de esta funcionalidad debe quedar a la discreción de las respectivas administraciones. La señal FEAC se compone de una palabra de código de 16 bits repetitiva con un formato general de 0xxx xxx0 1111 1111, de los cuales se transmite primero el bit situado más a la derecha (donde x puede ser un 1 o un 0).

Para informar de condiciones de alarma/situación, debe repetirse la palabra de código de 16 bits al menos 10 veces o mientras exista la condición (lo que sea más largo). (El Cuadro 6 muestra las palabras de código de alarma/situación asignadas.) Estas palabras de código se transmitirán únicamente después de que se ha declarado el evento: por ejemplo, se detectaría un defecto AIS a 44 736 kbit/s, que se temporizaría luego durante varios segundos antes de declarar fallo AIS, en cuyo momento se transmitiría la palabra de código apropiada.

Para enviar instrucciones de control de bucle, deben enviarse dos palabras de código: la primera – repetida diez veces – para activar/desactivar; la otra – también repetida diez veces – para especificar el número de línea, y por tanto, cada instrucción de bucle consta de 20 palabras de código de 16 bits. (El Cuadro 7 muestra las palabras de código de control asignadas.) Las palabras de control tienen precedencia sobre las señales de alarma.

Cuando no se transmite ninguna alarma/situación o control, los bits FEAC deben todos ponerse a 1 binario.

- C21, C22, C23: No utilizados; deben ponerse a 1 binario.
- C31, C32, C33: Los bits CP se utilizan para transportar información de paridad de trayecto (facilidad extremo a extremo). El equipo de terminación de red (NTE, *network terminating equipment*) que origina la señal a 44 736 kbit/s debe poner estos bits (C31 = C32 = C33) al mismo valor que los bits P. Los CP no deben modificarse a lo largo del trayecto de facilidad a 44 736 kbit/s.
- C41, C42, C43: Los bits FEBE se utilizan para transportar información de errores de bloque de extremo distante. Los tres bits FEBE se ponen a 1 binario (C41 = C42 = C43 = 1) si no se detectan errores en los bits M, o bits F, o son indicados por los bits CP. Si se detecta cualquier condición de error (bits M con error, bits F con error o paridad en los bits CP) dentro de la multitrama, los bits FEBE deben ponerse a cualquier combinación de unos o ceros (excepto 111).
- C51, C52, C53: Los bits DL_t se utilizan para un enlace de datos de mantenimiento de trayecto de terminal a terminal a 28,2 kbit/s. La implementación de este enlace de datos es opcional, pero si se implementa, cumplirá las reglas expuestas en esta subcláusula. Los mensajes transportados en el enlace de datos de mantenimiento de trayecto utilizan la estructura de trama, definiciones de campo y elementos de procedimiento del protocolo LAPD definido en la Recomendación Q.921, pero con diferentes direcciones. La estructura de las señales orientadas al mensaje LAPD se define en el Cuadro 8. El Cuadro 9 muestra el contenido y la estructura del campo de información de cada uno de los cuatro tipos de mensaje definidos: ID de trayecto de lenguaje común, ID de trayecto UIT-T, ID de prueba, ID de señal de reposo. El campo de información contiene seis elementos de datos para identificar:
 - 1) el tipo de prueba,
 - 2) el tipo de equipo,
 - 3) la ubicación de la oficina central,
 - 4) la trama (dentro de la oficina central),
 - 5) la unidad (dentro de la trama); y
 - 6) la información específica del tipo de prueba.

Estas señales se transmitirán continuamente a una velocidad mínima de una vez por segundo. Cuando no se transmiten mensajes LAPD (es decir, el enlace de datos está en reposo), se transmitirán continuamente banderas LAPD (01111110). Si no se implementa la función de enlace de datos de terminal a terminal, los tres bits se pondrán a 1 binario (C51 = C52 = C53 = 1). Otras aplicaciones del enlace de datos de mantenimiento quedan para ulterior estudio.

- C61, C62, C63: No se utilizan; deben ponerse a 1 binario.
- C71, C72, C73: No se utilizan; deben ponerse a 1 binario.

Reemplazada por una versión más reciente

CUADRO 6/G.704

Palabras de código de alarma/situación FEAC

Palabras de código de alarma/situación FEAC	
Condición de alarma/situación	Palabra de código
Fuera de trama a 44 736 kbit/s	0000 0000 1111 1111
Fallo del equipo a 1544 ó 2048 kbit/s (NSA)	0000 0110 1111 1111
Fallo del equipo a 1544 ó 2048 kbit/s (SA)	0000 1010 1111 1111
LOS/HBER a 44 736 kbit/s	0001 1100 1111 1111
Fallo del equipo a 44 736 kbit/s (NSA)	0001 1110 1111 1111
LOS/HBER múltiple a 1544 ó 2048 kbit/s	0010 1010 1111 1111
AIS recibida a 44 736 kbit/s	0010 1100 1111 1111
Fallo del equipo para 44 736 kbit/s (SA)	0011 0010 1111 1111
Reposo recibido a 44 736 kbit/s	0011 0100 1111 1111
Equipo común (NSA)	0011 1010 1111 1111
LOS/HBER simple a 1544 ó 2048 kbit/s	0011 1100 1111 1111

NOTAS

- 1 Se transmite primero el bit de cada palabra de código situado más a la derecha.
- 2 SA indica fallo de equipo que afecta al servicio que provoca estado fuera de servicio, indicando un defecto que exige atención inmediata.
- 3 NSA indica fallo de equipo que afecta al servicio, y que indica un defecto en el equipo, que no es activado, ni está disponible ni está suspendido, exige atención, pero no gran prioridad.

2.5.3.6 Esquemas especiales utilizados a 44 736 kbit/s

Se definen dos patrones especiales para las señales 44 736 kbit/s independientemente de cómo se utilicen los bits C: AIS y REPOSO, que se describen a continuación.

2.5.3.6.1 Señal de indicación de alarma (AIS, *alarm indication signal*)

La AIS es una señal con señales de alineación de multitrama y de subtrama M, y bits B válidos. Los bits de información se fijan a una secuencia 1010..., comenzando por un uno binario (1) después de cada bit M, bit F, bit X, bit P y bit C. Los bits C se ponen a cero binario (C1 = 0, C2 = 0, C3 = 0). Los bits X se ponen a uno binario (X1 = 1, X2 = 1).

2.5.3.6.2 Señal de reposo (reposo)

La señal de reposo es una señal con señales de alineación de multitrama y de subtrama M válidas, y bits P válidos. Los bits de información se fijan a una secuencia 1100... comenzando por un uno binario (1) después de cada bit M, bit F, bit X y bit C. Los bits C se ponen a cero binario (C1 = 0, C2 = 0, C3 = 0) en la tercera subtrama M (C31, C32, C33); los restantes bits C (tres bits C en las subtramas M 1, 2, 4, 5, 6, y 7) pueden ponerse individualmente a uno o cero, y pueden variar con el tiempo. Los bits X se ponen a uno binario (X1 = 1, X2 = 1).

Reemplazada por una versión más reciente

CUADRO 7/G.704

Palabra de código de control FEAC

Palabras de códigos de control FEAC	
Instrucción	Palabra de código
Activar bucle	0000 1110 1111 1111
Desactivar bucle	0011 1000 1111 1111
Línea a 44 736 kbit/s	0011 0110 1111 1111
Todas las líneas a 1544 ó 2048 kbit/s	0010 0110 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 1, grupo N.º 1	0100 0010 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 2, grupo N.º 1	0100 0100 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 3, grupo N.º 1	0100 0110 1111 1111
Línea a 1544 kbit/s N.º 4, grupo N.º 1	0100 1000 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 1, grupo N.º 2	0100 1010 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 2, grupo N.º 2	0100 1100 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 3, grupo N.º 2	0100 1110 1111 1111
Línea a 1544 kbit/s N.º 4, grupo N.º 2	0101 0000 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 1, grupo N.º 3	0101 0010 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 2, grupo N.º 3	0101 0100 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 3, grupo N.º 3	0101 0110 1111 1111
Línea a 1544 kbit/s N.º 4, grupo N.º 3	0101 1000 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 1, grupo N.º 4	0101 1010 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 2, grupo N.º 4	0101 1100 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 3, grupo N.º 4	0101 1110 1111 1111
Línea a 1544 kbit/s N.º 4, grupo N.º 4	0110 0000 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 1, grupo N.º 5	0110 0010 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 2, grupo N.º 5	0110 0100 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 3, grupo N.º 5	0110 0110 1111 1111
Línea a 1544 kbit/s N.º 4, grupo N.º 5	0110 1000 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 1, grupo N.º 6	0110 1010 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 2, grupo N.º 6	0110 1100 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 3, grupo N.º 6	0110 1110 1111 1111
Línea a 1544 kbit/s N.º 4, grupo N.º 6	0111 0000 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 1, grupo N.º 7	0111 0010 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 2, grupo N.º 7	0111 0100 1111 1111
Línea a 1544 ó 2048 kbit/s N.º 3, grupo N.º 7	0111 0110 1111 1111
Línea a 1544 kbit/s N.º 4, grupo N.º 7	0111 1000 1111 1111

NOTAS

- Las instrucciones que se refieren a una línea a 1544 ó 2048 kbit/s se aplican solamente a aplicaciones de paridad de bits C canalizadas.
- Se entiende por grupo las cuatro señales a 1544 o las tres señales a 2048 kbit/s que forman la señal f_e interna intermedia (véase la nota a pie de página 1); siete de estos grupos (más la justificación) se combinan para formar la señal a 44 736 kbit/s.
- Se transmite primero el bit de cada palabra de código situado más a la derecha.
- Para activar o desactivar el bucle, se transmite 10 veces la palabra de código de 16 bits apropiada activar o desactivar inmediatamente seguida por 10 repeticiones de la palabra de código de 16 bits correspondiente al número de línea requerido. Así, la longitud total del mensaje de control del bucle es de 20 palabras de 16 bit/s.

Reemplazada por una versión más reciente

CUADRO 8/G.704

Estructura de mensaje LAPD

Octeto N.º	Etiqueta de octeto	Contenido de octeto
1	Bandera	01111110 ₂
2	SAPI CR EA	00111100 ₂ ó 00111110 ₂
3	TEI EA	00000001 ₂
4	Control	00000011 ₂
	Campo de información	<ul style="list-style-type: none"> – Identificador de trayecto (CL o UIT-T), – Id. de señal en reposo, o – Id. de señal de prueba. – (véase el Cuadro 9)
N – 1	FCS	Véase más adelante
N	FCS	

Bandera 01111110 ₂	Interpretación Mensaje de respuesta
SAPI CR EA 00111100 ₂ 00111110 ₂	Interpretación SAPI = 15, C/R = 0 (DTE), EA = 0 SAPI = 15, C/R = 1 (portadora), EA = 0
TEI/EA 00000001 ₂	Interpretación TEI = 0, EA = 1
Control 00000011 ₂	Interpretación Valor fijo: transferencia de información sin acuse de recibo
Campo de información Variable	Interpretación Véase el Cuadro 9
FCS Secuencia de verificación de trama	Interpretación Secuencia de verificación de trama CRC-16, código de 16 bits

NOTA – El origen de los mensajes de identificación generará la FCS y el relleno de ceros necesario para la transparencia. El relleno de ceros efectuado por un transmisor evita la aparición del esquema de bandera (01111110) en los bits comprendidos entre los bits de comienzo y de cierre de una trama, insertando un cero después de cualquier secuencia de cinco unos consecutivos. El receptor suprime un cero que sigue a cinco unos consecutivos.

3 Características de la estructura de trama que transporta canales a diversas velocidades binarias en 1544 kbit/s

3.1 Interfaz a 1544 kbit/s que transporta canales a 64 kbit/s

3.1.1 Estructura de trama

3.1.1.1 Número de bits por intervalo de tiempo de canal a 64 kbit/s

Ocho, numerados de 1 a 8.

Reemplazada por una versión más reciente

CUADRO 9/G.704

Contenido de campo de información de los mensajes de enlace de datos

Identificación de trayecto CL			Identificación de trayecto UIT-T		
Elementos de datos	Valor binario		Elementos de datos	Valor binario	
Tipo	0011 1000 (1 octeto)	ID trayecto CL	Tipo	0011 1111 (1 octeto)	ID trayecto UIT-T
LIC	xxxx xxxx ... (10 octetos)	ID equipo	LIC	xxxx xxxx (10 octetos)	ID equipo
FIC	xxxx xxxx ... (11 octetos)	ID ubicación	FIC	xxxx xxxx ... (11 octetos)	ID ubicación
EIC	xxxx xxxx ... (10 octetos)	ID trama	EIC	xxxx xxxx ... (10 octetos)	ID trama
Unidad	xxxx xxxx ... (6 octetos)	ID unidad	Unidad	xxxx xxxx ... (6 octetos)	ID unidad
ID facilidad CL	xxxx xxxx (38 octetos)	ID facilidad CL	ID facilidad UIT-T	xxxx xxxx (44 octetos)	ID facilidad UIT-T
Identificación de señal reposo			Identificación de señal prueba		
Elementos de datos	Valor binario		Elementos de datos	Valor binario	
Tipo	0011 0100 (1 octeto)	ID señal reposo	Tipo	0011 0010 (1 octeto)	ID señal prueba
LIC	xxxx xxxx ... (10 octetos)	ID equipo	LIC	xxxx xxxx ... (10 octetos)	ID equipo
FIC	xxxx xxxx ... (11 octetos)	ID ubicación	FIC	xxxx xxxx ... (11 octetos)	ID ubicación
EIC	xxxx xxxx ... (10 octetos)	ID trama	EIC	xxxx xxxx ... (10 octetos)	ID trama
Unidad	xxxx xxxx ... (6 octetos)	ID unidad	Unidad	xxxx xxxx ... (6 octetos)	ID unidad
Puerto N.º	xxxx xxxx (38 octetos)	Puerto N.º	GEN N.º	xxxx xxxx (38 octetos)	Generador N.º
Ubicación	Identifica inequívocamente la ciudad y el edificio en el que está situado el equipo.				
ID trama	Identifica inequívocamente el piso, nave y pasillo (dentro del edificio) en el que está situado el equipo.				
ID unidad	Identifica inequívocamente el estante y la ranura (dentro de la trama) en la que está situada la tarjeta (que genera la señal).				
ID facilidad CL	Identifica un trayecto a 44 736 kbit/s específico, utilizando convenios y códigos de lenguaje común.				
ID facilidad UIT-T	Identifica un trayecto 44 736 kbit/s específico, utilizando los convenios y códigos para designación de facilidad de la Recomendación M.1400.				
Puerto N.º	Identifica el número de puerto de equipo que inicia la señal de reposo.				
Generador N.º	Identifica el número de generador de equipo que inicia la señal de prueba.				
<p>NOTA – El carácter nulo ASCII se utilizará para indicar el final de la cadena cuando no se necesita la longitud completa del campo de datos para un determinado elemento. Las posiciones de bit restantes del elemento de datos pueden contener unos, ceros o cualquier combinación de unos y ceros. En los casos en que no necesite un elemento de datos para un determinado mensaje, el primer octeto del elemento de datos contendrá el carácter nulo ASCII, y las restantes posiciones de bit pueden contener unos, ceros o cualquier combinación de unos y ceros.</p>					

Reemplazada por una versión más reciente

3.1.1.2 Número de intervalos de tiempo de canal a 64 kbit/s por trama

Los bits 2 a 193 de la trama básica transportan 24 intervalos de tiempo de canal a 64 kbit/s con entrelazado de octetos; estos intervalos de tiempo de canal se numeran de 1 a 24.

3.1.1.3 Asignación del bit F

Véase 2.1.3.

3.1.2 Utilización de intervalos de tiempo de canal a 64 kbit/s

Cada intervalo de tiempo de canal a 64 kbit/s puede contener, por ejemplo, una señal de banda vocal codificada en MIC conforme a la Recomendación G.711 o información de datos con una velocidad binaria de hasta 64 kbit/s.

3.1.3 Señalización

Se recomienda la utilización de uno de los dos métodos indicados en 3.1.3.1 y 3.1.3.2:

3.1.3.1 Señalización por canal común

Un intervalo de tiempo de canal a 64 kbit/s se utiliza para proporcionar señalización por canal común a 64 kbit/s. En el caso del método de 2.1.3.2 para la multitrama de 12 tramas, la configuración de los bits S se puede disponer de modo que transporte señalización por canal común a una velocidad de 4 kbit/s o a un submúltiplo de esta velocidad.

3.1.3.2 Señalización asociada al canal

3.1.3.2.1 Asignación de bits de señalización para la multitrama de 24 tramas

Como puede observarse en el Cuadro 1, hay cuatro bits de señalización diferentes (A, B, C y D) en la multitrama. Esa señalización asociada al canal puede proporcionar cuatro canales de señalización a 333 bit/s independientes designados A, B, C y D, dos canales de señalización a 667 bit/s independientes designados A y B (véase la nota) o un canal de señalización a 1333 bit/s.

NOTA – Cuando sólo se precisa la señalización de cuatro estados, los bits de señalización A, B asociados antes a las tramas 6 y 12, respectivamente, deben relacionarse con los bits de señalización A, B, C, D de las tramas 6, 12, 18 y 24, respectivamente, del siguiente modo: A = A, B = B, C = A, D = B. En este caso, la señalización ABCD es igual a la señalización AB especificada en 3.1.3.2.2.

3.1.3.2.2 Asignación de bits de señalización para la multitrama de 12 tramas

Por acuerdo entre las Administraciones interesadas, la señalización asociada al canal se emplea para circuitos intrarregionales, de conformidad con las disposiciones siguientes:

Una multitrama se compone de 12 tramas, como se indica en el Cuadro 10. La señal de alineación de multitrama la transportan los bits S, como se indica en dicho cuadro.

Las tramas 6 y 12 se designan como tramas de señalización. El octavo bit de cada intervalo de tiempo de canal se utiliza en cada trama de señalización para transmitir la señalización asociada a dicho canal.

3.2 Interfaz a 1544 kbit/s que transporta intervalos de tiempo de canal a 32 kbit/s (véase la nota)

NOTA – Esta interfaz proporciona el transporte de información a 32 kbit/s. La interfaz se utilizará entre nodos de red y se aplicará al equipo de multiplexión de velocidad binaria, equipo de transconexión digital, transcodificador y otros equipos correspondientes a nodos de red. En este caso, se supone que la conmutación se efectúa sobre la base de 64 kbit/s.

3.2.1 Estructura de trama

3.2.1.1 Número de bits por intervalo de tiempo de canal a 32 kbit/s

Cuatro, numerados del 1 al 4.

3.2.1.2 Número de intervalos de canal a 32 kbit/s por trama

Los bits 2 a 193 de la trama básica pueden transportar 48 intervalos de tiempo de canal a 32 kbit/s, numerados del 1 al 48 por entrelazado de cuatro bits.

3.2.1.3 Asignación de bits F

Véase 2.1.3.

Reemplazada por una versión más reciente

CUADRO 10/G.704

Estructura de multitrama

Número de la trama	Señal de alineación de trama (Nota 1)	Señal de alineación de multitrama (bit S)	Número(s) del bit o de los bits de cada intervalo de tiempo de canal		Designación del canal de señalización (Nota 2)
			Para las señales de carácter	Para la señalización	
1	1	–	1 a 8	–	A
2	–	0	1 a 8	–	
3	0	–	1 a 8	–	
4	–	0	1 a 8	–	
5	1	–	1 a 8	–	
6	–	1	1 a 7	8	
7	0	–	1 a 8	–	
8	–	1	1 a 8	–	
9	1	–	1 a 8	–	
10	–	1	1 a 8	–	
11	0	–	1 a 8	–	
12	–	0	1 a 7	8	

NOTAS

1 Al modificar el bit S para señalar las indicaciones de alarma al extremo distante, el bit S de la trama 12 pasa del estado 0 al estado 1.

2 La señalización asociada al canal proporciona dos canales de señalización independientes a 667 bit/s, denominados A y B, o un canal de señalización a 1333 bit/s.

3.2.2 Utilización de intervalos de tiempo de canal a 32 kbit/s

Cada intervalo de tiempo de canal a 32 kbit/s puede acomodar una señal de banda vocal codificada en MICDA conforme a la Recomendación G.721, o datos con una velocidad binaria de hasta 32 kbit/s.

3.2.3 Agrupación de 12 intervalos de tiempo de canal a 384 kbit/s

3.2.3.1 Estructura de las agrupaciones de 12 intervalos de tiempo de canal

La trama a 1544 kbit/s para intervalos de tiempo de canal a 32 kbit/s mostrada en el Cuadro 11 está estructurada para proporcionar cuatro agrupaciones independientes a 384 kbit/s de 12 intervalos de tiempo de canal, numeradas del 1 al 4 y que se transmiten en orden numerado comenzando por la agrupación de intervalos de tiempo número 1.

Los canales de agrupación de señalización (SGC, *signalling grouping channels*) para las agrupaciones de intervalos de tiempo 1 a 4 ocupan los intervalos de tiempo 12, 24, 36, y 48 respectivamente. Cada agrupación de intervalos de tiempo puede configurarse independientemente para las situaciones que requieren señalización asociada al canal o para las situaciones sin requisito de señalización (por ejemplo, señalización común externa) (véase 3.2.3.1.1).

3.2.3.1.1 Utilización de agrupaciones de intervalos de tiempo a 384 kbit/s

La utilización de una agrupación de intervalos de tiempo a 384 kbit/s se clasifica en dos configuraciones posibles:

- Cuando no se requieren capacidades de señalización, una agrupación de intervalos de tiempo a 384 kbit/s puede transportar 12 intervalos de tiempo de canal a 32 kbit/s.
- Cuando se requieren capacidades de señalización asociada al canal, una agrupación de intervalos de tiempo a 384 kbit/s constará de once intervalos de tiempo de canal a 32 kbit/s y de un intervalo de tiempo de canal a 32 kbit/s definido como canal de agrupación de señalización.

Reemplazada por una versión más reciente

CUADRO 11/G.704

Estructura de trama de intervalos de tiempo de canal a 32 kbit/s para la interfaz a 1544 kbit/s

Agrupación de intervalos de tiempo	Intervalos de tiempo												
N.º 1	1	2	3	4	5	6	7	8	9	10	11	12	(SGC)
N.º 2	13	14	15	16	17	18	19	20	21	22	23	24	(SGC)
N.º 3	25	26	27	28	29	30	31	32	33	34	35	36	(SGC)
N.º 4	37	38	39	40	41	42	43	44	45	46	47	48	(SGC)

NOTAS

1 Cada intervalo de tiempo representa un canal a 32 kbit/s.

2 El canal de agrupación de señalización (SGC) ocupa el 12.º intervalo de tiempo a 32 kbit/s de cada agrupación de intervalos de tiempo.

3.2.3.1.2 Utilización de un canal de agrupación de señalización

El canal de agrupación de señalización se utiliza para la transmisión de información de señalización A-B-C-D asociada al canal, información de alarma de canal de agrupación de señalización, señal de alineación de multitrama de canales de agrupación de señalización, e información de detección de errores del código de verificación por redundancia cíclica 6 (CRC-6) entre nodos de red.

3.2.4 Estructura de multitrama de canales de agrupación de señalización a 32 kbit/s

3.2.4.1 Número de bits por intervalo de tiempo de canal de agrupación de señalización a 32 kbit/s

Cuatro, numerados del 1 a 4.

3.2.4.2 Asignación de bits de intervalo de tiempo de canal de agrupación de señalización a 32 kbit/s

Asignados a los últimos cuatro bits de cada agrupación de intervalos de tiempo de canal.

3.2.4.3 Estructura de multitrama

La estructura de multitrama de canal de agrupación de señalización consiste en 24 tramas consecutivas numeradas del 1 al 24. En el Cuadro 12 se muestra la estructura de multitrama de canales de agrupación de señalización.

3.2.4.4 Señal de alineación de multitrama de canales de agrupación de señalización

Como se muestra en el Cuadro 12, el bit 3 del canal de agrupación de señalización contiene la señal de alineación de multitrama de canales de agrupación de señalización, utilizada para asociar los bits de señalización en el canal de agrupación de señalización con los canales apropiados de la agrupación de intervalos de tiempo asociada.

NOTA – La señal de alineación de multitrama de canales de agrupación de señalización es independiente y diferente del bit de alineación de trama de la trama a 1544 kbit/s.

3.2.4.5 Información de detección de errores CRC-6 para agrupaciones de intervalos de tiempo

Puede transmitirse una palabra de código de detección de errores facultativa CRC-6 a 2 kbit/s en la posición de bit indicada por CRC-1 a CRC-6 en el Cuadro 12.

El bloque de mensaje de verificación (CMB) del código de verificación por redundancia cíclica 6 (CRC-6) es una secuencia de 1152 bits en serie que coincide con una multitrama de agrupación de intervalos de tiempo. Por definición, el CMB N comienza en la posición de bit 0 de la multitrama de agrupación de intervalos de tiempo N y termina en la posición de bit 1151 de la multitrama de agrupación de intervalos de tiempo N.

La secuencia de bits de control CRC-1 a CRC-6 transmitida en la multitrama N + 1 es el resto que queda después de multiplicar el polinomio correspondiente al CMB N por x^6 y dividir el resultado (en módulo 2) por el polinomio generador $x^6 + x + 1$. El primer bit de verificación, CRC-1 es el bit más significativo del resto; el último bit de verificación, CRC-6, es el bit menos significativo. El canal de agrupación de intervalos de tiempo está incluido en este cálculo con el bit 4 del canal de agrupación de intervalos de tiempo puesto a 1.

Reemplazada por una versión más reciente

CUADRO 12/G.704

Estructura de multitrama de canales de agrupación de señalización a 32 kbit/s

Número de trama de la agrupación de intervalos de tiempo	Número de bit de canal de agrupación de señalización			
	1	2	3	4
1	A_j	A_{j+1}	0	S_1
2	A_{j+2}	A_{j+3}	1	S_2
3	A_{j+4}	A_{j+5}	0	CRC-1
4	A_{j+6}	A_{j+7}	1	S_4
5	A_{j+8}	A_{j+9}	0	S_5
6	A_{j+10}	M_1	1	S_6
7	B_j	B_{j+1}	0	CRC-2
8	B_{j+2}	B_{j+3}	1	S_8
9	B_{j+4}	B_{j+5}	0	S_9
10	B_{j+6}	B_{j+7}	1	S_{10}
11	B_{j+8}	B_{j+9}	0	CRC-3
12	B_{j+10}	M_2	1	S_{12}
13	C_j	C_{j+1}	1	S_{13}
14	C_{j+2}	C_{j+3}	0	S_{14}
15	C_{j+4}	C_{j+5}	1	CRC-4
16	C_{j+6}	C_{j+7}	0	S_{16}
17	C_{j+8}	C_{j+9}	1	S_{17}
18	C_{j+10}	M_2	0	S_{18}
19	D_j	D_{j+1}	1	CRC-5
20	D_{j+2}	D_{j+3}	0	S_{20}
21	D_{j+4}	D_{j+5}	1	S_{21}
22	D_{j+6}	D_{j+7}	0	S_{22}
23	D_{j+8}	D_{j+9}	1	CRC-6
24	D_{j+10}	M_4	0	S_{24}

NOTAS

1 $j = 1$ para el 12.º intervalo de tiempo de canal a 32 kbit/s
 $j = 13$ para el 24.º intervalo de tiempo de canal a 32 kbit/s
 $j = 25$ para el 36.º intervalo de tiempo de canal a 32 kbit/s
 $j = 37$ para el 48.º intervalo de tiempo de canal a 32 kbit/s.

2 (A_j, B_j, C_j, D_j) Bits de señalización A, B, C, D
 M_j Bits de indicación de alarma del canal de agrupación de señalización
 S_k Bits de reserva.

3 El canal de agrupación de señalización proporciona la capacidad de señalización A, B, C, D para 11 canales en cada agrupación de intervalos de tiempo.

Cuando no se utiliza la opción de transmitir la señal de detección de errores CRC-6, CRC-1 a CRC-6 se pondrán a 1.

3.2.4.6 Señalización

En 3.2.4.6.1 y 3.2.4.6.2 se recomiendan dos métodos posibles.

Reemplazada por una versión más reciente

3.2.4.6.1 Señalización por canal común

Véase 3.1.3.1. Se utilizan dos intervalos de tiempo de canal a 32 kbit/s sucesivos para la transmisión de señalización por canal común a 64 kbit/s.

3.2.4.6.2 Señalización asociada al canal

Como se indica en el Cuadro 12, los bits 1 y 2 del canal de agrupación de señalización transportan información de señalización asociada al canal para los canales de la agrupación de intervalos de tiempo asociada.

El canal de agrupación de señalización puede proporcionar cuatro canales independientes de señalización a 333 bit/s denominados A, B, C y D, dos canales independientes de señalización a 667 bit/s designados A y B, o un canal de señalización a 1333 bit/s denominado A. Cuando sólo se utiliza la señalización A-B, ésta se repite para las posiciones C-D respectivamente. Cuando sólo se utiliza la señalización A, ésta se repite para las posiciones B-C-D respectivamente.

3.2.4.7 Señales de indicación de alarma de canal de agrupación de señalización

Como se indica en el Cuadro 12, el canal de agrupación de señalización contiene cuatro bits de indicación de alarma, M_1 , M_2 , M_3 y M_4 .

M_1 proporciona la capacidad para transmitir a través de la interfaz una indicación de alarma distante de agrupación de intervalos de tiempo para un fallo en el sentido de transmisión opuesto.

M_2 proporciona la capacidad para transmitir a través de la interfaz una indicación de un fallo en señales afluentes entrantes al nodo de red.

M_3 proporciona la capacidad para transmitir a través de la interfaz una indicación de un fallo en señales afluentes salientes del nodo de red.

M_4 se pone a 1 siempre que M_1 y/o M_2 y/o M_3 estén puestos a 1.

3.2.5 Bits no utilizados de canal de agrupación de señalización

Los bits S del Cuadro 12 corrientemente no se utilizan y se ponen a 1. La definición y la asignación de los bits S quedan en estudio.

3.2.6 Pérdida y recuperación de la alineación de multitrama de canal de señalización

Se considera perdida la señal de alineación de multitrama de canales de agrupación de señalización cuando dos de los cuatro bits de alineación de trama de los canales de agrupación de señalización son erróneos. La rara ocurrencia de un solo deslizamiento instantáneo de ± 11 tramas no es detectada por el algoritmo dos de cuatro. Se considera recuperada la alineación de multitrama de canales de agrupación de señalización cuando se detecta la secuencia correcta de 24 bits válidos de alineación de trama de los canales de agrupación de señalización comenzando con la primera trama de la multitrama.

3.3 Interfaz a 1544 kbit/s que transporta $n \times 64$ kbit/s

Las características eléctricas deben ajustarse a la Recomendación G.703.

La correspondencia de intervalos de tiempo en la interfaz a 1544 kbit/s queda para ulterior estudio.

4 Características de la estructura de trama que transporta canales a diversas velocidades binarias en la interfaz a 6312 kbit/s

4.1 Interfaz a 6312 kbit/s que transporta canales a 64 kbit/s

4.1.1 Estructura de trama

4.1.1.1 Número de bits por intervalo de tiempo de canal a 64 kbit/s

Ocho, numerados del 1 al 8.

Reemplazada por una versión más reciente

4.1.1.2 Número de intervalos de tiempo de canal a 64 kbit/s por trama

Los bits 1 a 784 de la trama básica transportan 98 intervalos de tiempo de canal a 64 kbit/s con entrelazado de octetos, numerados del 1 al 98. Al final de cada trama se añaden cinco bits (bits F) para la señal de alineación de trama y para otras señales.

4.1.1.3 Asignación de los bits F

Véase el Cuadro 4.

4.1.2 Utilización de los intervalos de tiempo de canal a 64 kbit/s

Cada intervalo de tiempo de canal a 64 kbit/s puede contener por ejemplo una señal de banda vocal codificada en MIC conforme a la Recomendación G.711 o información de datos con una velocidad binaria de hasta 64 kbit/s. Los intervalos de tiempo de canal a 64 kbit/s, números 97 y 98 pueden utilizarse para señalización.

4.1.3 Señalización

Se recomienda la utilización de uno de los dos métodos indicados en 4.1.3.1 y 4.1.3.2:

4.1.3.1 Señalización por canal común

La utilización de los intervalos de tiempo de canal a 64 kbit/s, números 97 y 98 para señalización por canal común queda en estudio.

4.1.3.2 Señalización asociada al canal

Mediante acuerdos entre las Administraciones interesadas, la señalización asociada al canal se proporciona para circuitos intrarregionales de acuerdo con las siguientes disposiciones:

4.1.3.2.1 Asignación de bits de señalización

Hay 16 bits de señalización, denominados ST_1 a ST_{16} (posiciones de bit 769 a 784). Un bit ST_i ($i = 1$ a 16) contiene información de señalización que corresponde a los seis intervalos de tiempo de canal i , $16 + i$, $32 + i$, $48 + i$, $64 + i$ y $80 + i$, como se describe en 4.1.3.2.2.

4.1.3.2.2 Estructura de multitrama de señalización

Cada bit ST constituye una multitrama de señalización independiente incluida en ocho tramas, como se indica en el Cuadro 13.

4.2 Interfaces a 6312 kbit/s que transportan canales a velocidades diferentes de 64 kbit/s

En estudio.

5 Características de las estructuras de trama que transportan canales a diversas velocidades binarias en interfaces a 2048 kbit/s

5.1 Interfaz a 2048 kbit/s que transporta canales a 64 kbit/s

5.1.1 Estructura de trama

5.1.1.1 Número de bits por intervalo de tiempo de canal a 64 kbit/s

Ocho, numerados del 1 al 8.

5.1.1.2 Número de intervalos de tiempo de canal a 64 kbit/s por trama

Los bits 1 a 256 de la trama básica transportan 32 intervalos de tiempo, numerados del 0 al 31 con entrelazado de octetos.

5.1.1.3 Asignación de los bits del intervalo de tiempo de canal 0 a 64 kbit/s

Véase el Cuadro 5A (en 2.3.2).

5.1.2 Utilización de otros intervalos de tiempo de canal a 64 kbit/s

Cada uno de los intervalos de tiempo de canal 1 a 15 y 17 a 31 a 64 kbit/s puede contener, por ejemplo, una señal de banda vocal codificada en MIC de conformidad con la Recomendación G.711 o una señal digital a 64 kbit/s.

Reemplazada por una versión más reciente

CUADRO 13/G.704

Estructura de multitrama de señalización

Número de la trama	n	n + 1	n + 2	n + 3	n + 4	n + 5	n + 6	n + 7
Uso del bit ST	F_s	S_1	S_2	S_3	S_4	S_5	S_6	S_p
	(Nota 1)	(Nota 2)						(Nota 4)

NOTAS

1 El bit F_s o bien alternará entre 0 y 1 o tendrá el siguiente esquema digital de 48 bits:

A101011011 0000011001 1010100111 0011110110 10000101

Para el esquema digital de 48 bits, el bit A generalmente se pone a 1 y se reserva para uso optativo. Este esquema se genera de acuerdo con el siguiente polinomio primitivo (véase la Recomendación X.50):

$$x^7 + x^4 + 1$$

2 Los bits S_j ($j = 1$ a 6) transportan señalización asociada al canal o información de mantenimiento. Cuando se adopta el esquema de 48 bits como señal de alineación de trama F_s cada bit S_j ($j = 1$ a 6) puede formar la siguiente multitrama:

$$S_{j1}, S_{j2}, \dots, S_{j12}$$

El bit S_{j1} transporta el siguiente esquema de alineación de trama de 16 bits generado de acuerdo con el mismo polinomio primitivo que para el esquema de 48 bits.

A011101011011000

El bit A suele ponerse a 1 y está reservado para uso optativo. Cada bit S_{ji} ($i = 2$ a 12) transporta señalización asociada al canal para circuitos de velocidad submúltiplo y/o información de mantenimiento.

3 Los bits ST (F_s , S_1 , . . . , S_6 y S_p), todos ellos puestos a 1, contienen la señal de indicación de alarma (AIS) para seis canales a 64 kbit/s.

4 El bit S_p se pone usualmente a 1. Cuando se necesita enviar una AIS hacia atrás para seis canales a 64 kbit/s, el bit S_p se pone a 0.

El intervalo de tiempo de canal a 64 kbit/s número 16 puede utilizarse para señalización. Cuando no se necesita para señalización podrá, en algunos casos, utilizarse para un canal a 64 kbit/s, de la misma manera que los intervalos de tiempo 1 a 15 y 17 a 31.

5.1.3 Señalización

Se recomienda la utilización del intervalo de tiempo de canal a 64 kbit/s número 16 para la señalización por canal común o asociada al canal, según el caso.

En las especificaciones de dichos sistemas de señalización se incluirán los requisitos detallados para la organización de sistemas de señalización determinados.

5.1.3.1 Señalización por canal común

El intervalo de tiempo de canal a 64 kbit/s número 16 puede utilizarse para señalización por canal común a una velocidad de hasta 64 kbit/s. El método para obtener la alineación de señales se indicará en la especificación del sistema de señalización por canal común de que se trate.

5.1.3.2 Señalización asociada al canal

En esta subcláusula se describe la disposición recomendada para la utilización de las posibilidades que ofrece el intervalo de tiempo de canal a 64 kbit/s número 16 para la señalización asociada al canal.

5.1.3.2.1 Estructura de multitrama

Una multitrama comprende 16 tramas consecutivas (su estructura se indica en 5.1.1), numeradas del 0 al 15.

La señal de alineación de multitrama es 0000 y ocupa los intervalos de tiempo de dígito 1 a 4 del intervalo de tiempo de canal a 64 kbit/s número 16 de la trama 0.

Reemplazada por una versión más reciente

5.1.3.2.2 Asignación del intervalo del tiempo de canal a 64 kbit/s número 16

Cuando el intervalo de tiempo de canal a 64 kbit/s número 16 se utiliza para la señalización asociada al canal, la capacidad de 64 kbit/s se submultiplexa para formar canales de menor velocidad de señalización utilizándose como referencia la señal de alineación de multitrama.

Los detalles de la asignación de los bits figuran en el Cuadro 14.

CUADRO 14/G.704

Asignación de los bits del intervalo de tiempo de canal a 64 kbit/s número 16 para señalización asociada al canal

Intervalo de tiempo de canal 16 de la trama 0	Intervalo de tiempo de canal 16 de la trama 1		Intervalo de tiempo de canal 16 de la trama 2		---	Intervalo de tiempo de canal 16 de la trama 15	
0000xyxx	abcd canal 1	abcd canal 16	abcd canal 2	abcd canal 17	---	abcd canal 15	abcd canal 30

NOTAS

- Los números de canal son números de canales telefónicos. Los intervalos de tiempo de canal, a 64 kbit/s números 1 a 15 y 17 a 31 se asignan a canales telefónicos numerados del 1 al 30.
- Esta asignación de bits proporciona cuatro canales de señalización a 500 bit/s, denominados a, b, c y d respectivamente, para telefonía y otros servicios. Mediante esta disposición, la distorsión de señalización de cada canal de señalización introducida por el sistema de transmisión MIC no pasará de ± 2 ms.
- Si no se utilizan los bits b, c o d, se les deberá poner a los siguientes valores: b = 1, c = 0, d = 1.
Se recomienda no utilizar la combinación 0000 de los bits a, b, c y d para fines de señalización para los canales 1 a 15.
- x = bit de reserva, se pone a 1 si no se utiliza.
y = bit utilizado para indicación de alarma al extremo distante. En condición de funcionamiento normal se pone a 0; en condición de alarma se pone a 1.

5.2 Interfaz a 2048 kbit/s que transporta $n \times 64$ kbit/s

Las características eléctricas deben ajustarse a la Recomendación G.703 (véase la cláusula 6/G.703). Para acomodar intervalos de tiempo a $n \times 64$ kbit/s en la trama a 2048 kbit/s, se prevén dos situaciones.

5.2.1 Una señal a $n \times 64$ kbit/s en el lado afluente de un equipo múltiplex

Los intervalos de tiempo TS, times intervals de la trama a 2048 kbit/s se rellenan como sigue:

- TS0: de acuerdo con 2.3;
- TS16: reservado para contener un canal de señalización a 64 kbit/s, si es necesario.
 - si $2 < n < 15$, los intervalos de tiempo 1 a n se rellenan con datos a $n \times 64$ kbit/s [véase la figura 3 a)];
 - si $15 < n < 30$, los intervalos de tiempo 1 a 15 y 17 a (n + 1) se rellenan con datos a $n \times 64$ kbit/s [véase la figura 3 b)];
 - los intervalos de tiempo restantes se rellenan con UNOS.

5.2.2 Una o más señales a $n \times 64$ kbit/s en el lado de la señal multiplexada de un equipo de multiplexión

Para una señal cualquiera a $n \times 64$ kbit/s, los intervalos de tiempo de la trama a 2048 kbit/s se rellenan como sigue:

- TS0: de acuerdo con 2.3;
- TS16: reservado para contener un canal de señalización a 64 kbit/s, si es necesario.

Reemplazada por una versión más reciente

6 Características de la estructura de trama que transporta canales a diversas velocidades binarias en interfaces a 8448 kbit/s

6.1 Interfaz a 8448 kbit/s que transporta canales a 64 kbit/s

6.1.1 Estructura de trama

6.1.1.1 Número de bits por intervalo de tiempo de canal a 64 kbit/s

Ocho, numerados del 1 al 8.

6.1.1.2 Número de intervalos de tiempo de canal a 64 kbit/s por trama

Los bits 1 a 1056 de la trama básica transportan 132 intervalos de tiempo de canal a 64 kbit/s, con entrelazado de octetos, numerados del 0 al 131.

6.1.2 Utilización de los intervalos de tiempo de canal a 64 kbit/s

6.1.2.1 Asignación de intervalos de tiempo de canal a 64 kbit/s en el caso de señalización asociada al canal

Los intervalos de tiempo de canal a 64 kbit/s números 5 a 32, 34 a 65, 71 a 98 y 100 a 131 se asignan a 120 canales telefónicos numerados del 1 al 120.

El intervalo de tiempo de canal a 64 kbit/s número 0 y los primeros 6 bits del intervalo de tiempo de canal a 64 kbit/s número 66 se asignan a la alineación de trama: los dos bits restantes del intervalo de tiempo de canal a 64 kbit/s número 66 se destinan a servicios.

Los intervalos de tiempo de canal a 64 kbit/s números 67 a 70 se asignan a la señalización asociada al canal en la forma indicada en 6.1.4.2.

Los intervalos de tiempo de canal a 64 kbit/s números 1 a 4 y 33 se dejan libres para uso nacional.

6.1.2.2 Asignación de intervalos de tiempo de canal a 64 kbit/s en el caso de señalización por canal común

Los intervalos de tiempo de canal a 64 kbit/s números 2 a 32, 34 a 65, 67 a 98 y 100 a 131 están disponibles para 127 canales telefónicos, señalización u otros canales de servicio. Por acuerdo bilateral entre las Administraciones interesadas, el intervalo de tiempo de canal a 64 kbit/s número 1 puede utilizarse para proporcionar otro canal telefónico o de servicio, o dejarse libre para fines de servicio en una central digital.

Los canales a 64 kbit/s correspondientes a los intervalos de tiempo de canal a 64 kbit/s números 1 a 32, 34 a 65 etc. (los antes indicados) están numerados del 0 al 127.

El intervalo de tiempo de canal a 64 kbit/s número 0 y los seis primeros bits del intervalo de tiempo de canal número 66 se asignan a la alineación de trama; los dos bits restantes del intervalo de tiempo de canal a 64 kbit/s número 66 se asignan a servicio.

Los intervalos de tiempo de canal a 64 kbit/s números 67 a 70 están disponibles, en orden descendente de prioridad, para señalización por canal común, de acuerdo con lo indicado en 6.1.4.1.

El intervalo de tiempo de canal a 64 kbit/s número 33 está libre para uso nacional.

6.1.3 Descripción del procedimiento de verificación por redundancia cíclica (CRC) en el intervalo de tiempo de canal a 64 kbit/s número 99

A fin de proporcionar una monitorización de la calidad de extremo a extremo del enlace a 8 Mbit/s se utiliza el procedimiento CRC-6 y los seis bits C_1 a C_6 calculados en el punto fuente se insertan en las posiciones 1 a 6 del intervalo de tiempo 99 (véase la Figura 5).

Además, el bit 7 de dicho intervalo de tiempo, denominado E, se utiliza para enviar en el sentido de transmisión una indicación sobre la señal recibida entrante en el sentido opuesto. El bit E indica si el bloque CRC más reciente tenía errores o no.

Se calculan los bits C_1 a C_6 de CRC-6 para cada trama. El tamaño del bloque CRC-6 es de 132 octetos, es decir, 1056 bits, y el cálculo se efectúa 8000 veces por segundo.

Reemplazada por una versión más reciente

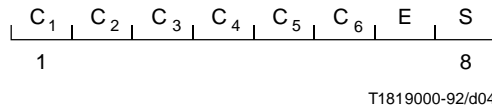


FIGURA 5/G.704
Intervalo de tiempo 99

6.1.3.1 Proceso de multiplicación/división

Una palabra C_1 a C_6 dada colocada en la trama N es el resto que queda después de multiplicar la representación polinómica de la trama $(N - 1)$ por x^6 y de dividir el resultado (en módulo 2) por el polinomio generador $x^6 + x + 1$.

NOTA – Al representar el contenido de una trama como un polinomio, el primer bit de la trama debe considerarse como el bit más significativo. Similarmente, C_1 se define como el bit más significativo del resto y C_6 el bit menos significativo del resto.

6.1.3.2 Procedimiento de codificación

Las posiciones de bits CRC se ponen inicialmente a 0, es decir:

$$C_1 = C_2 = C_3 = C_4 = C_5 = C_6 = 0$$

Se aplica entonces a la trama el proceso de multiplicación/división indicado en 6.1.3.1.

El resto resultante del proceso de multiplicación/división se almacena preparado para su inserción en las posiciones CRC respectivas de la próxima trama.

NOTA – Estos bits CRC no afectan el cálculo de los bits CRC en la próxima trama pues las posiciones correspondientes se ponen a 0 antes del cálculo.

6.1.3.3 Procedimiento de decodificación

A una trama recibida se le aplica el proceso de multiplicación/división, mencionado en 6.1.3.1, después de haber extraído los bits CRC y haberlos sustituido con ceros.

El resto resultante de este proceso de multiplicación/división se almacena y se compara subsiguientemente bit por bit con los bits CRC recibidos en la próxima trama.

Si el resto calculado por el decodificador corresponde exactamente con los bits CRC enviados desde el codificador, se supone que la trama verificada no tiene errores.

6.1.3.4 Acción sobre el bit E

El bit E de la trama N se pone a 1 en el sentido transmisión si se ha hallado que los bits C_1 a C_6 detectados en la trama más reciente en el sentido opuesto son erróneos (al menos hay un bit erróneo). Si no hay errores, el bit E se pone a cero.

6.1.4 Señalización

Se recomienda la utilización de los intervalos de tiempo de canal números 67 a 70 para la señalización por canal común, o asociada al canal, según el caso. Los requisitos detallados para la organización de determinados sistemas de señalización se incluirán en las especificaciones de dichos sistemas.

6.1.4.1 Señalización por canal común

Los intervalos de tiempo de canal a 64 kbit/s números 67 a 70 pueden utilizarse, con prioridad en orden descendente, para la señalización por canal común a una velocidad de hasta 64 kbit/s. El método para obtener la alineación de las señales formará parte de la especificación particular de la señalización por canal común.

6.1.4.2 Señalización asociada al canal

A continuación se indica la disposición recomendada para la utilización de la capacidad de señalización a 64 kbit/s de cada uno de los intervalos de tiempo de canal a 64 kbit/s números 67 a 70 para la señalización asociada al canal.

Reemplazada por una versión más reciente

6.1.4.2.1 Estructura de multitrama

Una multitrama para cada tren de bits a 64 kbit/s comprende 16 tramas consecutivas (su estructura se indica en 6.1.1), numeradas del 0 al 15.

La señal de alineación de multitrama es 0000 y ocupa los intervalos de tiempo de dígito 1 a 4 de los intervalos de tiempo de canal números 67 a 70 de la trama 0.

6.1.4.2.2 Asignación de los intervalos de tiempo de canal a 64 kbit/s números 67 a 70

Cuando los intervalos de tiempo de canal a 64 kbit/s números 67 a 70 se utilizan para la señalización asociada al canal, la capacidad de 64 kbit/s de cada uno de los intervalos de tiempo de canal a 64 kbit/s se submultiplexa para formar canales de señalización a una velocidad inferior, utilizándose como referencia la señal de alineación de multitrama. Los detalles de la asignación de los bits se indican en el Cuadro 15.

CUADRO 15/G.704

Asignación de los bits de los intervalos de tiempo de canal a 64 kbit/s números 67 a 70

Intervalo de tiempo de canal a 64 kbit/s	67		68		69		70	
Trama								
0	0000xyxx		0000xyxx		0000xyxx		0000xyxx	
1	abcd canal 16	abcd canal 31	abcd canal 1	abcd canal 46	abcd canal 61	abcd canal 76	abcd canal 91	abcd canal 106

15	abcd canal 30	abcd canal 45	abcd canal 15	abcd canal 60	abcd canal 75	abcd canal 90	abcd canal 105	abcd canal 120
<p>NOTAS</p> <p>1 Los números de canal se refieren a números de canales telefónicos. Para la asignación de intervalos de tiempo de canal a 64 kbit/s a los canales telefónicos, véase 6.1.2.1.</p> <p>2 Esta asignación de los bits proporciona cuatro canales de señalización a 500 bit/s denominados a, b, c y d para cada canal, para telefonía y otros servicios. Mediante esta disposición, la distorsión de señalización de cada canal de señalización introducida por el sistema de transmisión MIC no pasará ± 2 ms.</p> <p>3 Cuando no se utilicen los bits b, c o d se les deberá poner a los valores siguientes: b = 1, c = 0, d = 1.</p> <p>Se recomienda no utilizar la combinación 0000 de los bits a, b, c y d para fines de señalización para los canales 1 a 15, 31 a 45, 61 a 75 y 91 a 125.</p> <p>4 x = bit de reserva, se pone a 1 si no se utiliza.</p> <p>y = bit utilizado para indicación de alarma al extremo distante. En la condición normal de funcionamiento se pone a 0; en condición de alarma se pone a 1.</p>								

6.2 Interfaz a 8448 kbit/s que transporta canales a velocidades diferentes de 64 kbit/s

En estudio.

Reemplazada por una versión más reciente

Anexo A

Ejemplos de realización de CRC mediante registros de desplazamiento

(Este anexo es parte integrante de esta Recomendación)

A.1 Procedimiento CRC-6 para el interfaz a 1544 kbit/s (véase 2.1.3.1.2)

Véase la Figura A.1.

Entrada I del registro de desplazamiento: CMB N con los bits F puestos a 1.

Polinomio generador del registro de desplazamiento: $x^6 + x + 1$.

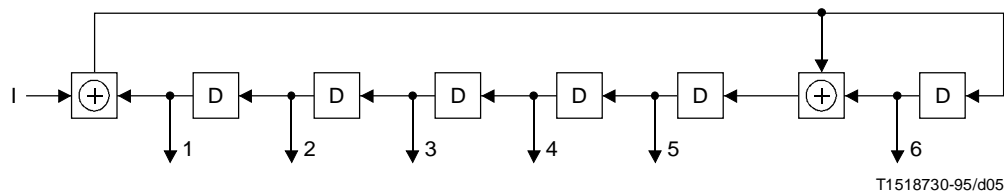


FIGURA A.1/G.704

En I, el bloque de mensaje de verificación (CMB) se introduce en serie (es decir, bit por bit) en el circuito, comenzando por el bit número 1 de la multitrama (véase el Cuadro 1). Cuando el último bit del CMB (es decir, el bit número 4632 de la multitrama) ha sido introducido en el registro de desplazamiento, los bits CRC e_1 a e_6 están disponibles en las salidas 1 a 6. (La salida 1 proporciona el bit más significativo, e_1 , y la salida 6 el bit menos significativo, e_6 .) Los bits e_1 a e_6 se transmiten en el CMB siguiente (véase el Cuadro 1).

NOTA – Las salidas (1 a 6) de las etapas del registro de desplazamiento se reponen a cero después de cada CMB.

A.2 Procedimiento CRC-5 para el interfaz a 6312 kbit/s (véase 2.2.3.2)

Véase la Figura A.2.

Entrada I del registro de desplazamiento: CMB N.

Polinomio generador del registro de desplazamiento: $x^5 + x^4 + x^2 + 1$.

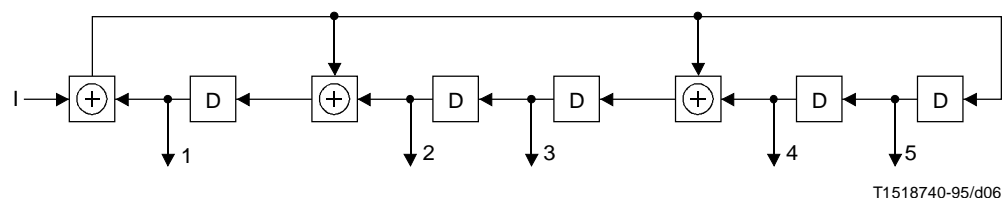


FIGURA A.2/G.704

Reemplazada por una versión más reciente

En I, el CMB se introduce en serie (es decir bit por bit) en el circuito, comenzando por el bit número 1 de la trama número 1 (véase el Cuadro 4). Cuando el último bit del CMB (es decir, el bit número 784 de la trama número 4) se ha introducido en el registro de desplazamiento, los bits CRC e_1 a e_5 están disponibles en las salidas 1 a 5. (La salida 1 proporciona el bit más significativo, e_1 , y la salida 5 el bit menos significativo, e_5 .) Los bits e_1 a e_5 se transmiten en la multitrama correspondiente (véase el Cuadro 4).

NOTA – Las salidas (1 a 5) de las etapas del registro de desplazamiento se reponen a cero después de cada CMB.

A.3 Procedimiento CRC-4 para la interfaz a 2048 kbit/s (véase 2.3.3.5)

Véase la Figura A.3.

Entrada I del registro de desplazamiento: SMF(N) con C_1, C_2, C_3, C_4 puestos a 0.

Polinomio generador del registro de desplazamiento: $x^4 + x + 1$.

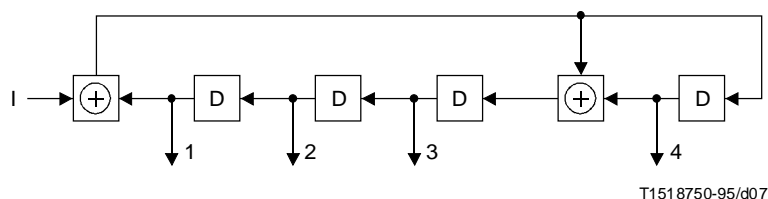


FIGURA A.3/G.704

En I, la SMF se introduce en serie (es decir bit por bit) en el circuito, comenzando por el bit $C_1 = 0$ (véase el Cuadro 5b). Cuando se ha introducido en el registro de desplazamiento el último bit de la SMF (es decir, el bit número 256 de la trama número 7, respectivamente de la trama número 15), los bits CRC C_1 a C_4 están disponibles en las salidas 1 a 4. (La salida 1 proporciona el bit más significativo, C_1 y la salida 4 el bit menos significativo, C_4 .) Los bits C_1 a C_4 se transmiten en la SMF siguiente, es decir, en la SMF(N + 1).

NOTA – Las salidas (1 a 4) de las etapas del registro de desplazamiento se reponen a cero después de cada SMF.

Anexo B

Lista por orden alfabético de las abreviaturas contenidas en esta Recomendación

(Este anexo es parte integrante de esta Recomendación)

AIS	Señal de indicación de alarma (<i>alarm indication signal</i>)
CRC	Verificación por redundancia cíclica (<i>cyclic redundancy check</i>)
DL	Enlace de datos (<i>data link</i>)
FAS	Señal de alineación de trama (<i>frame alignment signal</i>)
LFA	Pérdida de alineación de trama (<i>loss of frame alignment</i>)
SGC	Canal de agrupación de señalización (<i>signalling grouping channel</i>)
SMF	Submultitrama (<i>sub-multiframe</i>)