



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

**UIT-T**

SECTOR DE NORMALIZACIÓN  
DE LAS TELECOMUNICACIONES  
DE LA UIT

**V.31 *bis***

**COMUNICACIÓN DE DATOS  
POR LA RED TELEFÓNICA**

---

**CARACTERÍSTICAS ELÉCTRICAS DE LOS  
CIRCUITOS DE ENLACE PARA  
TRANSMISIÓN POR CORRIENTE SIMPLE  
UTILIZANDO OPTOACOPLADORES**

**Recomendación UIT-T V.31 *bis***

(Extracto del *Libro Azul*)

---

## NOTAS

1 La Recomendación UIT-T V.31*bis* se publicó en el fascículo VIII.1 del Libro Azul. Este fichero es un extracto del Libro Azul. Aunque la presentación y disposición del texto son ligeramente diferentes de la versión del Libro Azul, el contenido del fichero es idéntico a la citada versión y los derechos de autor siguen siendo los mismos (Véase a continuación).

2 Por razones de concisión, el término «Administración» se utiliza en la presente Recomendación para designar a una administración de telecomunicaciones y a una empresa de explotación reconocida.

© UIT 1988, 1993

Reservados todos los derechos. No podrá reproducirse o utilizarse la presente Recomendación ni parte de la misma de cualquier forma ni por cualquier procedimiento, electrónico o mecánico, comprendidas la fotocopia y la grabación en micropelícula, sin autorización escrita de la UIT.

**CARACTERÍSTICAS ELÉCTRICAS DE LOS CIRCUITOS DE ENLACE  
PARA TRANSMISIÓN POR CORRIENTE SIMPLE UTILIZANDO OPTOACOPLOADORES**

(Málaga-Torremolinos, 1984)

**1 Consideraciones generales**

En general, las características eléctricas especificadas en esta Recomendación se aplican a los circuitos de enlace que funcionan a velocidades binarias de hasta 75 bit/s, tratados en la Recomendación V.31, y también a los circuitos de enlace que funcionan a velocidades binarias de hasta 1200 bit/s.

Se especifican las características eléctricas para facilitar la compatibilidad con los equipos existentes conformes a la Recomendación V.31 que satisfacen los valores de tensión y corriente indicados en el cuadro 1/V.31 bis. Los valores de resistencia definidos en la Recomendación V.31 se han convertido en valores de corriente y tensión para cumplir los requisitos de los optoacopladores.

Cada circuito de enlace está formado por dos conductores (conductores de ida y de retorno), aislados eléctricamente uno de otro, así como de los demás circuitos de enlace. Puede asignarse un conductor de retorno común a varios circuitos de enlace de un grupo.

**2 Circuito equivalente de interfaz**

La figura 1/V.31 bis muestra el circuito de enlace equivalente, así como las características eléctricas establecidas en esta Recomendación. Algunas características eléctricas dependen del lugar de recepción de la señal, es decir, de que las señales se reciban en el equipo de terminación del circuito de datos (ETCD) o en el equipo terminal de datos (ETD). Este problema se trata especialmente en los puntos pertinentes.

**3 Fuente de señales**

La fuente de señales, tanto cuando está en el equipo de terminación del circuito de datos como cuando está en el equipo terminal de datos, debe estar aislada de masa o de tierra.

Si el lado receptor de señales está en el equipo de terminación del circuito de datos, la resistencia de aislamiento en el estado CERRADO o el ABIERTO, medida entre cada extremo y tierra o entre cada extremo y cualquier otro circuito de enlace, no podrá ser inferior a 5 MΩ, y la capacidad medida entre los mismos puntos no podrá ser superior a 1000 pF.

Independientemente de lo que precede, las siguientes especificaciones rigen para la fuente de señales:

**3.1 Resistencia interna de la fuente de señales ( $R_1$ ,  $R_0$ )**

En el estado CERRADO (o 1 binario), la resistencia en corriente de la fuente de señales,  $R_1$ , depende de  $V_s$ ,  $V_r$  e  $I_1$  (véase la figura 1/V.31 bis). En el estado ABIERTO (o 0 binario), la resistencia en corriente continua de la fuente de señales,  $R_0$ , depende de  $V_r$  e  $I_0$  (véase la figura 1/V.31 bis).

**3.2 Corriente en el interfaz ( $I_0$ )**

La corriente ( $I_0$ ), que representa la corriente inversa de optoacopladores en el estado ABIERTO, no deberá exceder de 10 μA (véase la figura 1/V.31 bis).

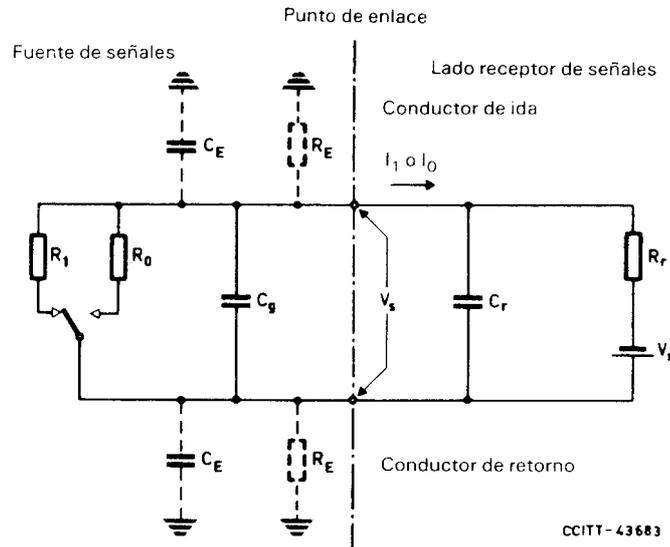
**3.3 Capacidad de la fuente de señales ( $C_g$ )**

La capacidad de la fuente de señales ( $C_g$ ), incluyendo la capacidad del cable de interfaz, medida en el interfaz (véase la figura 1/V.31 bis), no será superior a 2500 pF.

## 4 Lado recepción de señales

### 4.1 Lado recepción de señales en el ETCD

El lado receptor de señales en el ETCD puede estar a potencial flotante o conectado a tierra en un punto cualquiera.



- $R_1$  Resistencia interna de la fuente de señales en el estado CERRADO (o 1 binario).
- $R_0$  Resistencia interna de la fuente de señales en el estado ABIERTO (o 0 binario).
- $C_g$  Capacidad de la fuente de señales.
- $C_r$  Capacidad del lado receptor de señales.
- $V_r$  Tensión en circuito abierto del lado receptor de señales.
- $I_1$  Corriente en el circuito de enlace en el estado CERRADO (o 1 binario).
- $I_0$  Corriente en el circuito de enlace en la condición ABIERTO (o 0 binario).
- $R_r$  Resistencia interna del lado receptor de señales.
- $R_E$  Resistencia de aislamiento de la fuente de señales, si la fuente se encuentra en el equipo terminal de datos.
- $C_E$  Capacidad con respecto a tierra de la fuente de señales, si la fuente se encuentra en el equipo terminal de datos.
- $V_s$  Tensión entre los dos conductores del circuito de enlace en el estado CERRADO (o 1 binario).

FIGURA 1/V.31 bis

#### Circuito equivalente de interfaz

#### 4.1.1 Tensión en circuito abierto del lado recepción de señales ( $V_r$ )

La tensión en circuito abierto ( $V_r$ ) en el lado recepción de señales del ETCD, medida en el interfaz (véase la figura 1/V.31 bis) no será inferior a 3 V ni superior a 25 V. La polaridad de  $V_r$  tiene que escogerse para el sentido de corriente del ETD al ETCD por el conductor de ida y del ETCD al ETD por el conductor de retorno.

#### 4.1.2 Corriente en el interfaz ( $I_1$ )

La corriente  $I_1$  suministrada por el lado recepción de señales en el ETCD, no deberá ser inferior a 0,1 mA ni superior a 5 mA, cuando se mide en el interfaz en el estado CERRADO (o 1 binario).

#### 4.1.3 Tensión en el interfaz ( $V_s$ )

La tensión en el interfaz ( $V_s$ ), medida entre los conductores de ida y de retorno en el estado CERRADO (o 1 binario), no deberá ser superior a 1 V.

#### 4.1.4 Resistencia interna del lado recepción de señales ( $R_r$ )

La resistencia interna ( $R_r$ ) del lado recepción de señales del ETCD es la que corresponde a los límites de la tensión en circuito abierto  $V_r$  del lado recepción de señales y de la corriente  $I_1$  en el interfaz; estos valores se especifican en los § 4.1.1 y 4.1.2.

Aunque  $R_r$  tenga una componente inductiva, la tensión en el interfaz no deberá exceder del máximo de 25 V especificado en el § 4.1.1.

#### 4.1.5 Capacidad del lado recepción de señales ( $C_r$ )

La capacidad del lado recepción de señales ( $C_r$ ) del ETCD, incluyendo la capacidad del cable hasta el interfaz (véase la figura 1/V.31 bis), no está especificada. Sólo es necesario asegurar que el lado recepción de señales funciona satisfactoriamente, habida cuenta de la capacidad de la fuente de señales ( $C_g$ ).

### 4.2 Lado recepción de señales del ETD

El lado recepción de señales del ETD puede conectarse a tierra en un punto cualquiera.

#### 4.2.1 Tensión en circuito abierto del lado recepción de señales ( $V_r$ )

La tensión en circuito abierto ( $V_r$ ) en el lado recepción de señales del ETD, medida en el interfaz (véase la figura 1/V.31 bis), no será inferior a 3 V ni superior a 25 V. La polaridad de  $V_r$  tiene que escogerse para el sentido de corriente del ETD al ETCD por el conductor de ida y del ETCD al ETD por el conductor de retorno.

#### 4.2.2 Corriente en el interfaz ( $I_1$ )

La corriente ( $I_1$ ), suministrada por el lado recepción de señales del ETD, no deberá ser inferior a 0,1 mA ni superior a 15 mA, cuando se mide en el interfaz (véase la figura 1/V.31 bis) en el estado CERRADO (o 1 binario).

#### 4.2.3 Tensión en el interfaz ( $V_s$ )

La tensión en el interfaz ( $V_s$ ), medida entre los conductores de ida y retorno en el estado CERRADO (o 1 binario), no deberá ser superior a 1,5 V.

#### 4.2.4 Resistencia interna del lado recepción de señales ( $R_r$ )

La resistencia interna del lado recepción de señales ( $R_r$ ) del ETD es la que corresponde a los límites de la tensión en circuito abierto ( $V_r$ ) del lado recepción de señales y de la corriente en el interfaz ( $I_1$ ), valores que se han especificado en los § 4.2.1 y 4.2.2.

#### 4.2.5 Capacidad del lado recepción de señales ( $C_r$ )

La capacidad del lado recepción de señales del ETD ( $C_r$ ) incluyendo la capacidad del cable, no está especificada. Sólo es necesario asegurar que el lado recepción de señales funcione satisfactoriamente, habida cuenta de la capacidad de la fuente de señales ( $C_g$ ).

## 5 Atribución de señales

El cuadro 1/V.31 *bis* especifica las atribuciones para las señales digitales en los circuitos de datos, de control y de temporización.

CUADRO 1/V.31 *bis*

	$0,1 \text{ mA} \leq I_1 \leq 5 \text{ mA}$ (15 mA) $V_S \leq 1 \text{ V}$ (1,5 V)	$I_0 \leq 10 \mu\text{A}$
Circuitos de datos	Estado 1	Estado 0
Circuitos de control y de temporización	Estado CERRADO	Estado ABIERTO