



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

UIT-T

SECTOR DE NORMALIZACIÓN
DE LAS TELECOMUNICACIONES
DE LA UIT

V.29

**COMUNICACIÓN DE DATOS
POR LA RED TELEFÓNICA**

**MÓDEM A 9600 bit/s NORMALIZADO
PARA USO EN CIRCUITOS ARRENDADOS
DE TIPO TELEFÓNICO PUNTO A PUNTO
A CUATRO HILOS**

Recomendación UIT-T V.29

(Extracto del *Libro Azul*)

NOTAS

1 La Recomendación UIT-T V.29 se publicó en el fascículo VIII.1 del Libro Azul. Este fichero es un extracto del Libro Azul. Aunque la presentación y disposición del texto son ligeramente diferentes de la versión del Libro Azul, el contenido del fichero es idéntico a la citada versión y los derechos de autor siguen siendo los mismos (Véase a continuación).

2 Por razones de concisión, el término «Administración» se utiliza en la presente Recomendación para designar a una administración de telecomunicaciones y a una empresa de explotación reconocida.

© UIT 1988, 1993

Reservados todos los derechos. No podrá reproducirse o utilizarse la presente Recomendación ni parte de la misma de cualquier forma ni por cualquier procedimiento, electrónico o mecánico, comprendidas la fotocopia y la grabación en micropelícula, sin autorización escrita de la UIT.

Recomendación V.29

MÓDEM A 9600 bit/s NORMALIZADO PARA USO EN CIRCUITOS ARRENDADOS DE TIPO TELEFÓNICO PUNTO A PUNTO A CUATRO HILOS

(Ginebra, 1976; modificada en Ginebra, 1980, Málaga-Torremolinos, 1984 y Melbourne, 1988)

1 Introducción

Este módem está destinado principalmente para uso en circuitos arrendados de calidad especial, a saber, conformes con la Recomendación M.1020 [1] o en circuitos conformes con la Recomendación M.1025 [2], pero ello no excluye su uso en circuitos de calidad inferior, a discreción de las Administraciones interesadas (véanse las observaciones 1 y 2).

Considerando que en los circuitos arrendados se emplean y se emplearán numerosos módems concebidos en función de las necesidades de las Administraciones y de los usuarios, la presente Recomendación no restringe en absoluto la utilización de cualesquiera otros tipos de módems.

Las características principales de este módem recomendado para la transmisión de datos a 9600 bit/s en circuitos arrendados son las siguientes:

- a) velocidades reducidas (o auxiliares) de 7200 y 4800 bit/s;
- b) posibilidad de funcionamiento en el modo dúplex o semidúplex, con portadora continua o controlada;
- c) modulación combinada de amplitud y de fase con funcionamiento síncrono;
- d) inclusión de un ecualizador de adaptación automática;
- e) inclusión facultativa de un multiplexor para la combinación de las velocidades binarias de 7200, 4800 y 2400 bit/s (véase la observación 3).

Observación 1 – Se recomienda utilizar este módem principalmente en circuitos arrendados a cuatro hilos. Deben estudiarse más detalladamente otras aplicaciones, tales como funcionamiento de reserva por la red con conmutación.

Deberán estudiarse los tipos de circuitos de calidad especial, a saber, conformes con las Recomendaciones M.1020 [1] o M.1025 [2].

Observación 2 – Los valores de algunas características de circuito, por ejemplo, ruido y distorsión no lineal, están sujetos a ulteriores estudios.

Observación 3 – Cuando se instala el multiplexor facultativo, las disposiciones del § 12 pueden reemplazar las disposiciones indicadas en otros puntos.

Observación 4 – Si se desea una calidad de funcionamiento aceptable en los circuitos conforme con la Recomendación M.1025, deberá prestarse atención, en la aplicación del módem, a la selección de las técnicas de ecualización apropiadas.

2 Señales de línea

2.1 La frecuencia portadora será de 1700 ± 1 Hz. No se prevén frecuencias piloto separadas. Los niveles de potencia empleados se ajustarán a la Recomendación V.2.

2.2 Diagrama vectorial de codificación

2.2.1 A 9600 bit/s, el tren de datos aleatorizados que debe transmitirse se divide en grupos de cuatro bits de datos consecutivos (cuadribits). El primer bit (Q1) de cada quadribit sirve para determinar la amplitud del elemento de señal que debe transmitirse. Los bits segundo (Q2), tercero (Q3) y cuarto (Q4) se codifican mediante un cambio de fase con relación a la fase del elemento precedente (véase el cuadro 1/V.29). La codificación de fase es idéntica a la indicada en la Recomendación V.27.

La amplitud relativa del elemento de señal transmitido está determinada por el primer bit (Q1) del cuadribit, y por la fase absoluta del elemento de señal (véase el cuadro 2/V.29). La fase absoluta es establecida inicialmente por la señal de sincronización, como se explica en el § 8.

La figura 1/V.29 ilustra el diagrama de fases absolutas de los elementos de señal transmitidos a 9600 bit/s.

En el receptor se decodifican los cuadribits y se reagrupan los bits de datos en el orden correcto.

2.2.2 A la velocidad auxiliar de 7200 bit/s, los datos aleatorizados que han de transmitirse se dividen en grupos de tres bits de datos consecutivos. El primer bit de datos determina el valor de Q2 del cuadribit aplicado al modulador. El segundo y el tercer bit de datos determinan, respectivamente, el valor de Q3 y de Q4 del cuadribit aplicado al modulador. El valor Q1 del cuadribit aplicado al modulador corresponde a un estado CERO para los datos para cada elemento de señal. Los elementos de señal se determinan de acuerdo con el § 2.2.1. La figura 2/V.29 muestra el diagrama de fases absolutas de los elementos de señal transmitidos a 7200 bit/s.

2.2.3 A la velocidad auxiliar de 4800 bit/s (véase el cuadro 3/V.29), los datos aleatorizados que han de transmitirse se dividen en grupos de dos bits de datos consecutivos. El primer bit de datos determina el valor de Q2 del cuadribit aplicado al modulador, y el segundo bit de datos determina el valor de Q3 del cuadribit aplicado al modulador. El valor de Q1 del cuadribit aplicado al modulador corresponde a un estado CERO para los datos para cada elemento de señal. El valor de Q4 se determina invirtiendo la suma módulo 2 de Q2 + Q3. El elemento de señal se determina entonces de acuerdo con el § 2.2.1. La figura 3/V.29 muestra el diagrama de fases absolutas de los elementos de señal transmitidos a 4800 bit/s.

Los cambios de fase son idénticos a los de la Recomendación V.26 (solución A), y la amplitud es constante con un valor relativo de 3.

CUADRO 1/V.29

Q2	Q3	Q4	Cambio de fase (véase la observación)
0	0	1	0°
0	0	0	45°
0	1	0	90°
0	1	1	135°
1	1	1	180°
1	1	0	225°
1	0	0	270°
1	0	1	315°

Observación – El cambio de fase es el desplazamiento real de fase en línea en la región de transición entre el centro de un elemento de señal y el centro del elemento siguiente.

CUADRO 2/V.29

Fase absoluta	Q1	Amplitud relativa del elemento de señal
0°, 90°, 180°, 270°	0	3
	1	5
45°, 135°, 225°, 315°	0	$\sqrt{2}$
	1	$3\sqrt{2}$

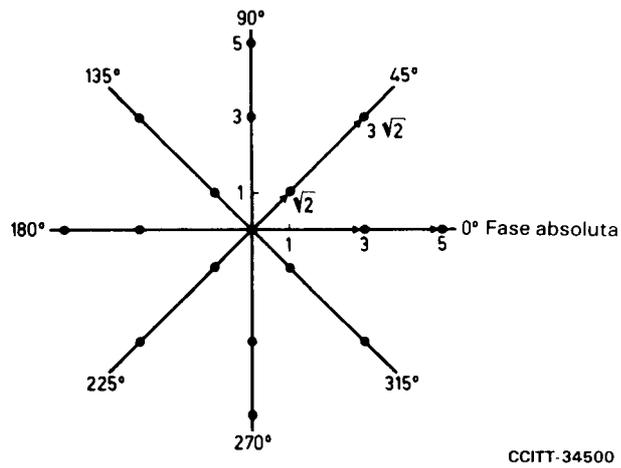


FIGURA 1/V.29

Diagrama vectorial de las señales para funcionamiento a 9600 bit/s

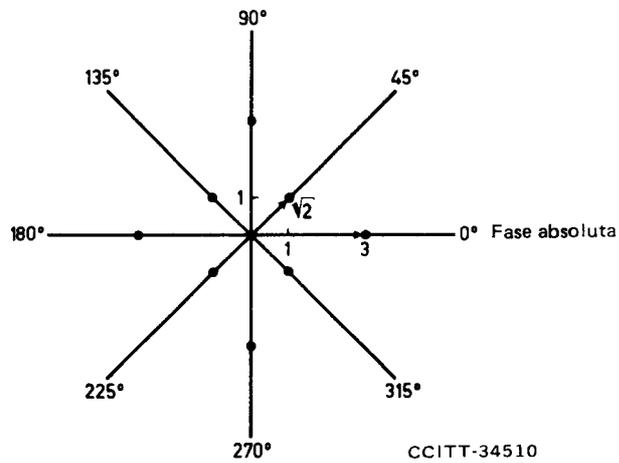


FIGURA 2/V.29

Diagrama vectorial de las señales para funcionamiento a 7200 bit/s

CUADRO 3/V.29

Bits de datos		Cuadribits				Cambio de fase
		Q1	Q2	Q3	Q4	
0	0	0	0	0	1	0°
0	1	0	0	1	0	90°
1	1	0	1	1	1	180°
1	0	0	1	0	0	270°

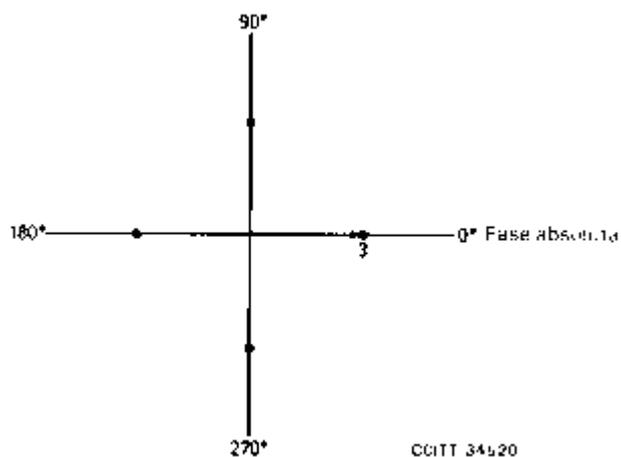


FIGURA 3 V.29

Diagrama vectorial de las señales para funcionamiento a 4800 bits/s

3 Velocidades binarias y velocidad de modulación

Las velocidades binarias serán 9600, 7200 y 4800 bit/s \pm 0,01%. La velocidad de modulación será de 2400 baudios \pm 0,01%.

4 Tolerancia de frecuencia para la señal recibida

La tolerancia admitida para la frecuencia portadora en el transmisor es de \pm 1 Hz; suponiendo una deriva máxima de frecuencia de \pm 6 Hz en la conexión entre los módems, el receptor debe admitir errores de, como mínimo, \pm 7 Hz en la frecuencia de la señal recibida.

5 Circuitos de enlace

5.1 Lista de los circuitos de enlace (cuadro 4/V.29)

CUADRO 4/V.29

Circuito de enlace (véase la observación 1)	
N.º	Denominación
102	Tierra de señalización o retorno común
103	Transmisión de datos
104	Recepción de datos
105	Petición de transmitir
(véase la observación 2)	
106	Preparado para transmitir
107	Aparato de datos preparado
109	Detector de señales de línea recibidas por el canal de datos
111	Selector de velocidad binaria (origen ETD)
(véase la observación 3)	
113	Temporización para los elementos de señal en la transmisión (origen ETD)
114	Temporización para los elementos de señal en la transmisión (origen ETCD)
115	Temporización para los elementos de señal en la recepción (origen ETCD)
140	Conexión en bucle/Prueba de mantenimiento
(véase la observación 4)	
141	Conexión en bucle local
(véase la observación 4)	
142	Indicador de prueba

Observación 1 – Todos los circuitos de enlace esenciales y cualesquiera otros que se hayan previsto deberán satisfacer las condiciones funcionales y operacionales de la Recomendación V.24. Todos los circuitos de enlace indicados deberán estar debidamente terminados en el equipo terminal de datos y en el equipo de terminación del circuito de datos de conformidad con la Recomendación pertinente sobre las características eléctricas (véase el § 6).

Observación 2 – No es esencial en funcionamiento con portadora permanente.

Observación 3 – Se incluirá un selector manual que determine las dos velocidades binarias seleccionadas por el circuito 111. Las posiciones del selector manual se designarán 9600/7200, 9600/4800, 7200/4800. El estado CERRADO del circuito 111 selecciona la velocidad binaria más elevada y el estado ABIERTO del circuito 111 la velocidad binaria más baja.

Observación 4 – Los circuitos de enlace 140 y 141 son facultativos.

5.2 Umbral y tiempos de respuesta del circuito 109

5.2.1 Umbral

- superior a -26 dBm: circuito 109 en estado CERRADO
- inferior a -31 dBm: circuito 109 en estado ABIERTO

No se especifica el estado del circuito 109 para los niveles comprendidos entre -26 dBm y -31 dBm, pero el detector de señales debe presentar un efecto de histéresis tal que el nivel en que se produzca la transición del estado ABIERTO al CERRADO sea por lo menos 2 dB superior al correspondiente a la transición del estado CERRADO al ABIERTO.

5.2.2 Tiempos de respuesta

- paso del estado CERRADO al ABIERTO: 30 ± 9 ms;
- paso del estado ABIERTO al CERRADO:
 - 1) para la igualación inicial, el circuito 109 deberá estar CERRADO antes de que aparezcan datos de usuario en el circuito 104;
 - 2) para una reactualización durante la transferencia de datos, el circuito 109 se mantendrá en el estado CERRADO. Durante este periodo, el circuito 104 puede estar fijado en el estado 1 binario;

- 3) tras una interrupción de la señal de línea de duración mayor que el tiempo de transición del estado CERRADO al ABIERTO:
 - a) cuando no se necesite una nueva ecualización, 15 ± 10 ms;
 - b) cuando se necesite una nueva ecualización, el circuito 109 deberá estar CERRADO antes de que aparezcan datos en el circuito 104.

Los tiempos de respuesta del circuito 109 son los que transcurren entre la aplicación o supresión de una señal de línea en los terminales de recepción del módem, y la aparición del correspondiente estado CERRADO o ABIERTO en el circuito 109.

Observación – El tiempo de respuesta para el paso del circuito 109 del estado CERRADO al ABIERTO debe elegirse dentro de los límites especificados, de modo que asegure la aparición de todos los bits de datos válidos en el circuito 104.

5.3 Tiempo de respuesta del circuito 106

El tiempo que ha de transcurrir entre la transición del estado ABIERTO al CERRADO del circuito 105 y la transición del estado ABIERTO al CERRADO del circuito 106 será, facultativamente, de $15 \text{ ms} \pm 5 \text{ ms}$, o de $253,5 \text{ ms} \pm 0,5 \text{ ms}$.

Se usa el intervalo corto cuando el circuito 105 no controla la portadora del transmisor. Se usa el intervalo largo cuando el circuito 105 controla la portadora del transmisor y su paso del estado ABIERTO al CERRADO da lugar a la transmisión de una señal de sincronización.

El intervalo de tiempo entre el paso del estado CERRADO al ABIERTO del circuito 105 y el paso del estado CERRADO al ABIERTO del circuito 106 se escogerá de forma que se asegure que se han transmitido todos los elementos de señal válidos.

5.4 Condiciones de avería en los circuitos de enlace

(Véase el § 7 de la Recomendación V.28 en lo que respecta a la asociación de los tipos de detección de averías del receptor.)

5.4.1 El ETD interpretará una condición de avería en el circuito 107 como un estado ABIERTO utilizando el tipo 1 de detección de avería.

5.4.2 El ETCDD interpretará una condición de avería en los circuitos 105 y 108 como un estado ABIERTO utilizando el tipo 1 de detección de avería.

5.4.3 Todos los demás circuitos a los que no se hace referencia en los apartados precedentes podrán utilizar los tipos 0 ó 1 de detección de avería.

6 Características eléctricas de los circuitos de enlace

Se aconseja el uso de características eléctricas conforme a la Recomendación V.28 junto con el conector y el plan de asignación de patillas especificados en la norma ISO 2110.

Observación – A los fabricantes quizá les interese saber que el objetivo a largo plazo consiste en sustituir las características eléctricas especificadas en la Recomendación V.28 y que la Comisión de Estudio XVII ha convenido en que debe proseguir el trabajo con el objeto de desarrollar un interfaz más eficaz y completamente equilibrado para aplicación con equipos diseñados conforme a las Recomendaciones de la serie V, que reduzca al mínimo el número de circuitos de enlace.

7 Temporización

Conviene incluir en el módem relojes que proporcionen al equipo terminal de datos una temporización para los elementos de señal en la transmisión, circuito 114, y para los elementos de señal en la recepción, circuito 115. En esta disposición, el transmisor puede, o bien funcionar como una fuente independiente de temporización o recibir ésta por una conexión en bucle (temporización en la transmisión subordinada a la temporización en la recepción). La temporización por bucle puede ser deseable en algunas aplicaciones de redes. Se puede también generar la temporización para los elementos de señal en la transmisión en el equipo terminal de datos y transferirla al módem por el circuito de enlace 113.

8 Señales de sincronización

La transmisión de señales de sincronización puede iniciarla el módem o el equipo terminal de datos asociado. Cuando se utiliza el circuito 105 para controlar la portadora del transmisor, las señales de sincronización se generan durante el intervalo comprendido entre la transición del estado ABIERTO al CERRADO del circuito 105 y la transición del estado ABIERTO al CERRADO del circuito 106. Cuando el módem receptor detecta un estado de circuito que requiere nueva sincronización, pone el circuito 106 en estado ABIERTO y genera una señal de sincronización.

Las señales de sincronización para todas las velocidades binarias se dividen en cuatro segmentos como se indica en el cuadro 5/V.29.

CUADRO 5/V.29

	Segmento 1	Segmento 2	Segmento 3	Segmento 4	Total de los segmentos 1, 2, 3 y 4
Tipo de señal de línea	Sin transmisión de energía	Alternancias	Esquema de acondicionamiento del igualador	“Todos UNOS” binarios aleatorizados	Señal completa de sincronización
Número de intervalos de símbolo	48	128	384	48	608
Duración aproximada en ms ^{a)}	20	53	160	20	253

a) La duración aproximada se indica para información únicamente. La duración del segmento está determinada por el número exacto de intervalos de símbolo.

8.1 El segmento 2 de la señal de sincronización consiste en alternancias entre dos elementos de señal. El primer elemento de señal (A) transmitido tiene una amplitud relativa 3 y define la referencia de fase absoluta de 180°. El segundo elemento de señal (B) transmitido depende de la velocidad binaria. La figura 4/V.29 muestra el elemento de señal B para cada velocidad binaria. El segmento 2 es ABAB ... ABAB, para 128 intervalos de símbolo.

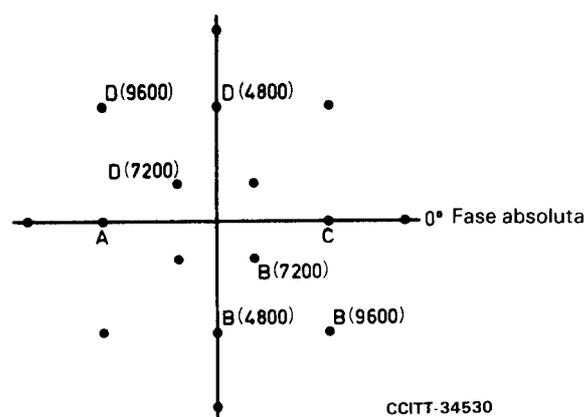


FIGURA 4/V.29

Diagrama vectorial de las señales, con representación de las señales de sincronización

8.2 El segmento 3 de las señales de sincronización transmite dos elementos de señal según una secuencia de acondicionamiento del ecualizador. El primer elemento de señal (C) tiene una amplitud relativa 3 y una fase absoluta de 0°. El segundo elemento de señal (D) transmitido depende de la velocidad binaria. La figura 4/V.29 muestra el elemento de señal D para cada velocidad binaria. La secuencia de acondicionamiento del ecualizador es una secuencia pseudoaleatoria generada por el polinomio:

$$1 + x^{-6} + x^{-7}.$$

Cada vez que la secuencia pseudoaleatoria contiene un CERO, se transmite el elemento C. Cada vez que la secuencia pseudoaleatoria contiene UNO, se transmite el elemento D. El segmento 3 comienza con la secuencia CDCDCDC ... de acuerdo con la secuencia pseudoaleatoria y continúa durante 384 intervalos de símbolo. La generación de la secuencia pseudoaleatoria se describe en detalle en el apéndice I.

8.3 El segmento 4 inicia la transmisión, de acuerdo con la codificación descrita en el § 2.2, con una señal continua “todos UNOS” binarios aplicada a la entrada del aleatorizador de datos. La duración del segmento 4 es de 48 intervalos de símbolo. Al terminar el segmento 4, el circuito 106 pasa al estado CERRADO, y se aplican datos de usuario a la entrada del aleatorizador de datos.

9 Aleatorizador

El módem incluirá un aleatorizador/desaleatorizador de sincronización automática con el polinomio generador $1 + x^{-18} + x^{-23}$.

En el transmisor, el aleatorizador dividirá el polinomio del mensaje, cuyos coeficientes en sentido descendente están representados por la secuencia de datos de entrada, por el polinomio generador del aleatorizador, generándose así la secuencia transmitida. En el receptor, el polinomio recibido, cuyos coeficientes en sentido descendente están representados por la secuencia de datos recibidos, se multiplicará por el polinomio generador del aleatorizador, reconstituyéndose así la secuencia del mensaje.

Los procedimientos de aleatorización y desaleatorización se describen en detalle en el apéndice II.

10 Ecualizador

Se preverá un ecualizador de adaptación automática en el receptor.

El receptor incluirá medios para detectar la pérdida de la ecualización e iniciar la transmisión de una secuencia de señales de sincronización por su transmisor local asociado.

El receptor incluirá medios para detectar una secuencia de señales de sincronización proveniente del transmisor distante e iniciar la transmisión de una secuencia de señales de sincronización por su transmisor local asociado, que podrá iniciarse en cualquier momento durante la recepción de la secuencia de señales de sincronización independientemente del estado del circuito 105.

Cualquier módem puede iniciar la secuencia de señales de sincronización. Las señales de sincronización se transmiten cuando el receptor detecta una pérdida de ecualización, o cuando el circuito 105 del transmisor pasa del estado ABIERTO al CERRADO en el modo de portadora controlada, según se describe en el § 5.3. Después de iniciar las señales de sincronización, el módem esperará una señal de sincronización proveniente del transmisor distante.

Si el módem no recibe una señal de sincronización del transmisor distante, en un intervalo igual al tiempo máximo previsto para la propagación en ambos sentidos, transmite otra señal de sincronización. Se recomienda un intervalo de 1,2 segundos.

Si el módem no se sincroniza con la secuencia de señales recibidas, transmite otra señal de sincronización.

Si un módem recibe una señal de sincronización sin haber iniciado la transmisión de una señal de sincronización, y el receptor se sincroniza adecuadamente, devuelve una sola secuencia de sincronización.

Observación – Los fabricantes deben tomar nota de que, cuando pueden existir conexiones con dos saltos por satélite, un valor más adecuado de este temporizador puede estar en la gama de 1,8 a 2,5 segundos.

- 11** La siguiente información está destinada a los fabricantes de equipos:
- el módem de datos no debe tener ajustes del nivel de transmisión o de la sensibilidad en recepción accesibles al operador;
 - el espectro de potencia del transmisor será tal que, aplicando una señal continua de datos “todos UNOS” binarios a la entrada del aleatorizador, el espectro transmitido resultante tenga una característica de fase esencialmente lineal en la banda de 700 Hz a 2700 Hz, y una densidad de potencia a 500 Hz y 2900 Hz atenuada $4,5 \text{ dB} \pm 2,5 \text{ dB}$ con respecto a la densidad máxima de potencia entre 500 Hz y 2900 Hz.

12 Multiplexación (cuadro 6/V.29)

Puede incluirse un medio opcional de multiplexación para combinar subcanales de datos a 7200, 4800 y 2400 bit/s en un solo tren binario global. La identificación de los subcanales individuales de datos se efectúa por asignación del cuadrabit aplicado al modulador, como se define en el § 2.2.

12.1 *Lista de los circuitos de enlace relacionados con accesos de multiplexor* (cuadro 7/V.29)

12.2 *Memorias tampón en la emisión*

En el transmisor de cada acceso del multiplexor habrá una memoria tampón de datos de capacidad adecuada. Esto permitirá absorber variaciones de fase y, dentro de ciertos límites, desviaciones de frecuencia. La memoria tampón se inicializará cuando se produzca la transición del estado ABIERTO al CERRADO del circuito 105 y puede reposicionarse en caso de desbordamiento de la memoria tampón.

Observación – La memoria tampón puede ser reiniciada por una señal de resincronización del ETCD.

12.3 *Disposiciones de temporización para los accesos de emisión*

El cuadro 8/V.29 muestra todas las posibles combinaciones de las disposiciones de temporización entre los accesos de emisión y el ETCD principal.

12.4 *Operación de simulación en los accesos, del circuito 105 por el circuito 109 (facultativa)*

Puede ofrecerse facultativamente la simulación del circuito 105 por el circuito 109 en un interfaz de puerto individual, de acuerdo con la Recomendación V.13.

Observación – En la práctica, puede haber equipos que efectúen la operación simulada del circuito 105 por el circuito 109 en otra forma. En este caso, la totalidad del ETCD actuará en modo de portadora continua.

12.5 *Tiempos de respuesta del circuito 106*

Los tiempos de respuesta del circuito 106 a los cambios de estado del circuito 105 en accesos individuales del multiplexor no son necesariamente los especificados en el 5.3. Pueden necesitarse otros tiempos de respuesta adecuados para tener en cuenta operaciones de simulación del circuito 105 por el circuito 109.

CUADRO 6/V.29

Velocidad binaria global	Configuración múltiplex	Velocidad binaria del subcanal	Canal múltiplex	Bits moduladores			
				Q1	Q2	Q3	Q4
9600 bit/s	1	9600	A	X	X	X	X
	2	7200 2400	A B	X	X	X	X
	3	4800 4800	A B	X	X	X	X
	4	4800 2400 2400	A B C	X	X	X	X
	5	2400 2400 2400 2400	A B C D	X	X	X	X
7200 bit/s	6	7200	A		X	X	X
	7	4800 2400	A B		X	X	X
	8	2400 2400 2400	A B C		X	X	X
4800 bit/s	9	4800	A		X	X	
	10	2400 2400	A B		X	X	

Observación – Cuando se asigna más de un bit modulador a un subcanal, el primer bit, en el tiempo, del subcanal se asigna al primer bit (Q1) del modulador.

CUADRO 7/V.29

Circuitos de enlace (véase la observación 1)		Acceso A	Accesos B, C, D
N.º	Denominación		
102	Tierra de señalización o retorno común	X	X
103	Transmisión de datos.	X	X
104	Recepción de datos	X	X
105	Petición de transmitir	X (véase la observación 2)	X (véase la observación 2)
106	Preparado para transmitir	X (véase la observación 2)	X (véase la observación 3)
107	Aparato de datos preparado	X	X
109	Detector de señales de líneas recibidas por el canal de datos. .	X	X
111	Selector de velocidad binaria (origen ETD)	X (véase la observación 4)	
113	Temporización para los elementos de señal en la transmisión . . (origen ETD).	X	X
114	Temporización para los elementos de señal en la transmisión . . (origen ETCD)	X	X
115	Temporización para los elementos de señal en la recepción. . . . (origen ETCD)	X	X
140	Conexión en bucle/Prueba de mantenimiento	X (véase la observación 5)	X (véase la observación 5)
141	Conexión en bucle local	X (véanse las observaciones 5 y 6)	
142	Indicador de prueba	X (véase la observación 7)	X (véase la observación 7)

Observación 1 – Todos los circuitos de enlace esenciales y cualesquiera otros que se hayan previsto deberán satisfacer las condiciones funcionales y operacionales de la Recomendación V.24. Todos los circuitos de enlace marcados con una X deberán estar debidamente terminados en el equipo terminal de datos y en el equipo de terminación del circuito de datos de conformidad con la Recomendación pertinente sobre las características eléctricas (véase el § 6).

Observación 2 – El circuito 105 no se necesita para transmisión con portadora permanente. La señal de línea transmitida no será controlada por este circuito de enlace. De necesitarse el circuito 105 (cuando existe el multiplexor), se utiliza para controlar el circuito 109 en el ETCD distante. Véase el § 12.4.

Observación 3 – Durante el proceso de sincronización del ETCD principal, el estado ABIERTO del circuito 106 se señala en todos los interfaces de acceso.

Observación 4 – El circuito 111 es facultativo en el acceso A. Cuando existe, el circuito III es activado en las configuraciones de multiplexor 1, 6, y 9 de la misma manera que si no hubiera multiplexor.

Observación 5 – Los circuitos 140 y 141 son facultativos.

Observación 6 – El circuito 141 sólo existe en el acceso A. Cuando se utiliza en configuraciones de multiplexor distintas de la 1, la 6 o la 9, la conexión en bucle tiene lugar en todos los accesos.

Observación 7 – El circuito 142 existe en todos los accesos del multiplexor, pero puede activarse por acceso para las pruebas individuales de los distintos accesos. Para las pruebas del ETCD completo se activan todos los accesos simultáneamente.

CUADRO 8/V.29

Origen de la temporización para los elementos de señal en el acceso de emisión (utilizada como reloj en el circuito 103)	Origen de la temporización interna del ETCD para los elementos de señal en la transmisión (reloj interno de transmisión)	Memoria tampón en el acceso de emisión
114 (origen ETCD)	Interna (Temporización independiente)	Innecesaria
	Externa ^{a)} (Circuito 113 del acceso seleccionado)	Innecesaria
	Temporización del receptor (Temporización por bucle)	Innecesaria
113 (origen ETCD) ^{a)}	Interna (Temporización independiente)	Necesaria
	Externa ^{a)} (Circuito 113 del acceso seleccionado)	Necesaria para todos los accesos salvo para el que proporciona el circuito 113 al ETCD
	Temporización del receptor (Temporización por bucle)	Necesaria

^{a)} En estas aplicaciones, la fuente puede ser también otro ETCD.

APÉNDICE I

(a la Recomendación V.29)

Detalles del generador de secuencias pseudoaleatorias

La secuencia de acondicionamiento del ecualizador está determinada por una secuencia pseudoaleatoria generada por el polinomio $1 + x^{-6} + x^{-7}$. La figura I-1/V.29 ilustra una realización adecuada.

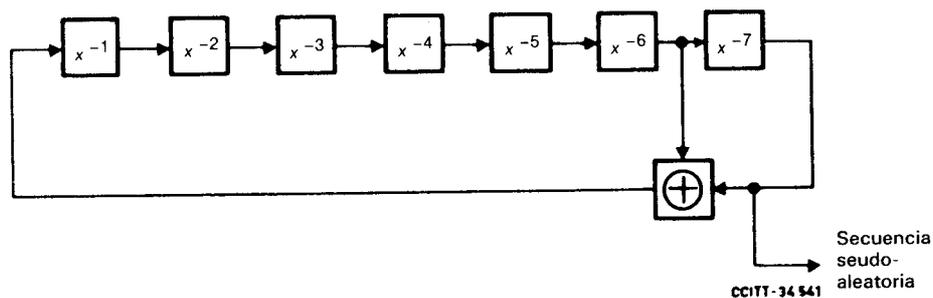


FIGURA I-1/V.29

La condición inicial del generador es 0101010. El reloj del generador está en sincronismo con la velocidad de los símbolos (2400 símbolos por segundo). Las cuatro primeras condiciones del generador son:

- condición inicial: 0101010
- después del primer desplazamiento: 1010101
- después del segundo desplazamiento: 1101010
- después del tercer desplazamiento: 1110101

APÉNDICE II

(a la Recomendación V.29)

Proceso detallado de aleatorización y desaleatorización

II.1 Aleatorización

El polinomio del mensaje se divide por el polinomio generador $1 + x^{-18} + x^{-23}$ (véase la figura II-1/V.29). Los coeficientes del cociente de esta división, tomados en orden decreciente, forman la secuencia de datos que debe transmitirse. Para asegurar la generación de la secuencia de arranque adecuada, se aplica "0" al registro de desplazamiento durante los segmentos 1, 2, y 3. Durante el segmento 4 y la transmisión normal de datos, se aplican datos aleatorizados D_s , (siendo "1" los datos de entrada D_i durante el segmento 4).

$$D_s = D_i \oplus D_s x^{-18} \oplus D_s x^{-23}$$

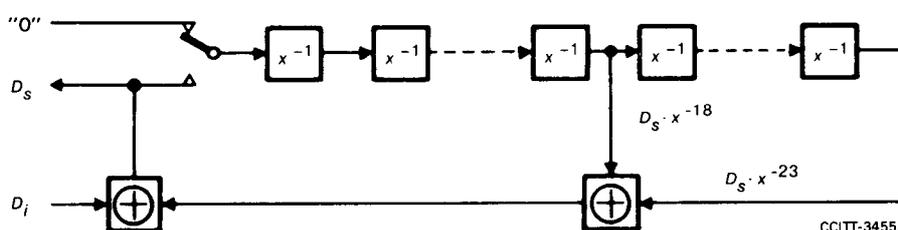


FIGURA II-1/V.29

II.2 Desaleatorización

El polinomio representado por la secuencia recibida se multiplica por el polinomio generador (figura II-2/V.29) a fin de restituir el polinomio del mensaje. Los coeficientes del polinomio restituido, tomados en orden decreciente, constituyen la secuencia de datos de salida D_0 .

$$D_0 = D_i = D_s (1 \oplus x^{-18} \oplus x^{-23})$$

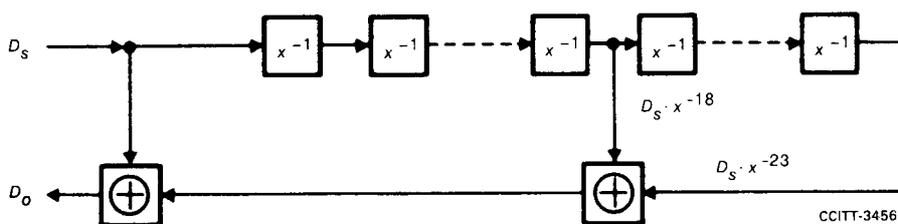


FIGURA II-2/V.29

II.3 *Elementos del proceso de pseudoaleatorización*

El polinomio $1 + x^{-18} + x^{-23}$ genera una secuencia pseudoleatoria de longitud $2^{23} - 1 = 8\ 388\ 607$. Esta larga secuencia hace innecesario un polinomio de guarda destinado a impedir la aparición de configuraciones repetitivas, y es particularmente fácil de realizar con circuitos integrados.

Referencias

- [1] Recomendación del CCITT *Características de los circuitos internacionales arrendados de calidad especial con acondicionamiento especial en la anchura de banda*, Tomo IV, Rec. M.1020.
- [2] Recomendación del CCITT *Características de los circuitos internacionales arrendados de calidad especial con acondicionamiento básico en la anchura de banda*, Tomo IV, Rec. M.1025.