



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

**UIT-T**

SECTOR DE NORMALIZACIÓN  
DE LAS TELECOMUNICACIONES  
DE LA UIT

**G.752**

**ASPECTOS GENERALES DE LOS SISTEMAS  
DE TRANSMISIÓN DIGITAL**

**EQUIPOS TERMINALES**

---

**CARACTERÍSTICAS DE LOS EQUIPOS  
MÚLTIPLEX DIGITALES BASADOS EN  
LA VELOCIDAD BINARIA DE SEGUNDO  
ORDEN DE 6312 kbit/s, CON  
JUSTIFICACIÓN POSITIVA**

**Recomendación UIT-T G.752**

(Extracto del *Libro Azul*)

---

## NOTAS

1 La Recomendación UIT-T G.752 se publicó en el fascículo III.4 del Libro Azul. Este fichero es un extracto del Libro Azul. Aunque la presentación y disposición del texto son ligeramente diferentes de la versión del Libro Azul, el contenido del fichero es idéntico a la citada versión y los derechos de autor siguen siendo los mismos (Véase a continuación).

2 Por razones de concisión, el término «Administración» se utiliza en la presente Recomendación para designar a una administración de telecomunicaciones y a una empresa de explotación reconocida.

© UIT 1988, 1993

Reservados todos los derechos. No podrá reproducirse o utilizarse la presente Recomendación ni parte de la misma de cualquier forma ni por cualquier procedimiento, electrónico o mecánico, comprendidas la fotocopia y la grabación en micropelícula, sin autorización escrita de la UIT.

## Recomendación G.752

### CARACTERÍSTICAS DE LOS EQUIPOS MÚLTIPLEX DIGITALES BASADOS EN LA VELOCIDAD BINARIA DE SEGUNDO ORDEN DE 6312 kbit/s, CON JUSTIFICACIÓN POSITIVA

(Ginebra, 1976; modificación en Ginebra, 1980)

El CCITT,

*considerando*

a) que existen diversos equipos múltiplex de tercer orden y de orden más elevado por el hecho de que las características de las redes y de las fuentes de señales de esas redes son diferentes;

b) que, aunque deban continuar los estudios con el objeto de lograr reducir las diferencias entre los diferentes sistemas, la situación existente no puede modificarse en un futuro próximo,

*recomienda lo siguiente*

1) cuando los países que empleen equipos múltiplex primarios a 1544 kbit/s, como los equipos múltiplex MIC conformes a la Recomendación G.733 y los equipos múltiplex de segundo orden a 6312 kbit/s conformes a las Recomendaciones G.743 y G.746, proyecten trayectos digitales que exijan interconexiones a velocidades más elevadas, deben utilizar, de ser posible, las velocidades binarias de tercer orden de 32 064 kbit/s o 44 736 kbit/s. Cuando los países que empleen equipos múltiplex de tercer orden a 32 064 kbit/s proyecten trayectos digitales que exijan interconexiones a velocidades binarias más elevadas, deben utilizar, de ser posible, la velocidad binaria de cuarto orden de 97 728 kbit/s.

La figura 1/G.752 (véase la figura 1/G.702) muestra las disposiciones básicas de multiplexación recomendadas para las Administraciones que utilizan equipos múltiplex primarios a 1544 kbit/s. Las velocidades binarias de un sistema terrenal deben permitir los múltiplos de 1544 kbit/s. Cuando sea posible, las velocidades binarias deben permitir también múltiplos de 6312 kbit/s, o bien 32 064 o bien 44 736 kbit/s, y 97 728 kbit/s;

2) en el § 1 se indican las características de los equipos múltiplex de tercer orden que emplean justificación positiva;

3) en el § 2 se indican las características de los equipos múltiplex de cuarto orden que emplean justificación positiva.

## **1 Equipo múltiplex digital de tercer orden basado en la velocidad binaria de segundo orden de 6312 kbit/s, con justificación positiva**

### *1.1 Consideraciones generales*

El equipo múltiplex digital de tercer orden que emplea justificación positiva, descrito a continuación, está concebido para ser utilizado en trayectos digitales y entre países que emplean equipos múltiplex primarios y de segundo orden a 1544 kbit/s y 6312 kbit/s respectivamente.

Se recomienda una velocidad binaria de o bien 32 064 kbit/s o bien de 44 736 kbit/s, a fin de que puedan codificarse de una manera eficaz y económica las señales de banda ancha en las redes de Administraciones que utilizan sistemas primarios conformes a las Recomendaciones G.733 y G.743. Por ejemplo, para grupos terciarios de 300 circuitos telefónicos (Recomendación G.233 [1]) es adecuada una codificación a 32 064 kbit/s, mientras que para grupos terciarios de 600 canales telefónicos lo es una codificación a 44 736 kbit/s.

### *1.2 Equipo múltiplex digital de tercer orden que funciona a 32 064 kbit/s*

#### *1.2.1 Velocidad binaria*

La velocidad binaria nominal debe ser de 32 064 kbit/s. La tolerancia para esa velocidad debe ser de  $\pm 10$  partes por millón (ppm).

### 1.2.2 Estructura de trama

El cuadro 1/G.752 indica:

- la velocidad binaria de los afluentes y el número de afluentes;
- el número de bits por trama;
- el plan de numeración de los bits;
- la asignación de los bits;
- la señal de alineación de trama.

CUADRO 1/G.752

#### Estructura de trama para la multiplexación a 32 064 kbit/s

|                                                                                                                          |                                      |
|--------------------------------------------------------------------------------------------------------------------------|--------------------------------------|
| Velocidad binaria de los afluentes (kbit/s)                                                                              | 6312                                 |
| Número de afluentes                                                                                                      | 5                                    |
| Estructura de trama                                                                                                      | Plan de numeración de los bits       |
| Bits para la señal de alineación de trama (véase la nota 1)<br>Bits procedentes de los afluentes                         | <i>Grupo I</i><br>1 a 5<br>6 a 320   |
| $C_{j1}$ ( $j = 1$ a 5) para la señal de control de justificación (véase la nota 2)<br>Bits procedentes de los afluentes | <i>Grupo II</i><br>1 a 5<br>6 a 320  |
| $C_{j2}$ ( $j = 1$ a 5) para la señal de control de justificación (véase la nota 2)<br>Bits procedentes de los afluentes | <i>Grupo III</i><br>1 a 5<br>6 a 320 |
| Bits para la señal de alineación de trama (véase la nota 3)<br>Bits procedentes de los afluentes                         | <i>Grupo IV</i><br>1 a 5<br>6 a 320  |
| $C_{j3}$ ( $j = 1$ a 5) para la señal de control de justificación (véase la nota 2)<br>Bits procedentes de los afluentes | <i>Grupo V</i><br>1 a 5<br>6 a 320   |
| Bits auxiliares $H_n$ ( $n = 1, 2, 3, 4, 5$ ) (véase la nota 4)<br>Bits procedentes de los afluentes                     | <i>Grupo VI</i><br>1 a 5<br>6 a 320  |
| Longitud de la trama                                                                                                     | 1 920 bits                           |
| Bits por afluente (incluidos los de justificación)                                                                       | 378 bits                             |
| Velocidad máxima de justificación por afluente                                                                           | 16 700 bit/s                         |
| Relación nominal de justificación                                                                                        | 0,036                                |

*Nota 1* – La señal de alineación de trama es un esquema 11010.

*Nota 2* –  $C_{jn}$ , indica el  $n$ -ésimo bit de control de justificación del afluente  $j$ -ésimo ( $j = 1$  a 5).

*Nota 3* – La señal de alineación de trama es un esquema 00101.

*Nota 4* –  $H_5$  se usa para transmitir información de avería desde el extremo receptor al extremo transmisor.

*Nota 5* – El bit disponible para la justificación de cada afluente es el primer intervalo de tiempo del afluente en el grupo VI.

### 1.2.3 Pérdida y recuperación de la alineación de trama y acciones consiguientes

El tiempo de recuperación de la alineación de trama no debe ser superior a 8 ms. Deberá estudiarse la señal que se aplicará a los afluentes durante el tiempo que dure la pérdida de la alineación de trama.

### 1.2.4 Método de multiplexación

Se recomienda el entrelazado cíclico de los bits según el orden de numeración de los afluentes y la justificación positiva.

La señal de control de justificación debe estar distribuida y utiliza los bits  $C_{jn}$  ( $n = 1, 2, 3$ ; véase el cuadro 1/G.752).

La justificación positiva debe indicarse por la señal 111 y la ausencia de justificación por la señal 000. Se recomienda la decisión por mayoría.

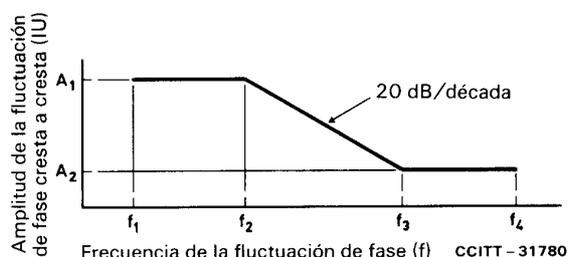
En el cuadro 1/G.752 se especifican la velocidad máxima de justificación por afluente y la relación nominal de justificación.

### 1.2.5 Fluctuación de fase

#### 1.2.5.1 Especificaciones en los puertos de entrada

La señal digital presentada en los puertos de entrada será la definida en la Recomendación G.703 modificada por la característica de transmisión del cable de interconexión. Los puertos de entrada deberán poder admitir una señal digital de estas características eléctricas, pero modulada por una fluctuación de fase sinusoidal que no sobrepase los límites especificados para la característica de amplitud en función de la frecuencia de la figura 2/G.752. El contenido binario equivalente de la señal con modulación de fluctuación de fase aplicado a las entradas será una secuencia de bits pseudoaleatoria de longitud  $2^{15} - 1$ .

*Nota* – La señal con modulación de fluctuación de fase aplicada a la entrada del demultiplexor contendrá los bits necesarios para la alineación de trama y la justificación, además de los bits de información.



| Entrada                    | $A_1$ (IU) | $A_2$ (IU) | $f_1$ (Hz) | $f_2$ (kHz) | $f_3$ (kHz) | $f_4$ (kHz) |
|----------------------------|------------|------------|------------|-------------|-------------|-------------|
| 6312 kbit/s                | 1          | 0,05       | 60         | 1,6         | 32          | 160         |
| 32064 kbit/s (provisional) | 5          | 0,05       | 60         | 1,6         | 160         | 800         |

IU Intervalo unitario

FIGURA 2/G.752

Límite inferior de la fluctuación de fase de entrada máxima tolerable

#### 1.2.5.2 Fluctuación de fase de la señal múltiplex de salida

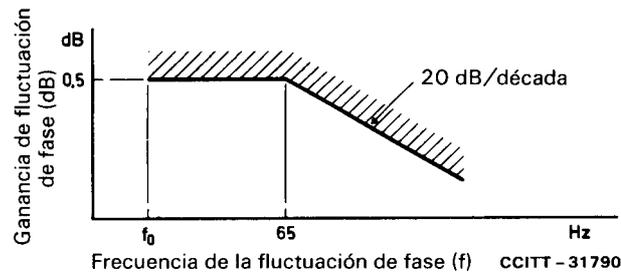
La fluctuación de fase a la salida a 32 064 kbit/s del multiplexor no deberá exceder de 0,01 IU (valor cuadrático medio).

#### 1.2.5.3 Fluctuación de fase a la salida del demultiplexor cuando no hay fluctuación de fase a la entrada del multiplexor ni del demultiplexor

El valor cresta a cresta de la fluctuación de fase en una salida de afluente del demultiplexor, cuando no hay fluctuación en las entradas, no deberá pasar 0,2 IU.

#### 1.2.5.4 Característica de transferencia de la fluctuación de fase del demultiplexor

Una señal de 6312 kbit/s, modulada por una fluctuación de fase sinusoidal, debe ajustarse a una característica de transferencia de fluctuación de fase del demultiplexor comprendida en los límites de la característica de ganancia en función de la frecuencia indicados en la figura 3/G.752.



*Nota* — La frecuencia  $f_0$  debe ser lo menor posible, teniendo en cuenta las limitaciones del aparato de medida.

FIGURA 3/G.752

**Característica de transferencia del demultiplexor**

1.2.6 *Interfaces digitales*

Los interfaces digitales a 6312 kbit/s y 32 064 kbit/s deberán ser conformes a la Recomendación G.703.

1.2.7 *Señal de temporización*

De ser económicamente factible, convendría que la señal de temporización del multiplexor pudiera derivarse tanto de una fuente externa como de una interna.

1.2.8 *Dígitos de servicio*

Los dígitos de servicio están reservados para uso nacional.

1.3 *Equipo múltiplex digital de tercer orden que funciona a 44 736 kbit/s*

1.3.1 *Velocidad binaria*

La velocidad binaria nominal debe ser de 44 736 kbit/s. La tolerancia para esa velocidad debe ser de  $\pm 20$  partes por millón (ppm).

1.3.2 *Estructura de trama* (véase el cuadro 2/G.752)

1.3.3 *Pérdida y recuperación de la alineación de trama y de multitrama y acciones consiguientes*

La recuperación de la alineación de trama no debe durar más de 2,5 ms. Debe estudiarse la señal que se aplicará a los afluentes durante el tiempo que dure la pérdida de la alineación de trama.

Una vez establecida la alineación de trama, la alineación de multitrama debe restablecerse en menos de 250  $\mu$ s.

1.3.4 *Método de multiplexación*

Se recomiendan el entrelazado cíclico de los bits según el orden de numeración de los afluentes y la justificación positiva.

La señal de control de justificación debe estar distribuida y utilizar los bits  $C_{jn}$  ( $n = 1, 2, 3$ ; véase el cuadro 2/G.752).

La justificación positiva debe indicarse por la señal 111, y la ausencia de justificación por la señal 000. Se recomienda la decisión por mayoría.

En el cuadro 2/G.752 se especifican la velocidad máxima de justificación por afluente y la relación nominal de justificación.

**Estructura de trama para la multiplexación a 44 736 kbit/s**

|                                                                                                                     |                                  |
|---------------------------------------------------------------------------------------------------------------------|----------------------------------|
| Velocidad binaria de los afluentes (kbit/s)                                                                         | 6312                             |
| Número de afluentes                                                                                                 | 7                                |
| Estructura de trama (véase la nota 1)                                                                               | Plan de numeración de los bits   |
| Bits para la señal de alineación de multitrama ( $M_j$ ) (véase la nota 1)<br>Bits procedentes de los afluentes     | <i>Grupo I</i><br>1<br>2 a 85    |
| Primer bit para la señal de alineación de trama ( $F_{11}$ ) (véase la nota 2)<br>Bits procedentes de los afluentes | <i>Grupo II</i><br>1<br>2 a 85   |
| Primer bit para la señal de control de justificación ( $C_{j1}$ )<br>Bits procedentes de los afluentes              | <i>Grupo III</i><br>1<br>2 a 85  |
| Segundo bit para la señal de alineación ( $F_0$ )<br>Bits procedentes de los afluentes                              | <i>Grupo IV</i><br>1<br>2 a 85   |
| Segundo bit para la señal de control de justificación ( $C_{j2}$ )<br>Bits procedentes de los afluentes             | <i>Grupo V</i><br>1<br>2 a 85    |
| Tercer bit para la señal de alineación de trama ( $F_0$ )<br>Bits procedentes de los afluentes                      | <i>Grupo VI</i><br>1<br>2 a 85   |
| Tercer bit para la señal de control de justificación ( $C_{j3}$ )<br>Bits procedentes de los afluentes              | <i>Grupo VII</i><br>1<br>2 a 85  |
| Cuarto bit para la señal de alineación de trama ( $F_{12}$ )<br>Bits procedentes de los afluentes (véase la nota 3) | <i>Grupo VIII</i><br>1<br>2 a 85 |
| Longitud de la trama                                                                                                | 680 bits                         |
| Longitud de multitrama                                                                                              | 4760 bits                        |
| Bits por afluente y por multitrama (incluidos los de justificación)                                                 | 672 bits                         |
| Velocidad máxima de justificación por afluente                                                                      | 9398 bit/s                       |
| Relación nominal de justificación                                                                                   | 0,390                            |

*Nota 1* – Esta trama se repite siete veces para formar una multitrama, cuyas tramas se designan por  $j = 1, 2, 3, 4, 5, 6, 7$ . La señal de alineación de multitrama es una secuencia XXPP010, donde X es un bit asignado a funciones de servicio y P es el bit de paridad de la multitrama precedente (es decir, de  $M_1$  a  $M_7$ ). P es igual a 1 si el número de marcas en todos los bits de afluente de la multitrama precedente es impar; P es igual a 0 si el número de marcas en todos los bits de afluente de la multitrama precedente es par. Obsérvese que los dos bits X son idénticos en cualquier multitrama, al igual que los dos bits P.

*Nota 2* – La señal de alineación de trama es  $F_0 = 0$  y  $F_{11} = F_{12} = 1$ .

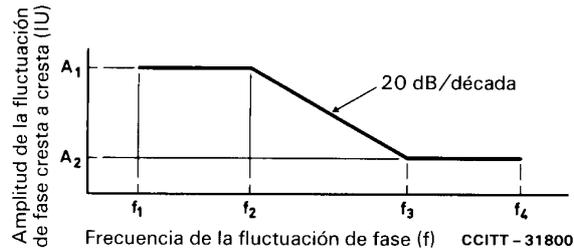
*Nota 3* – El bit disponible para la justificación del afluente  $j$  es el primer intervalo de tiempo del afluente  $j$  que sigue a  $F_{12}$  en la trama  $j$ -ésima.

### 1.3.5 Fluctuación de fase

#### 1.3.5.1 Especificaciones en los puertos de entrada

La señal digital presentada en los puertos de entrada será la definida en la Recomendación G.703 modificada por la característica de transmisión del cable de interconexión. Los puertos de entrada deberán poder admitir una señal digital de estas características eléctricas, pero modulada por una fluctuación de fase sinusoidal que no sobrepase los límites especificados para la característica de relación amplitud en función de la frecuencia de la figura 4/G.752. El contenido binario equivalente de la señal con modulación de fluctuación de fase, aplicado a las entradas será una secuencia de bits pseudoaleatoria de longitud  $2^{15} - 1$ .

*Nota* – La señal con modulación de fluctuación de fase aplicada a la entrada del demultiplexor contendrá los bits necesarios para la alineación de trama y la justificación, además de los bits de información.



| Entrada       | A <sub>1</sub> (IU) | A <sub>2</sub> (IU) | f <sub>1</sub> (Hz) | f <sub>2</sub> (kHz) | f <sub>3</sub> (kHz) | f <sub>4</sub> (kHz) |
|---------------|---------------------|---------------------|---------------------|----------------------|----------------------|----------------------|
| 6312 kbit/s   | 2                   | 0,05                | 10                  |                      | 24                   | 120                  |
| 44 736 kbit/s | 14                  | 0,05                | 10                  | 3,2                  | 900                  | 4500                 |

IU Intervalo unitario

FIGURA 4/G.752

**Límite inferior de la fluctuación de fase de entrada máxima tolerable**

#### 1.3.5.2 Fluctuación de fase de la señal múltiplex de salida

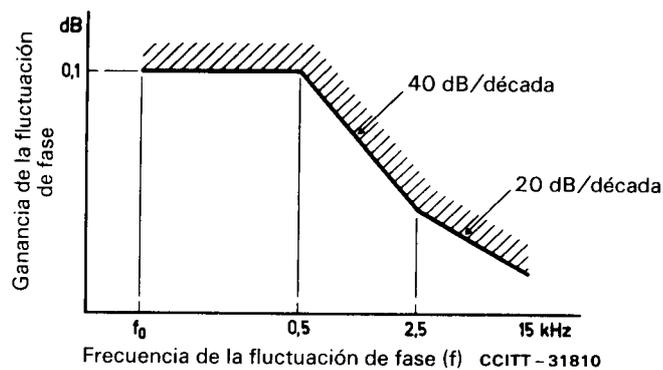
La fluctuación de fase a la salida a 44 736 kbit/s del multiplexor no deberá pasar de 0,01 IU (valor cuadrático medio).

#### 1.3.5.3 Fluctuación de fase a la salida del demultiplexor cuando no hay fluctuación de fase a la entrada del multiplexor ni del demultiplexor

Cuando no haya fluctuación de fase a la entrada del multiplexor ni del demultiplexor, de la fluctuación de fase crest a crest a la salida del demultiplexor no deberá pasar de 1/5 del intervalo unitario.

#### 1.3.5.4 Característica de transferencia de la fluctuación de fase del demultiplexor

La ganancia de la característica de transferencia de la fluctuación de fase no deberá pasar los límites indicados en la figura 5/G.752.



*Nota* – La frecuencia  $f_0$  deberá ser lo menor posible, teniendo en cuenta las limitaciones del aparato de medida.

FIGURA 5/G.752

**Característica de transferencia del demultiplexor**

### 1.3.6 Interfaces digitales

Los interfaces digitales a 6312 kbit/s y 44 736 kbit/s deben ser conformes a la Recomendación G.703.

### 1.3.7 Señal de temporización

De ser económicamente factible, convendría que la señal de temporización del multiplexor pudiera derivarse tanto de una fuente externa como de una interna.

### 1.3.8 Dígitos de servicio

Los dígitos de servicio están reservados para uso nacional.

## 2 Equipo múltiplex de cuarto orden que funciona a 97 728 kbit/s

### 2.1 Velocidad binaria

La velocidad binaria nominal debe ser de 97 728 kbit/s. La tolerancia para esa velocidad debe ser de  $\pm 10$  partes por millón (ppm).

### 2.2 Estructura de trama

El cuadro 3/G.752 indica:

- la velocidad binaria de los afluentes y el número de afluentes;
- el número de bits por trama;
- el plan de numeración de los bits;
- la asignación de los bits;
- la señal de alineación de trama.

### 2.3 Pérdida y recuperación de la alineación de trama y acciones consiguientes

El tiempo medio de recuperación de la alineación de trama no debe ser superior a 1 ms.

La señal que se aplicará a los afluentes durante el tiempo que dure la pérdida de la alineación de trama será un esquema “todos unos”.

### 2.4 Método de multiplexación

Se recomiendan el entrelazado cíclico de los bits según el orden de numeración de los afluentes y la justificación positiva.

La señal de control de justificación debe estar distribuida y utilizar los bits  $C_{jn}$  ( $n = 1, 2, 3$ ; véase el cuadro 3/G.752).

La justificación positiva debe indicarse por la señal 111 y la ausencia de justificación por la señal 000. Se recomienda la decisión por mayoría.

En el cuadro 3/G.752 se especifican la velocidad máxima de justificación por afluyente y la relación nominal de justificación.

CUADRO 3/G.752

**Estructura de trama para la multiplexación a 97 728 kbit/s**

|                                                                                                  |                                       |
|--------------------------------------------------------------------------------------------------|---------------------------------------|
| Velocidad binaria de los afluentes (kbit/s)                                                      | 32 064                                |
| Número de afluentes                                                                              | 3                                     |
| <b>Estructura de trama</b>                                                                       | <b>Plan de numeración de los bits</b> |
| Señal de alineación de trama (110)<br>Bits procedentes de los afluentes                          | <i>Grupo I</i><br>1 a 3<br>4 a 192    |
| Bits de control de justificación $C_{j1}$ (véase la nota 1)<br>Bits procedentes de los afluentes | <i>Grupo II</i><br>1 a 3<br>4 a 192   |
| Bits de control de justificación $C_{j2}$ (véase la nota 1)<br>Bits procedentes de los afluentes | <i>Grupo III</i><br>1 a 3<br>4 a 192  |
| Señal de alineación de trama (001)<br>Bits procedentes de los afluentes                          | <i>Grupo IV</i><br>1 a 3<br>4 a 192   |
| Bits de control de justificación $C_{j3}$ (véase la nota 1)<br>Bits procedentes de los afluentes | <i>Grupo V</i><br>1 a 3<br>4 a 192    |
| Bits auxiliares $H_n$ ( $n= 1, 2, 3$ ) (véase la nota 2)<br>Bits procedentes de los afluentes    | <i>Grupo V</i><br>1 a 3<br>4 a 192    |
| Longitud de la trama                                                                             | 1 152 bits                            |
| Bits por afluyente por trama (incluida la justificación)                                         | 378 bits                              |
| Velocidad máxima de justificación por afluyente                                                  | 84 833 bits                           |
| Relación nominal de justificación                                                                | 0,035                                 |

*Nota 1* –  $C_{jn}$  indica el enésimo bit de control de justificación del afluyente  $j$ -ésimo ( $j = 1, 2, 3$ ).

*Nota 2* – Esta señal es un esquema  $H_1 H_2 H_3$ , le bit  $H_1$ , en donde  $H_1$  es el bit de paridad para la trama precedente,  $H_2$  es un bit reservado para uso nacional y  $H_3$  es un bit que se utiliza para transmitir información de avería del extremo receptor al extremo transmisor.

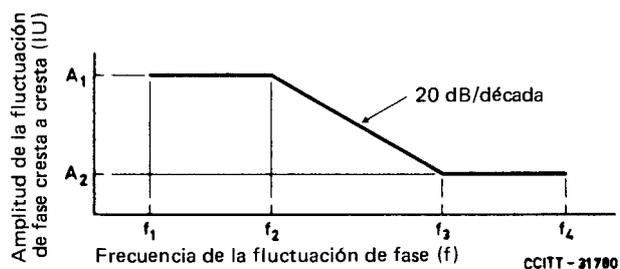
*Nota 3* – El bit disponible para la justificación del afluyente  $j$  es el primer intervalo del afluyente  $j$  que sigue a  $H_n$ .

## 2.5 Fluctuación de fase

### 2.5.1 Especificaciones en los puertos de entrada

La señal digital presentada en los puertos de entrada será la definida en la Recomendación G.703 modificada por la característica de transmisión del cable de interconexión. Los puertos de entrada deberán poder admitir una señal digital de estas características eléctricas, pero modulada por una fluctuación de fase sinusoidal que no sobrepase los límites especificados para la características de amplitud en función de la frecuencia de la figura 6/G.752. El contenido binario equivalente de la señal con modulación de fluctuación de fase aplicado a las entradas será una secuencia de bits pseudoaleatoria de longitud  $2^{15} - 1$ .

*Nota* – La señal con modulación de fluctuación de fase aplicada a la entrada del demultiplexor contendrá los bits necesarios para la alineación de trama y la justificación, además de los bits de información.



| Entrada       | A <sub>1</sub> (IU) | A <sub>2</sub> (IU) | f <sub>1</sub> (Hz) | f <sub>2</sub> (kHz) | f <sub>3</sub> (kHz) | f <sub>4</sub> (kHz) |
|---------------|---------------------|---------------------|---------------------|----------------------|----------------------|----------------------|
| 32 064 kbit/s | 2                   | 0,2                 | 10                  | 0,8                  | 8                    | 400                  |
| 97 728 kbit/s | 6                   | 0,1                 | 10                  | 5,5                  | 325                  | 1000                 |

IU Intervalo unitario

FIGURA 6/G.752

Límite inferior de la fluctuación de fase de entrada máxima tolerable (provisional)

### 2.5.2 Fluctuación de fase de la señal múltiplex de salida

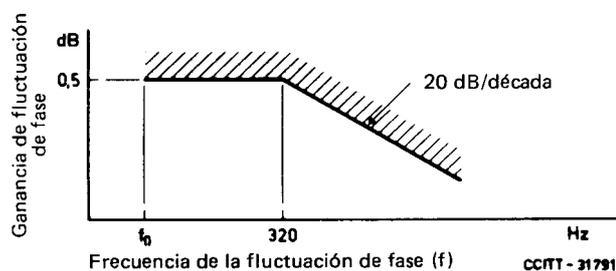
La fluctuación de fase a la salida a 97 728 kbit/s del multiplexor no deberá pasar de 0,01 IU (valor cuadrático medio).

### 2.5.3 Fluctuación de fase a la salida del demultiplexor cuando no haya fluctuación de fase a la entrada del multiplexor ni del demultiplexor

La fluctuación de fase crest a crest en una salida de afluente del demultiplexor, cuando no haya fluctuación de fase en las entradas, no deberá pasar de 0,25 IU.

### 2.5.4 Característica de transferencia de fluctuación de fase del demultiplexor

Una señal de 32 064 kbit/s, modulada por una fluctuación de fase sinusoidal, debe ajustarse a una característica de transferencia de fluctuación de fase del demultiplexor comprendida en los límites de la característica de ganancia en función de la frecuencia indicados en la figura 7/G.752.



Nota — La frecuencia  $f_0$  debe ser lo menor posible, teniendo en cuenta las limitaciones del aparato de medida.

FIGURA 7/G.752

Característica de transferencia del demultiplexor

2.6 *Interfaces digitales*

Los interfaces digitales a 32 064 kbit/s y 97 728 kbit/s deberán ser conformes a la Recomendación G.703.

2.7 *Dígitos de servicio*

Los dígitos de servicio están reservados para uso nacional.

**Referencia**

- [1] Recomendación del CCITT *Recomendaciones relativas a los equipos de modulación*, Tomo III, Rec. G.233.