

Remplacée par une version plus récente



UNION INTERNATIONALE DES TÉLÉCOMMUNICATIONS

UIT-T

SECTEUR DE LA NORMALISATION
DES TÉLÉCOMMUNICATIONS
DE L'UIT

G.704

(07/95)

**ASPECTS GÉNÉRAUX DES SYSTÈMES
DE TRANSMISSION NUMÉRIQUES**

**STRUCTURES DE TRAME SYNCHRONE
UTILISÉES AUX NIVEAUX
HIÉRARCHIQUES DE 1544, 6312, 2048,
8488 ET 44 736 kbit/s**

Recommandation UIT-T G.704
Remplacée par une version plus récente

(Antérieurement «Recommandation du CCITT»)

Remplacée par une version plus récente

AVANT-PROPOS

L'UIT-T (Secteur de la normalisation des télécommunications) est un organe permanent de l'Union internationale des télécommunications (UIT). Il est chargé de l'étude des questions techniques, d'exploitation et de tarification, et émet à ce sujet des Recommandations en vue de la normalisation des télécommunications à l'échelle mondiale.

La Conférence mondiale de normalisation des télécommunications (CMNT), qui se réunit tous les quatre ans, détermine les thèmes d'études à traiter par les Commissions d'études de l'UIT-T lesquelles élaborent en retour des Recommandations sur ces thèmes.

L'approbation des Recommandations par les Membres de l'UIT-T s'effectue selon la procédure définie dans la Résolution n° 1 de la CMNT (Helsinki, 1^{er}-12 mars 1993).

La Recommandation révisée UIT-T G.704, que l'on doit à la Commission d'études 15 (1993-1996) de l'UIT-T, a été approuvée le 10 juillet 1995 selon la procédure définie dans la Résolution n° 1 de la CMNT.

NOTE

Dans la présente Recommandation, l'expression «Administration» est utilisée pour désigner de façon abrégée aussi bien une administration de télécommunications qu'une exploitation reconnue de télécommunications.

© UIT 1995

Droits de reproduction réservés. Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'UIT.

Remplacée par une version plus récente

TABLE DES MATIÈRES

	<i>Page</i>
1	Champ d'application..... 1
2	Structures de la trame de base 1
2.1	Structure de la trame de base à 1544 kbit/s 1
2.2	Structure de la trame de base à 6312 kbit/s 7
2.3	Structure de la trame de base à 2048 kbit/s 8
2.4	Structure de la trame de base à 8448 kbit/s 11
2.5	Structure de la trame de base à 44 736 kbit/s 11
3	Caractéristiques de la structure de trame permettant d'établir des voies à débits binaires différents dans la jonction (interface) à 1544 kbit/s 18
3.1	Jonction (interface) à 1544 kbit/s permettant d'établir des voies à 64 kbit/s 18
3.2	Jonction (interface) à 1544 kbit/s permettant d'établir des intervalles de temps à 32 kbit/s 20
3.3	Jonction (interface) à 1544 kbit/s transmettant $n \times 64$ kbit/s 24
4	Caractéristiques de la structure de trame permettant d'établir des voies à débits binaires différents dans une jonction (interface) à 6312 kbit/s 24
4.1	Jonction (interface) à 6312 kbit/s permettant d'établir des voies à 64 kbit/s 24
4.2	Jonction (interface) à 6312 kbit/s permettant d'établir des voies à débit autre que 64 kbit/s 25
5	Caractéristiques de la structure de trame permettant d'établir des voies à débits binaires différents dans une jonction (interface) à 2048 kbit/s 25
5.1	Jonction (interface) à 2048 kbit/s permettant d'établir des voies à 64 kbit/s 25
5.2	Jonction (interface) à 2048 kbit/s transmettant $n \times 64$ kbit/s 27
6	Caractéristiques de la structure de trame permettant d'établir des voies à débits binaires différents dans une jonction (interface) à 8448 kbit/s 29
6.1	Jonction (interface) à 8448 kbit/s permettant d'établir des voies à 64 kbit/s 29
6.2	Jonction (interface) à 8448 kbit/s permettant d'établir des voies ayant un débit autre que 64 kbit/s 31
Annexe A	– Exemples de mise en œuvre de la procédure de CRC à l'aide de registres à décalage 32
A.1	Procédure CRC-6 pour la jonction (interface) à 1544 kbit/s 32
A.2	Procédure CRC-5 pour la jonction (interface) à 6312 kbit/s 32
A.3	Procédure CRC-4 pour la jonction (interface) à 2048 kbit/s 33
Annexe B	– Liste alphabétique des abréviations utilisées dans la présente Recommandation 33

Remplacée par une version plus récente

RÉSUMÉ

La présente Recommandation décrit les caractéristiques fonctionnelles des interfaces de jonction associées:

- à des nœuds du réseau, en particulier aux équipements numériques de multiplexage synchrones et aux commutateurs numériques faisant partie de réseaux numériques intégrés (RNI) pour la téléphonie et de réseaux numériques avec intégration des services (RNIS),
- ainsi qu'aux équipements de multiplexage en MIC.

L'article 2 traite des structures de la trame de base, notamment des détails relatifs à la longueur de trame, aux signaux de verrouillage de trame, aux procédures de contrôle de redondance cyclique (CRC) et autres informations de base.

Les articles 3 à 6 contiennent des informations plus spécifiques sur la manière dont certaines voies à 64 kbit/s et à d'autres débits binaires sont utilisées dans les structures de trame de base qui sont décrites à l'article 2.

Remplacée par une version plus récente

Recommandation G.704

STRUCTURES DE TRAME SYNCHRONE UTILISÉES AUX NIVEAUX HIÉRARCHIQUES DE 1544, 6312, 2048, 8488 ET 44 736 kbit/s

(Malaga-Torremolinos, 1984; modifiée à Melbourne, 1988; révisée en 1990 et 1995)

1 Champ d'application

La présente Recommandation décrit les caractéristiques fonctionnelles des interfaces de jonction associées:

- aux nœuds du réseau, en particulier aux équipements de multiplexage numériques synchrones et aux commutateurs numériques des réseaux numériques intégrés (RNI) pour la téléphonie et des réseaux numériques avec intégration des services (RNIS), et
- aux équipements de multiplexage MIC.

L'article 2, consacré aux structures de la trame de base, renseigne notamment sur la longueur de trame, les signaux de verrouillage de trame, les procédures de contrôle de redondance cyclique (CRC) (*cyclic redundancy check*) et autres aspects fondamentaux.

Les articles 3 à 6 contiennent des informations plus spécifiques sur la manière dont certaines voies fonctionnant à 64 kbit/s et à d'autres débits binaires sont utilisées dans le cadre des structures de trame de base qui sont décrites à l'article 2.

Les caractéristiques électriques de ces interfaces de jonction sont définies dans la Recommandation G.703.

NOTES

1 La présente Recommandation ne s'applique pas nécessairement aux cas où les signaux traversant les interfaces de jonction sont réservés aux services point à point tels que ceux qui servent au transport de signaux codés à large bande (par exemple, des signaux de télévision diffusés ou des signaux de radiodiffusion multiplexés qui ne doivent pas être acheminés individuellement par le RNIS); voir également l'Annexe A/G.702.

2 Les structures de trame recommandées dans la présente Recommandation ne s'appliquent pas à certains signaux de maintenance tels que les signaux composés exclusivement de 1 et qui sont émis pendant les défaillances, ni aux autres signaux émis en période hors service.

3 Les structures de trame associées aux équipements de multiplexage numériques utilisant la justification sont traitées dans les Recommandations relatives aux équipements correspondants.

4 L'utilisation de structures de voies et canaux à des débits binaires autres que 64 kbit/s fera l'objet d'un complément d'étude. Les Recommandations G.761 et G.763 relatives aux caractéristiques des équipements de transcodage MIC/MICDA renseignent sur les structures de voies et canaux à 32 kbit/s. L'utilisation plus générale de ces structures particulières fera l'objet d'un complément d'étude.

2 Structures de la trame de base

2.1 Structure de la trame de base à 1544 kbit/s

2.1.1 Longueur de la trame

193 bits, numérotés de 1 à 193. La fréquence de récurrence de trame est de 8000 Hz.

2.1.2 Bit F

Le premier bit d'une trame, appelé bit F, sert notamment au verrouillage de trame, au contrôle de la qualité et à la constitution d'une liaison de données.

2.1.3 Affectation du bit F

On peut appliquer l'une des deux méthodes recommandées dans les Tableaux 1 et 3 pour l'affectation du bit F.

2.1.3.1 Méthode 1 – Multitrame de 24 trames

L'affectation du bit F au signal de verrouillage de multitrame, aux bits de contrôle CRC et à la constitution d'une liaison de données est indiquée au Tableau 1.

Remplacée par une version plus récente

TABLEAU 1/G.704

Structure d'une multitrame à 24 trames

Numéro de trame dans la multitrame	Bits F				Numéro du (ou des) bit(s) de chaque intervalle de temps de voie		Désignation de la voie de signalisation ^{a)}
	Numéro de bit dans la multitrame	Affectation			Pour le signal de caractère ^{a)}	Pour l'information de signalisation ^{a)}	
		FAS	DL	CRC			
1	1	–	m	–	1 à 8	–	A
2	194	–	–	e ₁	1 à 8	–	
3	387	–	m	–	1 à 8	–	
4	580	0	–	–	1 à 8	–	
5	773	–	m	–	1 à 8	–	
6	966	–	–	e ₂	1 à 7	8	
7	1159	–	m	–	1 à 8	–	
8	1352	0	–	–	1 à 8	–	
9	1545	–	m	–	1 à 8	–	
10	1738	–	–	e ₃	1 à 8	–	
11	1931	–	m	–	1 à 8	–	
12	2124	1	–	–	1 à 7	8	B
13	2317	–	m	–	1 à 8	–	
14	2510	–	–	e ₄	1 à 8	–	
15	2703	–	m	–	1 à 8	–	
16	2896	0	–	–	1 à 8	–	
17	3089	–	m	–	1 à 8	–	
18	3282	–	–	e ₅	1 à 7	8	C
19	3475	–	m	–	1 à 8	–	
20	3668	1	–	–	1 à 8	–	
21	3861	–	m	–	1 à 8	–	
22	4054	–	–	e ₆	1 à 8	–	
23	4247	–	m	–	1 à 8	–	
24	4440	1	–	–	1 à 7	8	D

FAS Signal de verrouillage de trame (. . . 001011 . . .) (*frame alignment signal*).

DL Liaison de données à 4 kbit/s (bits de message m) (*data link*).

CRC Champ de contrôle des blocs CRC-6 (bits de contrôle e₁ à e₆).

a) Applicable uniquement en cas de signalisation voie par voie (voir 3.1.3.2).

2.1.3.1.1 Signal de verrouillage de multitrame

Le bit F d'une trame sur quatre forme la séquence 001011 . . . 001011. Ce signal de verrouillage de multitrame permet de localiser chaque trame dans la multitrame afin d'extraire le code de redondance cyclique CRC-6 et l'information de liaison de données ainsi que d'identifier les trames qui contiennent la signalisation (trames 6, 12, 18 et 24), si on utilise la signalisation voie par voie.

2.1.3.1.2 Contrôle de redondance cyclique (CRC)

Le code de contrôle de redondance cyclique CRC-6 est une méthode de contrôle de la qualité de fonctionnement qui occupe la position du bit F des trames 2, 6, 10, 14, 18 et 22 de chaque multitrame (voir le Tableau 1).

Remplacée par une version plus récente

Les bits de contrôle de bloc de message CRC-6 e_1 , e_2 , e_3 , e_4 , e_5 et e_6 sont représentés respectivement par les bits de multitrame 194, 966, 1738, 2510, 3282 et 4054, comme indiqué dans le Tableau 1. Le bloc de message CRC-6 (CMB) (*CRC-6 message block*) est une séquence de 4632 bits en série qui coïncide avec une multitrame. Par définition, le CMB N commence au bit n° 1 de la multitrame N et se termine au bit n° 4632 de la multitrame N. Le premier bit CRC d'une multitrame qui est transmis est le bit de plus fort poids du polynôme de CMB.

Pour le calcul des bits CRC-6, on remplace les bits F par des 1 binaires. Toute l'information contenue dans les autres bits sera identique à celle des bits de la multitrame correspondante.

La séquence de bits de contrôle e_1 à e_6 transmise dans la multitrame N + 1, est le reste après multiplication par x^6 puis division (modulo 2) par le polynôme générateur $x^6 + x + 1$ du polynôme correspondant au CMB N. Le premier bit de contrôle (e_1) est le bit de poids le plus fort du reste, le dernier bit de contrôle (e_6) est le bit de poids le plus faible du reste. Chaque multitrame contient les bits de contrôle CRC-6 émis pour le CMB précédent.

A la réception, chaque bit F ayant d'abord été remplacé par un 1 binaire, le CMB fait l'objet du processus de multiplication/division décrit plus haut. Le reste qui en résulte est comparé bit par bit avec les bits de contrôle CRC-6 contenus dans la multitrame suivante reçue. En l'absence d'erreurs de transmission, les bits de contrôle comparés sont identiques.

2.1.3.1.3 Liaison de données à 4 kbit/s

En commençant par la trame 1 de la multitrame (voir le Tableau 1), le premier bit d'une trame sur deux fait partie de la liaison de données à 4 kbit/s. Cette liaison de données fournit un circuit de communication entre terminaux au niveau hiérarchique primaire. Dans l'ordre des priorités, la liaison contiendra des messages sur les opérations prioritaires, d'autres messages de maintenance ou d'opération, des comptes rendus périodiques sur la performance des terminaux, ou contiendra des données, ou une séquence de liaison de données au repos.

- Les deux catégories de messages d'opération sont transmises sous la forme de séquences codées sur 16 éléments binaires, de la forme 11111110P₁P₂P₃P₄P₅P₆0, où le message particulier est codé par les six bits P₁ à P₆, ce qui permet jusqu'à 64 messages différents. Les séquences désignées et leurs utilisations fonctionnelles sont énumérées dans le Tableau 2. L'utilisation des séquences non mentionnées dans ce tableau fera l'objet d'un complément d'étude.
- Les comptes rendus périodiques sur la performance des terminaux sont formatés selon l'option de trame non numérotée et non acquittée du protocole Q.921/LAPD, décrite au 2.1.3.1.3.3. La transmission d'une quelconque des séquences de 16 bits assignées met automatiquement fin au traitement éventuel d'une indication de qualité (de moindre priorité) pouvant être en cours, étant donné que la détection d'au moins sept valeurs '1' successives est interprétée selon la Recommandation Q.921 comme étant une commande d'abandon.
- La séquence de liaison de données au repos consiste à répéter de manière continue le motif 01111110.
- La transmission du signal de perte de verrouillage de trame (LFA) (*loss of frame alignment*) – également appelé indication d'alarme distante (RAI) (*remote alarm indication*) – ainsi que de la séquence de données au repos, est obligatoire dans les bits m. L'autre usage des bits m est facultatif mais, lorsqu'on fait appel à une fonction qui n'est pas obligatoire, il y a lieu d'appliquer la présente spécification de manière à assurer l'interfonctionnement des terminaux.

NOTE – Certaines fonctions, telles que les messages d'indication de qualité (PRM) (*performance report message*), sont obligatoires dans certaines normes nationales.

2.1.3.1.3.1 Messages d'opérations prioritaires

Les messages de priorité sont émis en répétition continue de la séquence désignée, pendant la durée de la circonstance qui a déclenché chaque message. Il est autorisé d'interrompre la répétition continue de la séquence pendant un intervalle ne dépassant pas 100 ms, au rythme maximal d'une fois par seconde, de manière à envoyer un ou plusieurs autres messages de maintenance.

Deux messages de pr fiorité ont été définis:

- lorsqu'une situation de perte LFA a été détectée à l'extrémité locale A, la séquence d'alarme LFA est envoyée vers l'extrémité distante B pendant la durée de la perte LFA, cette durée étant au moins égale à une seconde;
- un signal de commande de bouclage est utilisé dans les applications exigeant un signal d'activation permanente au cours d'opérations effectuées en situation de retour de signal.

Remplacée par une version plus récente

TABLEAU 2/G.704

Messages de couche liaison de données assignés à des opérations

Messages de priorité	
Fonction	Mot de code
Perte LFA (ou indication RAI)	11111111 00000000
Maintien en bouclage	11111111 01010100
Autres messages d'opération	
Catégorie	
Fonction	Mot de code
Bouclages:	
Opération de type A dans installation cliente	11111111 01110000
Libération de type A dans installation cliente	11111111 00011100
Opération de type B dans installation cliente	11111111 00000100
Opération de type C dans installation cliente	11111111 01110100
Opération sur capacité utile	11111111 00101000
Libération de capacité utile	11111111 01001100
Opération de type A dans le réseau	11111111 01001000
Libération universelle	11111111 00100100
Commutation sur secours:	
Opération sur ligne 1	11111111 01000010
Opération sur ligne 2	11111111 00100010
Opération sur ligne 3	11111111 01100010
Opération sur ligne 4	11111111 00010010
Opération sur ligne 5	11111111 01010010
Opération sur ligne 6	11111111 00110010
Opération sur ligne 7	11111111 01110010
Opération sur ligne 8	11111111 00001010
Opération sur ligne 9	11111111 01001010
Opération sur ligne 10	11111111 00101010
Opération sur ligne 11	11111111 01101010
Opération sur ligne 12	11111111 00011010
Opération sur ligne 13	11111111 01011010
Opération sur ligne 14	11111111 00111010
Opération sur ligne 15	11111111 01111010
Opération sur ligne 16	11111111 00000110
Opération sur ligne 17	11111111 01000110
Opération sur ligne 18	11111111 00100110
Opération sur ligne 19	11111111 01100110
Opération sur ligne 20	11111111 00010110
Opération sur ligne 21	11111111 01010110
Opération sur ligne 22	11111111 00110110
Opération sur ligne 23	11111111 01110110
Opération sur ligne 24	11111111 00001110
Opération sur ligne 25	11111111 01001110
Opération sur ligne 26	11111111 00101110
Opération sur ligne 27	11111111 01101110
Acquittement de l'action de commutation sur secours	11111111 00011000
Libération de commutation sur secours	11111111 01100100
Synchronisation:	
Fonction réservée – pour étude ultérieure	11111111 00001100
Fonction réservée – pour étude ultérieure	11111111 00110000
Fonction réservée – pour étude ultérieure	11111111 01000100
Fonction réservée – pour étude ultérieure	11111111 00010100

NOTE – Les messages non assignés à des opérations feront l'objet d'une étude ultérieure.

Remplacée par une version plus récente

2.1.3.1.3.2 Autres messages de maintenance ou d'opérations

Les autres messages de maintenance et d'opérations sont rangés en trois grandes catégories: bouclages, commutation sur secours et synchronisation:

- on distingue quatre types de bouclages de ligne [dans lesquels l'ensemble du signal (y compris les bits F) est renvoyé dans le sens d'émission du signal de déclenchement]: trois se rebouclant sur les locaux du client et un restant dans le réseau. Chaque type de bouclage possède une séquence d'exécution particulière. Bien que les quatre types aient en partage une même séquence de libération, l'un d'eux en possède une en propre. On définit un bouclage de capacité utile (dans lequel seuls les bits d'information d'une trame sont renvoyés) pour mise en œuvre dans un terminal de niveau hiérarchique primaire. Des séquences particulières d'exécution et de libération sont définies. Le bouclage de capacité utile répond également à la séquence de libération universelle;
- on définit 27 séquences pour activer la commutation sur secours; une séquence est définie pour libérer une commutation sur secours et une autre pour confirmer une action de commutation sur secours. Ces séquences d'activation se présentent sous la forme 11111110P₁P₂P₃P₄P₅10, où la suite binaire P₁P₂P₃P₄P₅ est la représentation binaire du numéro décimal x de la ligne à commuter sur voies de secours. Dans ces séquences, P₁ est le bit de poids faible dans la représentation binaire;
- quatre messages sont réservés aux opérations relatives à la synchronisation. Les détails feront l'objet d'un complément d'étude.

2.1.3.1.3.3 Indication de qualité issue d'un terminal à niveau hiérarchique primaire

La vérification de qualité est fondée sur le calcul des sommes de contrôle CRC et sur leur comparaison avec celles qui sont reçues dans les bits e₁ à e₆ comme décrit au 2.1.3.1.2. Ces décomptes, ainsi que ceux d'autres événements parvenant au terminal récepteur, sont recueillis pendant des périodes continues d'une seconde, cumulés et formatés en message d'indication de qualité (PRM) renvoyé toutes les secondes au terminal émetteur, par la liaison de données correspondant à l'autre sens de transmission.

La longueur totale de la trame Q.921, y compris les fanions d'ouverture et de fermeture, est de 15 octets. Les données relatives aux quatre secondes les plus récentes sont structurées en un champ d'information sur huit octets, comme indiqué sur la Figure 1. A la fin de chaque intervalle d'une seconde pour le cumul, un compteur en arithmétique modulo 4 est augmenté et les données les plus récentes sont examinées pour ajuster en conséquence les bits de qualité contenus dans les octets t₀ (octets 5 et 6 dans la Figure 1). Les données qui se trouvaient dans les octets 5 et 6 du précédent message d'indication de qualité sont décalées sur les octets 7 et 8 de l'indication actuelle; les précédents octets 7 et 8 sont décalés sur les octets 9 et 10 actuels; les précédents octets 9 et 10 sont décalés sur les octets 11 et 12 actuels, tandis que les précédents octets 11 et 12 sont éliminés.

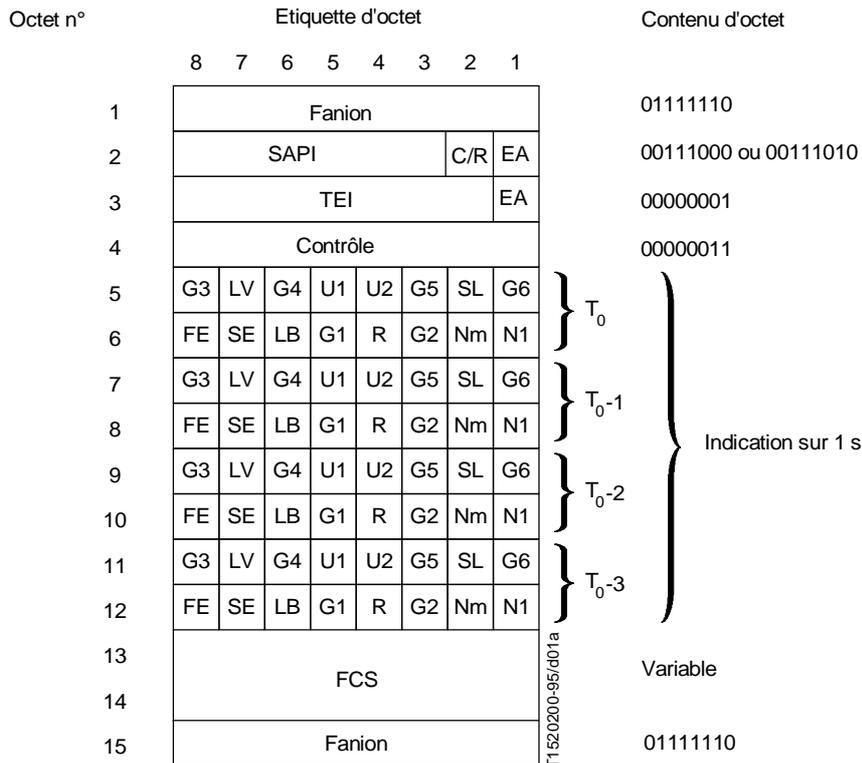
NOTE 1 – La valeur (décimale) 14 de l'identificateur de point d'accès au service (SAPI) est réservée, dans la liaison de données à 4 kbit/s, aux messages d'indication de qualité. Le bit C/R est mis à 1 si le terminal émetteur d'un tel message se trouve dans le réseau; il est mis à 0 si ce message provient d'une installation cliente. L'identificateur de point terminal (TEI) est forcé à zéro sur tous ses bits. L'élément binaire d'extension du champ d'adresse (EA) (*extended address*) est toujours mis à zéro dans l'octet qui contient l'identificateur SAPI et mis à 1 dans l'octet qui contient l'identificateur TEI.

Les valeurs spécifiquement définies ici pour les bits C/R et pour l'identificateur TEI seront utilisées aux interfaces de jonction entre nœuds de réseau (NNI) (*network node interfaces*). D'autres valeurs spécifiques pourront être utilisées dans des sections d'accès local et dans des interfaces usager-réseau (UNI) (*user-network interface*) (voir les Recommandations UIT-T G.963 et I.431).

NOTE 2 – Les événements détectés pour établir les messages d'indication de qualité sont définis comme suit:

- événement d'erreur de contrôle CRC – Réception d'une séquence d'éléments binaires de contrôle qui diffèrent du code construit localement;
- événement de trame gravement erronée – Réception, dans un intervalle de 3 ms, d'au moins deux erreurs dans la séquence de verrouillage d'une multitrème. Trois intervalles consécutifs de 3 ms doivent être contrôlés;
- événement d'erreur sur le bit de synchronisation de trème – Apparition d'une erreur dans le signal de verrouillage de multitrème;
- événement de violation du code en ligne – Apparition d'une violation de bipolarité;
- événement de glissement commandé – Apparition d'un glissement de trème commandé;
- bouclage de capacité utile en cours – Exécution d'une opération de bouclage de capacité utile dans le terminal émetteur du message d'indication de qualité.

Remplacée par une version plus récente



Adresse
00111000
00111010
00000001

Interprétation

SAPI = 14, C/R = 0 (install. client) EA = 0
SAPI = 14, C/R = 1 (opérateur) EA = 0
TEI = 0, EA = 1

Commande
00000011

Interprétation

Transfert d'informations non confirmées

Indication pendant une seconde

G1 = 1
G2 = 1
G3 = 1
G4 = 1
G5 = 1
G6 = 1
SE = 1
FE = 1
LV = 1
SL = 1
LB = 1
U1, U2 = 0
R = 0
NmN1 = 00, 01, 10, 11

Interprétation

Evénement d'erreur CRC = 1
1 < événement d'erreur CRC ≤ 5
5 < événement d'erreur CRC ≤ 10
10 < événement d'erreur CRC ≤ 100
100 < événement d'erreur CRC ≤ 319
Evénement d'erreur CRC ≥ 320
Evénement trame gravement erronée ≥ 1 (FE doit être = 0)
Ev. d'erreur sur bit de synchro. de trame ≥ 1 (SE doit être = 0)
Ev. de violation du code en ligne ≥ 1
Evénement de glissement ≥ 1
Bouclage de capacité utile activé
A l'étude pour la synchronisation
Champ réservée (valeur par défaut = 0)
Compteur modulo 4 d'indications de qualité sur 1 seconde

Séquence FCS
Variable

Interprétation

Séquence de contrôle de trame par CRC16

NOTE – Le bit de poids fort est émis en premier.

FIGURE 1/G.704

Structure du message d'indication de qualité à l'interface NNI

2.1.3.2 Méthode 2 – Multiframe de 12 trames

L'affectation du bit F pour les signaux de verrouillage de trame et de multiframe et pour la signalisation est indiquée dans le Tableau 3.

Remplacée par une version plus récente

TABLEAU 3/G.704

Affectation du bit F dans la multitrame à 12 trames

Numéro de trame	Signal de verrouillage de trame	Signal de verrouillage de multitrame ou signalisation
1	1	–
2	–	S
3	0	–
4	–	S

NOTE – Pour la structure de multitrame, voir 3.1.3.2.2.

2.2 Structure de la trame de base à 6312 kbit/s

2.2.1 Longueur de la trame

Le nombre des bits par trame est de 789. La fréquence de récurrence de trame est de 8000 Hz.

2.2.2 Bits F

Les cinq derniers bits d'une trame, appelés bits F, servent notamment au verrouillage de trame, au contrôle de la qualité et à la constitution d'une liaison de données.

2.2.3 Affectation des bits F

L'affectation des bits F est indiquée au Tableau 4.

TABLEAU 4/G.704

Affectation des bits F

Numéro de la trame	Numéro du bit				
	785	786	787	788	789
1	1	1	0	0	m
2	1	0	1	0	0
3	x	x	x	a	m
4	e ₁	e ₂	e ₃	e ₄	e ₅

m Bit pour la constitution d'une liaison de données.
a Bit d'alarme pour l'extrémité distante (1 = alarme, 0 = pas d'alarme).
e_i Bit de contrôle de redondance cyclique-5 (CRC-5) (i = 1 à 5).
x Bit en réserve, mis sur «1» si non utilisé.

2.2.3.1 Signal de verrouillage de trame

Le signal de verrouillage de trame et de multitrame est 110010100. Ce signal est acheminé par les bits F dans les trames 1 et 2, à l'exclusion du bit 789 de la trame 1.

Remplacée par une version plus récente

2.2.3.2 Contrôle de redondance cyclique (CRC)

Le bloc de message de contrôle (CMB) de redondance cyclique (CRC-5) est une suite de 3151 bits en série qui commence au bit n° 1 de la trame 1 et se termine au bit n° 784 de la trame 4. Les bits de contrôle e_1 , e_2 , e_3 , e_4 et e_5 du bloc de message CRC-5 occupent les cinq dernières positions de bit de la multitrame, comme l'indique le Tableau 4.

La séquence des bits de contrôle e_1 à e_5 émise dans la multitrame N correspond au reste après multiplication par x^5 et division (modulo 2) par le polynôme générateur $x^5 + x^4 + x^2 + 1$ du polynôme correspondant à CMB N. Le premier bit de contrôle (e_1) est le bit de poids le plus fort du reste. Le dernier bit de contrôle (e_5) est le bit de poids le plus faible du reste. Chaque multitrame contient les bits de contrôle CRC-5 produits pour le CMB correspondant.

A la réception, le reste de la division par le polynôme générateur de la séquence entrante de 3156 bits en série (c'est-à-dire 3151 bits du CMB et 5 bits CRC) est égal à 00000 en l'absence d'erreurs de transmission.

2.2.3.3 Liaison de données à 4 kbit/s

Le bit m figurant au Tableau 4 est utilisé comme bit pour la constitution d'une liaison de données. Ces bits assurent une capacité de transmission de données de 4 kbit/s associée au conduit numérique à 6312 kbit/s.

2.2.3.4 Indication d'alarme distante

Après la détection d'un état de perte de verrouillage de trame à l'extrémité locale A, un signal d'alarme distante occupant la position de bit a, comme indiqué au Tableau 4, est transmis à l'extrémité distante B.

2.3 Structure de la trame de base à 2048 kbit/s

2.3.1 Longueur de la trame

256 bits, numérotés de 1 à 256. La fréquence de récurrence de trame est de 8000 Hz.

2.3.2 Affectation des bits 1 à 8 de la trame

L'affectation des bits 1 à 8 de la trame est indiquée au Tableau 5A.

2.3.3 Description de la procédure CRC-4 utilisant le bit 1 de la trame

2.3.3.1 Utilisation particulière du bit 1 de la trame

Lorsqu'il est nécessaire d'assurer une protection supplémentaire contre la simulation du signal de verrouillage de trame, et/ou lorsqu'il est nécessaire d'améliorer les possibilités de contrôle d'erreurs, le bit 1 doit être utilisé pour une procédure de contrôle de redondance cyclique-4 (CRC-4) comme indiqué ci-après.

NOTE – Il y a lieu que les équipements faisant appel à la procédure CRC-4 soient conçus de manière à pouvoir assurer un interfonctionnement avec des équipements qui ne comportent pas cette procédure; c'est-à-dire pouvoir continuer à fournir un service (écouler du trafic) entre équipements avec et sans caractéristiques CRC-4. Cela peut être obtenu manuellement (par exemple au moyen de shunts) ou automatiquement.

- Dans le cas de l'interfonctionnement manuel, l'équipement qui est doté de la procédure CRC-4 doit normalement être capable de mettre le bit 1 de la trame sur «1» binaire (voir la Note 1 du Tableau 5A).
- Dans le cas de l'interfonctionnement automatique, cela peut être obtenu dans l'équipement qui est doté de la procédure CRC-4:
 - soit comme une fonction de «couche supérieure» commandée par un dispositif de gestion du réseau (par exemple un RGT) dont il faudra poursuivre l'étude;
 - soit comme une fonction de «couche inférieure» utilisant l'algorithme de verrouillage de multitrame CRC-4 modifié, décrit à l'Annexe B/G.706.

2.3.3.2 L'affectation des bits 1 à 8 de la trame est indiquée au Tableau 5B pour une multitrame CRC-4 complète.

2.3.3.3 Chaque multitrame CRC-4, composée de 16 trames numérotées de 0 à 15, est divisée en deux sous-multitrames de 8 trames (SMF) (*sub-multiframes*), appelées SMF I et SMF II pour désigner l'ordre respectif de leur apparition dans la structure de multitrame CRC-4. La SMF constitue le bloc de contrôle de redondance cyclique-4 (CRC-4) (2048 bits).

La structure de multitrame CRC-4 est indépendante de l'utilisation possible d'une structure de multitrame dans l'intervalle de temps n° 16 d'une voie à 64 kbit/s (voir 5.1.3.2).

Remplacée par une version plus récente

TABLEAU 5A/G.704

Affectation des bits 1 à 8 de la trame

Numéro de bit	1	2	3	4	5	6	7	8
Trames alternées								
Trame contenant le signal de verrouillage de trame	S_i	0	0	1	1	0	1	1
	(Note 1)	Signal de verrouillage de trame						
Trame ne contenant pas le signal de verrouillage de trame	S_i	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}
	(Note 1)	(Note 2)	(Note 3)	(Note 4)				

NOTES

1 Les bits S_i sont réservés à l'usage international. Une utilisation spécifique est décrite au 2.3.3. D'autres utilisations possibles pourront être définies ultérieurement. S'ils ne sont pas utilisés, la valeur de ces bits doit être fixée à 1 sur les conduits numériques traversant une frontière internationale. Toutefois, ils peuvent être utilisés à l'échelon national si le conduit numérique ne traverse pas une frontière.

2 Ce bit est fixé à 1 pour éviter les simulations du signal de verrouillage de trame.

3 A = indication d'alarme distante. En fonctionnement normal 0, en cas d'alarme 1.

4 S_{a4} à S_{a8} = bits de réserve supplémentaires dont l'utilisation peut être la suivante:

- i) l'UIT-T peut recommander l'utilisation des bits S_{a4} à S_{a8} pour des applications point à point spécifiques (par exemple, pour les équipements de transcodage conformes à la Recommandation G.761);
- ii) le bit S_{a4} peut être utilisé pour assurer une liaison de données de type de message que l'UIT-T pourrait recommander pour l'exploitation, la maintenance et la surveillance de la qualité de fonctionnement. Si l'accès à la liaison de données se fait en des points intermédiaires, moyennant des modifications corrélatives du bit S_{a4} , les bits CRC-4 doivent être mis à jour de manière à conserver les fonctions de terminaison correctes du trajet de bout en bout associées à la procédure CRC-4 (voir 2.3.3.5.4). Le protocole et les messages de la liaison de données appellent un complément d'étude;
- iii) les bits S_{a5} à S_{a7} sont réservés à l'usage national, sauf lorsqu'ils ne sont pas nécessaires pour des applications particulières point à point [voir le point i) ci-dessus];
- iv) un des bits S_{a4} à S_{a8} peut être utilisé dans une jonction (interface) de synchronisation pour acheminer des messages descripteurs d'état de synchronisation en hiérarchie PDH, comme décrit au 2.3.4 ci-après.

Les bits S_{a4} à S_{a8} (lorsqu'ils ne sont pas utilisés) doivent être fixés à 1 sur un conduit numérique traversant une frontière internationale.

2.3.3.4 Utilisation du bit 1 dans la multitrame CRC-4 à 2048 kbit/s

Dans les trames contenant le signal de verrouillage de trame (définies au 2.3.2), le bit 1 est utilisé pour transmettre les bits CRC-4. Il existe 4 bits CRC-4 dans chaque SMF, désignés par C_1 , C_2 , C_3 et C_4 .

Dans les trames qui ne contiennent pas le signal de verrouillage de trame (voir 2.3.2), le bit 1 est utilisé pour transmettre le signal de verrouillage de multitrame CRC-4 à 6 bits ainsi que 2 bits d'indication d'erreur CRC-4 (E).

Le signal de verrouillage de multitrame CRC-4 est 001011.

Les bits E doivent être mis sur «0», jusqu'à ce que soient établis le verrouillage de trame de base et celui de multitrame CRC-4 (voir l'article 4/G.706). Ensuite les bits E sont à utiliser pour indiquer la réception de sous-multitrames erronées en faisant passer l'état binaire d'un bit E de 1 à 0 pour chaque sous-multitraine erronée. L'intervalle de temps compris entre la détection d'une sous-multitraine erronée et le réglage du bit E indiquant l'état d'erreur doit être inférieur à une seconde.

NOTES

1 On tiendra toujours compte des bits E, même si la SMF qui les contient s'avère être erronée, car il est peu probable que les bits E soient affectés par les erreurs.

2 A court terme, il peut y avoir des équipements qui n'utilisent pas les bits E; en pareil cas, ces bits sont mis à l'état 1.

Remplacée par une version plus récente

TABLEAU 5B/G.704

Structure de multitrame CRC-4

	Sous-multitrame (SMF)	Numéro de trame	Bits 1 à 8 de la trame							
			1	2	3	4	5	6	7	8
Multitrame	I	0	C ₁	0	0	1	1	0	1	1
		1	0	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		2	C ₂	0	0	1	1	0	1	1
		3	0	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		4	C ₃	0	0	1	1	0	1	1
		5	1	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		6	C ₄	0	0	1	1	0	1	1
	7	0	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}	
	II	8	C ₁	0	0	1	1	0	1	1
		9	1	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		10	C ₂	0	0	1	1	0	1	1
		11	1	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		12	C ₃	0	0	1	1	0	1	1
		13	E	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		14	C ₄	0	0	1	1	0	1	1
15		E	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}	

NOTES

- 1 E sont les bits d'indication d'erreur CRC-4 (voir 2.3.3.4).
- 2 S_{a4} à S_{a8} sont les bits de réserve (voir la Note 4 du Tableau 5A).
- 3 C₁ à C₄ sont les bits de contrôle de redondance cyclique-4 (CRC-4) (voir 2.3.3.4 et 2.3.3.5).
- 4 A est l'indication d'alarme distante (voir le Tableau 5A).

2.3.3.5 Procédure de contrôle de redondance cyclique (CRC)

2.3.3.5.1 Processus de multiplication/division

Un mot CRC-4 particulier, situé dans la sous multitrame N, correspond au reste après multiplication par x^4 puis division (modulo 2) par le polynôme générateur $x^4 + x + 1$ de la représentation polynomiale de sous-multitrame N – 1.

NOTES

1 Pour la représentation du contenu du bloc de contrôle sous forme de polynôme, le premier bit du bloc, c'est-à-dire le bit 1 de la trame 0 ou le bit 1 de la trame 8, doit être considéré comme le bit de poids le plus fort. De même, C₁ est défini comme étant le bit de poids le plus fort et C₄ le bit de poids le plus faible du reste.

2 Il peut être nécessaire d'actualiser les bits CRC-4 dans les équipements intermédiaires qui ont accès à la liaison de données de type de message utilisant le bit S_{a4} (voir 2.3.3.5.4).

2.3.3.5.2 Procédure de codage

- Les bits CRC-4 dans la sous-multitrame (SMF) sont remplacés par des zéros binaires.
- La SMF fait ensuite l'objet du processus de multiplication/division mentionné au 2.3.3.5.1 ci-dessus.
- Le reste du processus de multiplication/division est mis en mémoire, prêt à être inséré aux emplacements CRC-4 respectifs de la SMF suivante.

NOTE – Les bits CRC-4 ainsi obtenus n'affectent pas le résultat du processus de multiplication/division dans la SMF suivante car, comme indiqué au point i) ci-dessus, les positions de bits CRC-4 dans une SMF sont d'abord mises à zéro pendant le processus de multiplication/division.

2.3.3.5.3 Procédure de décodage

- Une SMF reçue fait l'objet du processus de multiplication/division mentionné au 2.3.3.5.1 ci-dessus, après que ses bits CRC-4 ont été extraits et remplacés par des zéros.
- Le reste de ce processus de division est ensuite mis en mémoire puis comparé bit par bit aux bits CRC reçus dans la SMF suivante.

Remplacée par une version plus récente

- iii) Si le reste calculé par le décodeur correspond exactement aux bits CRC-4 reçus dans la SMF suivante, on considère que la SMF contrôlée ne comporte pas d'erreurs.

2.3.3.5.4 Procédure de mise à jour aux points intermédiaires du conduit dans une application de liaison de données à base de messages

Le bit S_{a4} permet de disposer d'une liaison de données de type message dans les conduits à 2048 kbit/s [voir la Note 4, ii) du Tableau 5A]. Il sera peut-être parfois nécessaire d'avoir accès à cette liaison en des points du conduit situés entre ses véritables points de terminaison, il en sera par exemple ainsi pour la télémessure des taux d'erreur le long du conduit. En pareils cas, il faudra que la fonction de terminaison logique du conduit assurée par le CRC-4 ne soit pas perturbée ou annihilée. Ainsi, toute modification apportée aux bits S_{a4} en un point intermédiaire ne devra pas entraîner le recalcul des bits CRC-4 dans toute la SMF, mais simplement leur mise à jour en utilisant une fonction de recodage linéaire appliquée aux modifications binaires déterministes des bits S_{a4} seulement.

L'Annexe C/G.706 donne de plus amples détails sur cette procédure de mise à jour.

2.3.4 Statut de synchronisation: S_{an}

Un des bits S_{a4} à S_{a8} (la position du bit S_a correspond à la sélection de l'opérateur) est affecté aux messages de statut de synchronisation en hiérarchie PDH. De façon à éviter des ambiguïtés lors de la reconnaissance des motifs, il est nécessaire d'aligner le premier bit (S_{an1} dans le Tableau 5C) sur la trame 1 (Tableau 5D) d'une multitrème conforme à la présente Recommandation. Le Tableau 5C indique l'affectation des motifs binaires aux quatre niveaux de synchronisation qui ont été adoptés dans le cadre de l'UIT-T. Deux motifs binaires additionnels sont affectés: l'un pour indiquer que la qualité de la synchronisation est inconnue, l'autre pour indiquer que le signal ne convient pas pour la synchronisation. Les autres séquences codées sont réservées pour des niveaux de qualité définis par chaque opérateur.

Le Tableau 5D indique le numérotage des bits de type S_{an} ($n = 4, 5, 6, 7, 8$). Un bit S_{an} se présente sous la forme d'un doublet à 4 éléments, de S_{an1} à S_{an4} . Le bit S_{an1} est celui qui a le poids le plus fort et le bit S_{an4} est celui qui a le poids le plus faible.

NOTE – Les messages insérés dans les positions S_{an1} à S_{an4} sont des copies de l'ensemble défini par les bits 5 à 8 de l'octet S1 en hiérarchie SDH.

2.4 Structure de la trame de base à 8448 kbit/s

2.4.1 Longueur de la trame

Le nombre de bits par trame est de 1056. Ces bits sont numérotés de 1 à 1056. La fréquence de récurrence de trame est de 8000 Hz.

2.4.2 Signal de verrouillage de trame

Le signal de verrouillage de trame, 11100110 100000, occupe les positions de bits n° 1 à 8 et 529 à 534.

2.4.3 Éléments numériques de service

Le bit n° 535 est utilisé pour véhiculer une indication d'alarme (état 1 = alarme, état 0 = pas d'alarme).

Le bit n° 536 est laissé libre pour un usage national et doit être fixé à 1 sur les trajets traversant des frontières internationales. Il en va de même pour les bits n° 9 à 40 dans le cas de la signalisation voie par voie.

2.5 Structure de la trame de base à 44 736 kbit/s

2.5.1 Longueur de la multitrème

Le nombre de bits par multitrème est de 4760.

2.5.2 Bits de service d'une multitrème

Chaque multitrème se compose de sept sous-multitrèmes de 680 bits chacune; chaque sous-multitrème se compose à son tour de 8 blocs de 85 bits: 1 bit de service et 84 bits de capacité utile (voir la Figure 2). Il y a donc 56 bits de service par multitrème.

2.5.3 Affectation des bits de service d'une multitrème

Les bits de service sont tous les premiers bits des huit blocs de 85 éléments binaires composant chaque sous-multitrème d'une multitrème, comme représenté sur la Figure 2. Les 56 bits de service se répartissent comme suit: 2 bits X, 2 bits P, 2 bits M, 28 bits F et 21 bits C.

Remplacée par une version plus récente

TABLEAU 5C/G.704

Message de statut de synchronisation (SSM)

Niveau de qualité	$S_{an1}, S_{an2}, S_{an3}, S_{an4}$ (Note)	Description du niveau de qualité en termes de synchronisation (QL)
0	0000	Qualité inconnue (réseau avec synchronisation existante)
1	0001	Champ réservé
2	0010	G.811
3	0011	Champ réservé
4	0100	Transit G.812
5	0101	Champ réservé
6	0110	Champ réservé
7	0111	Champ réservé
8	1000	Local G.812
9	1001	Champ réservé
10	1010	Champ réservé
11	1011	Source des signaux de rythme de l'équipement de synchronisation (SETS)
12	1100	Champ réservé
13	1101	Champ réservé
14	1110	Champ réservé
15	1111	Motif à ne pas utiliser pour la synchronisation

NOTE – Selon le choix de l'opérateur, $n = 4, 5, 6, 7$ ou 8 (c'est-à-dire un seul bit S_a).

2.5.3.1 Bits X (X1, X2)

Les bits X1 et X2 servent à indiquer à l'extrémité distante la réception de multitrames erronées (indication d'alarme distante «RAI» ou signal «jaune»); ces bits sont forcés au 1 binaire (c'est-à-dire $X1 = X2 = 1$) pendant l'état d'absence d'erreur et au 0 binaire (c'est-à-dire $X1 = X2 = 0$) s'il y a détection, dans le signal entrant, d'une perte de signal (LOS) (*loss of signal*), d'une perte du verrouillage de trame (OOF) (*out of frame*), d'un signal d'indication d'alarme (AIS) (*alarm indication signal*) ou d'un glissement. La plus grande cadence admissible de changement d'état des bits X est d'une fois par seconde; il convient donc que ces bits soient forcés au 0 binaire pendant un intervalle de temps égal à la durée de la situation d'erreur, mais avec arrondissement à l'entier supérieur.

2.5.3.2 Bits P (P1, P2)

Les bits P1 et P2 servent à surveiller la qualité; ils acheminent des informations de parité calculées sur les 4704 bits de capacité utile contenus dans la multitrame précédente: $P1 = P2 = 1$ si la somme numérique de tous les bits de capacité utile est égale à 1 et $P1 = P2 = 0$ si cette somme est égale à zéro. On ne calcule et on ne peut modifier les bits P qu'à chaque section d'une connexion: ils donnent donc des informations sur la qualité d'une SECTION et NON pas d'une connexion de bout en bout.

2.5.3.3 Signal de verrouillage de multitrame (M1, M2, M3)

Le signal de verrouillage de multitrame 010 ($M1 = 0, M2 = 1, M3 = 0$) sert à localiser, dans la multitrame, les sept sous-multitrames.

Remplacée par une version plus récente

TABLEAU 5D/G.704

Numérotage des bits S_{an} dans l'intervalle temporel 0 (TS0) pour utilisation dans le message de statut de synchronisation

	Numéro de trame	Bit 1	Bit 2	Bit 3	Bit 4	Bit 5	Bit 6	Bit 7	Bit 8
1 ^{re} S M F	0	C_1	0	0	1	1	0	1	1
	1	0	1	A	S_{a41}	S_{a51}	S_{a61}	S_{a71}	S_{a81}
	2	C_2	0	0	1	1	0	1	1
	3	0	1	A	S_{a42}	S_{a52}	S_{a62}	S_{a72}	S_{a82}
	4	C_3	0	0	1	1	0	1	1
	5	1	1	A	S_{a43}	S_{a53}	S_{a63}	S_{a73}	S_{a83}
	6	C_4	0	0	1	1	0	1	1
	7	0	1	A	S_{a44}	S_{a54}	S_{a64}	S_{a74}	S_{a84}
2 ^e S M F	8	C_1	0	0	1	1	0	1	1
	9	1	1	A	S_{a41}	S_{a51}	S_{a61}	S_{a71}	S_{a81}
	10	C_2	0	0	1	1	0	1	1
	11	1	1	A	S_{a42}	S_{a52}	S_{a62}	S_{a72}	S_{a82}
	12	C_3	0	0	1	1	0	1	1
	13	E	1	A	S_{a43}	S_{a53}	S_{a63}	S_{a73}	S_{a83}
	14	C_4	0	0	1	1	0	1	1
	15	E	1	A	S_{a44}	S_{a54}	S_{a64}	S_{a74}	S_{a84}

2.5.3.4 Signal de verrouillage de sous-multitrane (F1, F2, F3, F4)

Le signal de verrouillage de sous-multitrane 1001 ($F1 = 1, F2 = 0, F3 = 0, F4 = 1$) sert à identifier les positions des bits de service.

2.5.3.5 Bits C ($C_{11}, C_{12}, C_{13}, C_{21}, \dots, C_{ij}, \dots, C_{73}$)

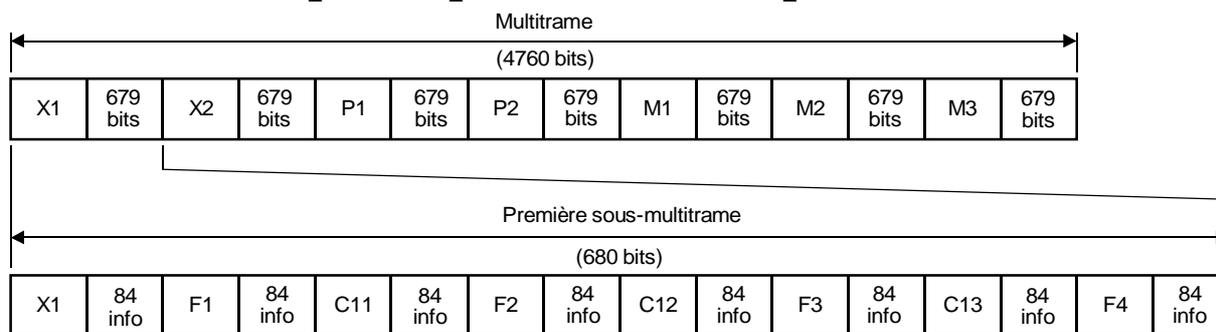
En général, les signaux à 44 736 kbit/s peuvent:

- ne pas être affectés à des voies spécifiques pour le transport de données en masse; ou
- être affectés à des voies (ou «canalisés») pour des applications de multiplexage.

Dans un cas comme dans l'autre, les positions binaires C_{ij} peuvent servir à des usages spécifiques et doivent toujours pouvoir être gérées par les sources à 44 736 kbit/s. La manière dont ces bits C_{ij} sont utilisés détermine les caractéristiques offertes par le signal à 44 736 kbit/s, au moyen des voies à opérations imbriquées:

- l'application du multiplexage de 6312 à 44 736 kbit/s (M23) fait appel aux bits C pour indiquer la justification (Recommandation G.752). Cette norme décrit l'application de conservation de la parité par les bits C sans utilisation de bits de bourrage pour effectuer la justification;

Remplacée par une version plus récente



Les 56 positions binaires séquentielles des bits de service sont les suivantes:							
X1	F1	C11	F2	C12	F3	C13	F4
X2	F1	C21	F2	C22	F3	C23	F4
P1	F1	C31	F2	C32	F3	C33	F4
P2	F1	C41	F2	C42	F3	C43	F4
M1	F1	C51	F2	C52	F3	C53	F4
M2	F1	C61	F2	C62	F3	C63	F4
M3	F1	C71	F2	C72	F3	C73	F4

T1518720-95/d01

FIGURE 2/G.704

Structure d'une multitrème à 44 736 kbit/s

- aussi bien l'application non canalisée que l'application canalisée de multiplexage avec parité par bits C¹⁾ fait appel aux bits C comme décrit au 2.5.3.5.1.

2.5.3.5.1 Affectation de bits C pour l'application de parité par bits C

Quelle que soit l'application (canalisée ou non), l'affectation des bits C est la suivante pour l'application de conservation de la parité par bits C:

- C11: voie d'identification de l'application (AIC) (*application identification channel*) – Pour l'application de parité par bits C, ce bit doit être forcé au 1 binaire;
- C12: besoins du réseau (N_r) – Bit réservé pour future utilisation par le réseau. Doit être forcé au 1 binaire;
- C13: téléalarme/télécommande (FEAC) (*far-end alarm and control*) – Bit utilisé à deux fins:
 - 1) pour envoyer des signaux d'alarme ou d'information sur le statut du terminal distant en retour au terminal local; et

¹⁾ L'application de multiplexage avec parité par les bits C pour signaux canalisés fait appel à un processus de multiplexage en deux étapes afin de multiplexer des signaux au débit primaire (1544 ou 2048 kbit/s) jusqu'au niveau de 44 736 kbit/s. Dans la première étape, quatre lignes à 1544 kbit/s ou trois lignes à 2048 kbit/s sont multiplexées ensemble afin de former un signal intégral au débit binaire f_c (ou pseudo-niveau de 6312 kbit/s). Dans la deuxième étape, sept pseudo-niveaux à 6312 kbit/s – ayant chacun un débit binaire f_c – sont multiplexés ensemble pour former un signal à 44 736 kbit/s possédant de meilleures aptitudes à l'imbrication d'opérations. Le débit binaire f_c (nominalement de 6306,2723 kbit/s) est choisi de telle manière que, lorsque l'on combine les sept signaux au pseudo-niveau de 6312 kbit/s, tout en appliquant la justification «à plein temps» du niveau de 44 736 kbit/s ainsi que les 56 bits d'en-tête de trame, le débit binaire résultant à la sortie soit nominalement de 44 736 kbit/s. Ce processus de multiplexage est le même que celui qui a été défini pour l'application M23, sauf que, dans le cas de la parité par bits C, les sept intervalles temporels intermédiaires, contenus dans chacune des sept sous-multitrèmes, sont justifiés à chaque possibilité de justification. Comme celle-ci intervient pendant 100% du temps, les bits C ne sont plus nécessaires pour indiquer la justification et peuvent être utilisés à d'autres fins.

Remplacée par une version plus récente

- 2) pour envoyer, à partir du terminal local, des signaux de commande afin d'exécuter des bouclages en ligne sur le terminal distant à 44 736 kbit/s et à 1544 kbit/s.

Aux jonctions d'interface internationales, le signal de lancement d'une commande en boucle est «facultatif» et il convient que l'application de cette capacité soit laissée à l'appréciation des Administrations compétentes. Le signal FEAC consiste à répéter un mot codé sur 16 éléments binaires, de format général 0xxx xxx0 1111 1111, le bit de poids faible étant envoyé en premier (et x pouvant prendre la valeur 1 ou 0).

Afin de signaler des situations d'alarme ou de statut, le mot de code de 16 bits doit être répété au moins 10 fois ou pendant la durée de la situation, selon ce qui est le plus long. (Le Tableau 6 montre l'affectation des mots de code d'alarme/statut.) Ces mots de code ne doivent être émis que lorsque l'événement a été déclaré. Par exemple, un défaut faisant l'objet d'un signal d'indication d'alarme à 44 736 kbit/s sera détecté puis temporisé pendant plusieurs secondes avant qu'une défaillance par signal AIS soit déclarée et que le mot de code approprié soit alors émis.

Pour envoyer des commandes de mise en boucle, deux mots de code de 16 bits doivent être envoyés: le premier – répété dix fois – pour activer/désactiver, le deuxième – également répété dix fois – pour spécifier le numéro de ligne. Chaque commande de bouclage se composera donc de 20 mots de code à 16 bits. (Le Tableau 7 montre l'affectation des mots de code.) Les mots de code ont priorité sur les signaux d'alarme.

Si aucun signal d'alarme/statut ni aucune commande n'est en cours d'émission, les bits FEAC doivent être tous forcés au 1 binaire.

- C21, C22, C23 – Ces bits ne sont pas utilisés et doivent être forcés au 1 binaire.
- C31, C32, C33 – Les bits CP servent à acheminer des informations de parité de conduit (service de bout en bout). L'équipement de terminaison du réseau (NTE) (*network termination equipment*) qui est à l'origine du signal à 44 736 kbit/s doit toujours forcer ces bits (C31 = C32 = C33) à la même valeur que les bits P. Les bits CP ne doivent jamais être modifiés sur le trajet du service à 44 736 kbit/s.
- C41, C42, C43 – Ces bits sont utilisés pour acheminer des informations d'erreur de bloc à l'extrémité distante (FEBE) (*far-end block error*). Ces trois bits d'erreur FEBE sont forcés au 1 binaire (C41 = C42 = C43 = 1) si aucune erreur n'est détectée dans les bits M ou dans les bits F ou n'est indiquée par les bits CP. Si une situation d'erreur (bits M sur erreur, bits F sur erreur ou bits CP sur erreur de parité) est détectée dans la multiframe, les bits d'erreur FEBE doivent être forcés à une combinaison quelconque d'éléments '1' ou '0' (sauf le mot 111).
- C51, C52, C53 – Ces bits de terminal de liaison de données (DL_T) sont utilisés pour une liaison de données pour maintenance de conduit à 28,2 kbit/s de terminal à terminal. La mise en œuvre de cette liaison de données est facultative. Si elle est établie, cette liaison doit être conforme aux règles exposées dans le présent paragraphe. Les messages acheminés dans la liaison de données pour maintenance de conduit utilisent la structure de trame, les définitions de champ et les éléments de procédure du protocole LAPD qui est défini dans la Recommandation Q.921, mais avec des adresses différentes. La structure des signaux en mode message LAPD est définie au Tableau 8. Le Tableau 9 montre le contenu et la structure du champ d'information pour chacun des quatre types de message définis: identificateur de conduit en langage courant, identificateur de conduit UIT-T, identificateur de test, identificateur de signal de repos. Le champ d'information contient 6 données élémentaires à identifier:

- 1) le type de test;
- 2) le type d'équipement;
- 3) l'emplacement du centre de commutation;
- 4) la trame (dans le cadre du centre de commutation);
- 5) l'unité (dans le cadre de la trame); et
- 6) l'information se rapportant spécifiquement au type de test.

Ces signaux doivent être transmis de manière continue au rythme minimal d'une fois par seconde. Lorsque aucun message de type LAPD n'est en cours de transmission (c'est-à-dire que la liaison de données est au repos, des fanions de protocole LAPD (01111110) doivent être émis de manière continue. Si la fonction de liaison de données entre terminaux n'est pas mise en œuvre, ces trois bits doivent être forcés au 1 binaire (C51 = C52 = C53 = 1). D'autres applications en couche liaison de données pour la maintenance des conduits numériques feront l'objet d'une étude complémentaire.

- C61, C62, C63 – Ces bits ne sont pas utilisés et doivent être forcés au 1 binaire.
- C71, C72, C73 – Ces bits ne sont pas utilisés et doivent être forcés au 1 binaire.

Remplacée par une version plus récente

TABLEAU 6/G.704

Mots de code de téléalarme/statut par signal FEAC

Mots de code de téléalarme/statut par signal FEAC	
Situation d'alarme/de statut	Mot de code
Perte de verrouillage à 44 736 kbit/s	0000 0000 1111 1111
Panne d'équipement à 1544 ou 2048 kbit/s (NSA)	0000 0110 1111 1111
Panne d'équipement à 1544 ou 2048 kbit/s (SA)	0000 1010 1111 1111
Perte LOS/HBER à 44 736 kbit/s	0001 1100 1111 1111
Panne d'équipement à 44 736 kbit/s (NSA)	0001 1110 1111 1111
Pertes LOS/HBER multiples à 1544 ou 2048 kbit/s	0010 1010 1111 1111
Signal AIS reçu à 44 736 kbit/s	0010 1100 1111 1111
Panne d'équipement à 44 736 kbit/s (SA)	0011 0010 1111 1111
Signal de repos reçu à 44 736 kbit/s	0011 0100 1111 1111
Équipement mis en commun (NSA)	0011 1010 1111 1111
Perte LOS/HBER unique à 1544 ou 2048 kbit/s	0011 1100 1111 1111

NOTES

- 1 Le bit de poids faible de chaque mot de code est émis en premier.
- 2 L'abréviation «SA» correspond à une panne d'équipement affectant le service (*service affecting*), provoquant l'état de mise hors service et indiquant un défaut qui nécessite une action immédiate.
- 3 L'abréviation «NSA» correspond à une panne d'équipement n'affectant pas le service (*non service affecting*), indiquant un défaut relatif à un équipement non activé, non disponible ou suspendu; cette situation nécessite une action mais de priorité secondaire.

2.5.3.6 Motifs particuliers utilisés à 44 736 kbit/s

Des motifs particuliers sont définis pour deux signaux à 44 736 kbit/s, indépendamment de la manière dont les bits C sont utilisés: le signal d'indication d'alarme (AIS) et le signal de repos.

2.5.3.6.1 Signal d'indication d'alarme (AIS) (*alarm indication signal*)

Ce signal possède des composantes valides de verrouillage de multitrame et de sous-multitrame, ainsi que des bits P valides. Les bits d'information sont forcés à une séquence de type 1010..., en commençant par un élément binaire '1' après chaque bit M, F, X, P ou C. Les bits C sont forcés au 0 binaire ($C1 = 0, C2 = 0, C3 = 0$). Les bits X sont forcés au 1 binaire ($X1 = 1, X2 = 1$).

2.5.3.6.2 Signal de repos (Idle)

Le signal de repos (Idle) se compose de signaux valides de verrouillage de multitrame et de sous-multitrame, ainsi que de bits P valides. Les bits d'information sont forcés à une séquence de type 1100..., commençant par l'unité binaire (1) après chaque bit M, F, X ou C. Les bits C sont forcés au zéro binaire ($C1 = 0, C2 = 0, C3 = 0$) dans la troisième sous-multitrame (C31, C32, C33); les bits C restants (les trois bits C des sous-multitrames 1, 2, 4, 5, 6 et 7) peuvent être forcés individuellement à un ou à zéro, et peuvent varier dans le temps. Les bits X sont forcés à l'unité binaire ($X1 = 1, X2 = 1$).

Remplacée par une version plus récente

TABLEAU 7/G.704

Mots de code de télécommande par signal FEAC

Mots de code de télécommande par signal FEAC	
Commande	Mot de code
Activation de bouclage	0000 1110 1111 1111
Désactivation de bouclage	0011 1000 1111 1111
Ligne à 44 736 kbit/s	0011 0110 1111 1111
Toutes lignes à 1544 ou 2048 kbit/s	0010 0110 1111 1111
Ligne n° 1 à 1544 ou 2048 kbit/s – groupe #1	0100 0010 1111 1111
Ligne n° 2 à 1544 ou 2048 kbit/s – groupe #1	0100 0100 1111 1111
Ligne n° 3 à 1544 ou 2048 kbit/s – groupe #1	0100 0110 1111 1111
Ligne n° 4 à 1544 kbit/s – groupe #1	0100 1000 1111 1111
Ligne n° 1 à 1544 ou 2048 kbit/s – groupe #2	0100 1010 1111 1111
Ligne n° 2 à 1544 ou 2048 kbit/s – groupe #2	0100 1100 1111 1111
Ligne n° 3 à 1544 ou 2048 kbit/s – groupe #2	0100 1110 1111 1111
Ligne n° 4 à 1544 kbit/s – groupe #2	0101 0000 1111 1111
Ligne n° 1 à 1544 ou 2048 kbit/s – groupe #3	0101 0010 1111 1111
Ligne n° 2 à 1544 ou 2048 kbit/s – groupe #3	0101 0100 1111 1111
Ligne n° 3 à 1544 ou 2048 kbit/s – groupe #3	0101 0110 1111 1111
Ligne n° 4 à 1544 kbit/s – groupe #3	0101 1000 1111 1111
Ligne n° 1 à 1544 ou 2048 kbit/s – groupe #4	0101 1010 1111 1111
Ligne n° 2 à 1544 ou 2048 kbit/s – groupe #4	0101 1100 1111 1111
Ligne n° 3 à 1544 ou 2048 kbit/s – groupe #4	0101 1110 1111 1111
Ligne n° 4 à 1544 kbit/s – groupe #4	0110 0000 1111 1111
Ligne n° 1 à 1544 ou 2048 kbit/s – groupe #5	0110 0010 1111 1111
Ligne n° 2 à 1544 ou 2048 kbit/s – groupe #5	0110 0100 1111 1111
Ligne n° 3 à 1544 ou 2048 kbit/s – groupe #5	0110 0110 1111 1111
Ligne n° 4 à 1544 kbit/s – groupe #5	0110 1000 1111 1111
Ligne n° 1 à 1544 ou 2048 kbit/s – groupe #6	0110 1010 1111 1111
Ligne n° 2 à 1544 ou 2048 kbit/s – groupe #6	0110 1100 1111 1111
Ligne n° 3 à 1544 ou 2048 kbit/s – groupe #6	0110 1110 1111 1111
Ligne n° 4 à 1544 kbit/s – groupe #6	0111 0000 1111 1111
Ligne n° 1 à 1544 ou 2048 kbit/s – groupe #7	0111 0010 1111 1111
Ligne n° 2 à 1544 ou 2048 kbit/s – groupe #7	0111 0100 1111 1111
Ligne n° 3 à 1544 ou 2048 kbit/s – groupe #7	0111 0110 1111 1111
Ligne n° 4 à 1544 kbit/s – groupe #7	0111 1000 1111 1111

NOTES

- Les commandes qui se rapportent aux lignes à 1544 ou 2048 kbit/s ne concernent que les applications canalisées de parité par bits C.
- Le terme «groupe» vise les quatre signaux à 1544 kbit/s ou les trois signaux à 2048 kbit/s qui forment le signal intermédiaire interne f_c (voir ci-dessus le renvoi 1 en bas de page); sept de ces groupes (plus la justification correspondante) sont combinés pour former le signal à 44 736 kbit/s.
- Le bit de poids faible de chaque mot de code est émis en premier.
- Pour activer ou désactiver le bouclage, le mot de code à 16 bits d'activation ou de désactivation – selon le cas – est émis 10 fois, suivi du numéro de ligne correspondant. La longueur totale du message de commande de bouclage sera donc de 20 mots de 16 bits.

Remplacée par une version plus récente

TABLEAU 8/G.704

Structure de message en protocole LAPD

Octet n°	Etiquette d'octet	Contenu d'octet
1	Fanion	0111110 ₂
2	SAPI CR EA	00111100 ₂ ou 00111110 ₂
3	TEI EA	00000001 ₂
4	Commande	00000011 ₂
	Champ d'information	<ul style="list-style-type: none"> – Identificateur de conduit (langage courant ou UIT-T) – Ident. de signal Idle ou – Identif. de signal de test – (voir Tableau 9)
N – 1	FCS	Voir ci-dessous
N	FCS	

Fanion 0111110 ₂	Interprétation Message de réponse
SAPI CR EA 00111100 ₂ 00111110 ₂	Interprétation SAPI = 15, C/R = 0 (ETTD), EA = 0 SAPI = 15, C/R = 1 (opérateur), EA = 0
TEI/EA 00000001 ₂	Interprétation TEI = 0, EA = 1
Commande 00000011 ₂	Interprétation Valeur fixe: transfert d'informations non confirmé
Champ d'information variable	Interprétation Voir Tableau 9
FCS Séquence de contrôle de trame	Interprétation Séquence de contrôle de trame par CRC-16, mot de code sur 16 bits

NOTE – La source des messages d'identification doit produire les séquences FCS et les zéros de bourrage nécessaires pour assurer la transparence. Le bourrage par zéros d'un émetteur empêche l'apparition du motif de fanion (0111110) dans les positions binaires situées entre le fanion d'ouverture et le fanion de fermeture d'une trame, en insérant un zéro après toute séquence de cinq valeurs '1' consécutives. Le récepteur élimine un zéro après cinq valeurs '1' consécutives.

3 Caractéristiques de la structure de trame permettant d'établir des voies à débits binaires différents dans la jonction (interface) à 1544 kbit/s

3.1 Jonction (interface) à 1544 kbit/s permettant d'établir des voies à 64 kbit/s

3.1.1 Structure de la trame

3.1.1.1 Nombre de bits par intervalle de temps d'une voie à 64 kbit/s

8 bits, numérotés de 1 à 8.

Remplacée par une version plus récente

TABLEAU 9/G.704

Contenu du champ d'information pour messages de liaison de données

Identification de conduit en langage courant		Identification de conduit selon l'UIT-T	
Eléments de données	Valeur binaire	Eléments de données	Valeur binaire
Type	0011 1000 (1 octet)	Type	0011 1111 (1 octet)
LIC	xxxx xxxx ... (10 octets)	LIC	xxxx xxxx (10 octets)
FIC	xxxx xxxx ... (11 octets)	FIC	xxxx xxxx ... (11 octets)
EIC	xxxx xxxx ... (10 octets)	EIC	xxxx xxxx ... (10 octets)
Unité	xxxx xxxx ... (6 octets)	Unité	xxxx xxxx ... (6 octets)
ID d'entité en langage courant	xxxx xxxx (38 octets)	ID d'entité en langage courant	xxxx xxxx (44 octets)
Identification de signal Idle		Identification de signal Test	
Eléments de données	Valeur binaire	Eléments de données	Valeur binaire
Type	0011 0100 (1 octet)	Type	0011 0010 (1 octet)
LIC	xxxx xxxx ... (10 octets)	LIC	xxxx xxxx ... (10 octets)
FIC	xxxx xxxx ... (11 octets)	FIC	xxxx xxxx ... (11 octets)
EIC	xxxx xxxx ... (10 octets)	EIC	xxxx xxxx ... (10 octets)
Unité	xxxx xxxx ... (6 octets)	Unité	xxxx xxxx ... (6 octets)
Numéro de port	xxxx xxxx (38 octets)	Numéro de générateur	xxxx xxxx (38 octets)
Lieu	Identification univoque de la ville et du bâtiment où se trouve l'équipement.		
ID de châssis	Identification univoque de l'étage, de la travée et de la baie ou bâti où se trouve l'équipement.		
ID d'unité	Identification univoque du tiroir et du connecteur (dans le tiroir) où se trouve la carte (qui produit le signal).		
ID d'entité en langage courant	Identification d'un conduit spécifique à 44 736 kbit/s, au moyen de conventions et de codes en langage courant.		
ID d'entité selon l'UIT-T	Identification d'un conduit spécifique à 44 736 kbit/s, au moyen de conventions et de codes conformes à la Recommandation M.1400, relative à la désignation des entités.		
Numéro de port	Identification du numéro de port d'équipement duquel est émis le signal de repos.		
Numéro de générateur	Identification du numéro de l'élément d'équipement qui produit le signal de repos.		
<p>NOTE – Le caractère ASCII «nul» doit être utilisé pour indiquer la fin de la chaîne lorsqu'on n'a pas utilisé toute la longueur du champ de données pour désigner un certain élément. Les positions binaires restantes de cet élément de données peuvent contenir des valeurs '1' ou '0' ou toute combinaison de ces éléments binaires. Lorsqu'un élément de données n'est pas nécessaire pour un message, le premier octet de cet élément de données doit contenir le caractère ASCII «nul» et les positions binaires suivantes peuvent contenir des valeurs '1' ou '0' ou toute combinaison de ces éléments binaires.</p>			

Remplacée par une version plus récente

3.1.1.2 Nombre d'intervalles de temps par trame dans une voie à 64 kbit/s

Les bits n° 2 à 193 dans la trame de base offrent 24 intervalles de temps dans une voie à 64 kbit/s avec entrelacement d'octets, numérotés de 1 à 24.

3.1.1.3 Affectation du bit F

Voir 2.1.3.

3.1.2 Utilisation des intervalles de temps des voies à 64 kbit/s

Chaque intervalle de temps de voie à 64 kbit/s permet de véhiculer par exemple un signal téléphonique codé en MIC conformément à la Recommandation G.711 ou un signal de données de débit binaire au plus égal à 64 kbit/s.

3.1.3 Signalisation

On peut appliquer l'une ou l'autre des deux méthodes recommandées aux 3.1.3.1 et 3.1.3.2.

3.1.3.1 Signalisation par canal sémaphore

Un seul intervalle de temps des voies à 64 kbit/s est utilisé pour la signalisation par canal sémaphore à 64 kbit/s. Dans le cas de la méthode du 2.1.3.2 (multitrane de 12 trames), on peut transmettre l'information de signalisation par canal sémaphore, à un débit binaire de 4 kbit/s ou à un sous-multiple de cette valeur, par une disposition appropriée de la séquence formée par les bits S.

3.1.3.2 Signalisation voie par voie

3.1.3.2.1 Affectation des bits de signalisation dans la multitrane de 24 trames

Comme le montre le Tableau 1, la multitrane compte 4 bits de signalisation différents (A, B, C et D). Cette signalisation voie par voie peut fournir quatre voies de signalisation indépendantes à 333 bit/s, appelées A, B, C et D, deux voies de signalisation indépendantes à 667 bit/s, appelées A et B (voir la Note) et une voie de signalisation à 1333 bit/s.

NOTE – Quand une signalisation à quatre états est exigée, les bits de signalisation A, B précédemment associés aux trames 6 et 12 respectivement, doivent être mis en correspondance avec les bits A, B, C, D des trames n° 6, 12, 18 et 24 comme suit: A = A, B = B, C = A, D = B. En pareil cas, la signalisation ABCD est la même que la signalisation AB spécifiée au 3.1.3.2.2.

3.1.3.2.2 Affectation des bits de signalisation de la multitrane de 12 trames

Sur la base d'accords entre les Administrations intéressées, une signalisation voie par voie est prévue pour les circuits intrarégionaux, selon la procédure décrite ci-après.

Une multitrane se compose de 12 trames (voir le Tableau 10). Le signal de verrouillage de multitrane est acheminé sur le bit S, comme l'indique ce tableau.

Les trames de signalisation sont les trames n° 6 et 12. Le huitième bit de chaque intervalle de temps dans une voie sert dans chaque trame de signalisation à véhiculer la signalisation associée à cette voie.

3.2 Jonction (interface) à 1544 kbit/s permettant d'établir des intervalles de temps à 32 kbit/s (voir la Note)

NOTE – Cette jonction (interface) permet d'acheminer des informations à 32 kbit/s. Elle sera utilisée entre les nœuds du réseau et s'appliquera à l'équipement de multiplexage à débit primaire, à l'équipement du répartiteur numérique, au transcodeur et à d'autres équipements nécessaires aux nœuds du réseau. Dans ce cas, la commutation se fera sur une base de 64 kbit/s.

3.2.1 Structure de trame

3.2.1.1 Nombre de bits par intervalle de temps d'une voie à 32 kbit/s

Quatre, numérotés de 1 à 4.

3.2.1.2 Nombre d'intervalles de temps par trame dans une voie à 32 kbit/s

Les bits numérotés de 2 à 193 dans la trame de base peuvent transmettre quarante-huit intervalles de temps dans une voie à 32 kbit/s, par entrelacement de quatre bits, numérotés de 1 à 48.

3.2.1.3 Affectation des bits F

Voir 2.1.3.

Remplacée par une version plus récente

TABLEAU 10/G.704

Structure de la multitrame

Numéro de trame	Signal de verrouillage de trame (Note 1)	Signal de verrouillage de multitrame (bit S)	Numéro(s) du ou des bit(s) de l'intervalle de temps d'une voie		Désignation de la voie de signalisation (Note 2)
			Pour le signal de caractère	Pour l'information de signalisation	
1	1	–	1 à 8	–	A
2	–	0	1 à 8	–	
3	0	–	1 à 8	–	
4	–	0	1 à 8	–	
5	1	–	1 à 8	–	
6	–	1	1 à 7	8	
7	0	–	1 à 8	–	
8	–	1	1 à 8	–	
9	1	–	1 à 8	–	
10	–	1	1 à 8	–	
11	0	–	1 à 8	–	
12	–	0	1 à 7	8	

NOTES

1 Lorsque le bit S est modifié pour transmettre les indications d'alarme à l'extrémité distante, le bit S de la trame 12 n'est plus 0 mais 1.

2 La signalisation voie par voie apporte deux voies de signalisation indépendantes à 667 bit/s, appelées A et B, ou une seule voie de signalisation à 1333 bit/s.

3.2.2 Utilisation des intervalles de temps dans une voie à 32 kbit/s

Chaque intervalle de temps d'une voie à 32 kbit/s peut véhiculer un signal téléphonique codé en MICDA conformément aux dispositions de la Recommandation G.721, ou des données dont le débit binaire est au plus égal à 32 kbit/s.

3.2.3 Groupement de douze intervalles de temps dans une voie à 384 kbit/s

3.2.3.1 Structure du groupement de douze intervalles de temps de voie

La structure de la trame à 1544 kbit/s, représentée au Tableau 11 pour les intervalles de temps des voies à 32 kbit/s, est destinée à fournir quatre groupements indépendants de douze intervalles de temps de voie à 384 kbit/s, numérotés de 1 à 4 et émis dans l'ordre, à partir du groupement d'intervalles de temps numéro 1.

Les voies de groupement de signalisation (SGC) (*signalling grouping channels*) pour les groupements d'intervalles de temps numérotés de 1 à 4, occupent, respectivement, les intervalles de temps n° 12, 24, 36 et 48. Chaque groupement d'intervalles de temps peut avoir une configuration indépendante pour les cas nécessitant une signalisation voie par voie ou pour ceux qui n'exigent aucune signalisation (par exemple, avec canal sémaphore externe) (voir 3.2.3.1.1).

3.2.3.1.1 Utilisation d'un groupement d'intervalles de temps à 384 kbit/s

Dans l'utilisation d'un groupement d'intervalles de temps à 384 kbit/s, on distingue deux configurations possibles:

- lorsque aucune capacité de signalisation n'est nécessaire, un groupement d'intervalles de temps à 384 kbit/s peut acheminer douze intervalles de temps de voie à 32 kbit/s;
- lorsque des capacités de signalisation voie par voie sont nécessaires, un groupement d'intervalles de temps à 384 kbit/s comportera onze intervalles à 32 kbit/s et un intervalle à 32 kbit/s que l'on définit comme voie de groupement de signalisation.

Remplacée par une version plus récente

TABLEAU 11/G.704

Structure de trame des intervalles de temps de voie à 32 kbit/s pour une jonction (interface) à 1544 kbit/s

Groupement d'intervalles de temps	Intervalles de temps												
n° 1	1	2	3	4	5	6	7	8	9	10	11	12	(SGC)
n° 2	13	14	15	16	17	18	19	20	21	22	23	24	(SGC)
n° 3	25	26	27	28	29	30	31	32	33	34	35	36	(SGC)
n° 4	37	38	39	40	41	42	43	44	45	46	47	48	(SGC)

NOTES

1 Chaque intervalle de temps correspond à une voie à 32 kbit/s.

2 La voie de groupement de signalisation (SGC) occupe le douzième intervalle de temps à 32 kbit/s de chaque groupement d'intervalles de temps.

3.2.3.1.2 Utilisation d'une voie de groupement de signalisation

On utilise une voie de groupement de signalisation pour la transmission d'une information de signalisation A-B-C-D voie par voie, d'une information d'alarme de voie de groupement de signalisation, pour le signal de verrouillage de multitrame des voies de groupement de signalisation, et pour l'information de détection d'erreur CRC-6 entre nœuds du réseau.

3.2.4 Structure de multitrame dans les voies de groupement de signalisation à 32 kbit/s

3.2.4.1 Nombre de bits par intervalle de temps dans les voies de groupement de signalisation à 32 kbit/s

Quatre bits, numérotés de 1 à 4.

3.2.4.2 Affectation des bits d'un intervalle de temps dans les voies de groupement de signalisation à 32 kbit/s

L'intervalle est affecté aux quatre derniers bits de chaque groupement d'intervalles de temps.

3.2.4.3 Structure de multitrame

La structure de multitrame des voies de groupement de signalisation se compose de 24 trames consécutives numérotées de 1 à 24. Le Tableau 12 montre la structure de multitrame des voies de groupement de signalisation.

3.2.4.4 Signal de verrouillage de multitrame des voies de groupement de signalisation

Le bit n° 3 d'une voie de groupement de signalisation (voir le Tableau 12), comprend le signal de verrouillage de multitrame des voies de groupement de signalisation qui est utilisé pour associer les bits de signalisation dans la voie de groupement de signalisation aux voies appropriées du groupement d'intervalles de temps associé.

NOTE – Le signal de verrouillage de multitrame des voies de groupement de signalisation est indépendant et différent du bit de verrouillage de trame de la trame à 1544 kbit/s.

3.2.4.5 Information de détection d'erreur CRC-6 pour le groupement d'intervalles de temps

Un mot de code facultatif permettant la détection d'erreur CRC-6 à 2 kbit/s peut être émis dans la position des bits indiquée de CRC-1 à CRC-6 (voir le Tableau 12).

Le bloc de message CRC-6 (CMB) est une séquence de 1152 bits en série coïncidant avec une multitrame de groupement d'intervalles de temps. Par définition, le CMB N commence à la position de bit 0 dans la multitrame N de groupement d'intervalles de temps et se termine à la position de bit 1151 de cette multitrame.

La séquence de bits de contrôle CRC-1 à CRC-6 émise dans la multitrame N + 1 est le reste obtenu après multiplication par x^6 et division (modulo 2) par le polynôme générateur $x^6 + x + 1$ du polynôme correspondant à CMB N. Le premier bit de contrôle, CRC-1, est le bit de poids le plus fort du reste; le dernier bit de contrôle, CRC-6, est le bit de poids le plus faible. La voie de groupement d'intervalles de temps est comprise dans ce calcul, la valeur du bit 4 de cette voie étant fixée à 1.

Remplacée par une version plus récente

TABLEAU 12/G.704

Structure de multitrame d'une voie de groupement de signalisation à 32 kbit/s

Numéro de trame du groupement d'intervalles de temps	Numéro des bits dans la voie de groupement de signalisation			
	1	2	3	4
1	A_j	A_{j+1}	0	S_1
2	A_{j+2}	A_{j+3}	1	S_2
3	A_{j+4}	A_{j+5}	0	CRC-1
4	A_{j+6}	A_{j+7}	1	S_4
5	A_{j+8}	A_{j+9}	0	S_5
6	A_{j+10}	M_1	1	S_6
7	B_j	B_{j+1}	0	CRC-2
8	B_{j+2}	B_{j+3}	1	S_8
9	B_{j+4}	B_{j+5}	0	S_9
10	B_{j+6}	B_{j+7}	1	S_{10}
11	B_{j+8}	B_{j+9}	0	CRC-3
12	B_{j+10}	M_2	1	S_{12}
13	C_j	C_{j+1}	1	S_{13}
14	C_{j+2}	C_{j+3}	0	S_{14}
15	C_{j+4}	C_{j+5}	1	CRC-4
16	C_{j+6}	C_{j+7}	0	S_{16}
17	C_{j+8}	C_{j+9}	1	S_{17}
18	C_{j+10}	M_2	0	S_{18}
19	D_j	D_{j+1}	1	CRC-5
20	D_{j+2}	D_{j+3}	0	S_{20}
21	D_{j+4}	D_{j+5}	1	S_{21}
22	D_{j+6}	D_{j+7}	0	S_{22}
23	D_{j+8}	D_{j+9}	1	CRC-6
24	D_{j+10}	M_4	0	S_{24}

NOTES

- $j = 1$ pour le 12^e intervalle de temps de voie à 32 kbit/s.
 $j = 13$ pour le 24^e intervalle de temps de voie à 32 kbit/s.
 $j = 25$ pour le 36^e intervalle de temps de voie à 32 kbit/s.
 $j = 37$ pour le 48^e intervalle de temps de voie à 32 kbit/s.
- (A_j , B_j , C_j , D_j) Bits de signalisation A, B, C, D
 M_j Bits d'indication d'alarme de voie de groupement de signalisation
 S_k Bits de réserve.
- La voie de groupement de signalisation offre une capacité de signalisation A, B, C, D pour 11 voies dans chaque groupement d'intervalles de temps.

Si on n'utilise pas la possibilité d'émettre le signal de détection d'erreur CRC-6, la valeur de CRC-1 à CRC-6 sera fixée à 1.

3.2.4.6 Signalisation

Deux méthodes différentes, exposées aux 3.2.4.6.1 et 3.2.4.6.2, sont recommandées.

Remplacée par une version plus récente

3.2.4.6.1 Signalisation par canal sémaphore

Voir 3.1.3.1. On utilise deux intervalles de temps successifs d'une voie à 32 kbit/s pour la signalisation par canal sémaphore à 64 kbit/s.

3.2.4.6.2 Signalisation voie par voie

Comme l'indique le Tableau 12, les bits n° 1 et 2 de la voie de groupement de signalisation véhiculent l'information de signalisation voie par voie pour les voies du groupement d'intervalles de temps associé.

La voie de groupement de signalisation peut fournir quatre voies de signalisation indépendantes à 333 bit/s, appelées A, B, C, D, deux voies de signalisation indépendantes à 667 bit/s, appelées A, B, ou une voie de signalisation à 1333 bit/s, appelée A. Lorsqu'on utilise uniquement la signalisation A-B, celle-ci est répétée sur les positions C-D respectivement. Lorsqu'on utilise uniquement la signalisation A, celle-ci est répétée sur les positions B-C-D.

3.2.4.7 Signaux d'indication d'alarme sur les voies de groupement de signalisation

Comme l'indique le Tableau 12, la voie de groupement de signalisation comporte quatre bits d'indication d'alarme, M_1 , M_2 , M_3 et M_4 .

M_1 donne la possibilité d'émettre à travers la jonction (interface) une indication d'alarme distante de groupement d'intervalles de temps en cas de défaillance dans le sens opposé de transmission.

M_2 donne la possibilité d'émettre à travers la jonction (interface) une indication de défaillance dans les signaux d'entrée d'affluents à destination du nœud du réseau.

M_3 donne la possibilité d'émettre à travers la jonction (interface) une indication de défaillance dans les signaux de sortie d'affluents provenant du nœud du réseau.

La valeur de M_4 est fixée à 1 lorsque les valeurs de M_1 et/ou M_2 et/ou M_3 sont fixées à 1.

3.2.5 Bits non utilisés dans les voies de groupement de signalisation

Les bits S du Tableau 12 ne sont pas utilisés actuellement et leur valeur est fixée à 1. La définition et l'affectation des bits S feront l'objet d'une étude ultérieure.

3.2.6 Perte et reprise du verrouillage de multiframe dans les voies de signalisation

La perte du signal de verrouillage de multiframe dans les voies de groupement de signalisation est reconnue lorsque deux des quatre bits de verrouillage de trame des voies de groupement de signalisation sont erronés. L'apparition peu courante d'un seul glissement instantané de ± 11 trames n'est pas décelée par l'algorithme de deux des quatre bits. Le verrouillage de multiframe sur les voies de groupement de signalisation sera reconnu lorsque la séquence correcte des 24 bits de verrouillage de trame valables des voies de groupement de signalisation sera détectée, en commençant par la première trame de la multiframe.

3.3 Jonction (interface) à 1544 kbit/s transmettant $n \times 64$ kbit/s

Les caractéristiques électriques doivent être conformes aux dispositions de la Recommandation G.703.

L'application de l'intervalle de temps sur la jonction (interface) à 1544 kbit/s doit faire l'objet d'un complément d'étude.

4 Caractéristiques de la structure de trame permettant d'établir des voies à débits binaires différents dans une jonction (interface) à 6312 kbit/s

4.1 Jonction (interface) à 6312 kbit/s permettant d'établir des voies à 64 kbit/s

4.1.1 Structure de la trame

4.1.1.1 Nombre de bits par intervalle de temps de voie à 64 kbit/s

8 bits, numérotés de 1 à 8.

Remplacée par une version plus récente

4.1.1.2 Nombre d'intervalles de temps par trame dans une voie à 64 kbit/s

Les bits n° 1 à 784 dans la trame de base offrent 98 intervalles de temps dans une voie à 64 kbit/s avec entrelacement d'octets, numérotés de 1 à 98. On ajoute cinq bits par trame (bits F) en fin de trame pour le signal de verrouillage de trame et d'autres signaux.

4.1.1.3 Affectation des bits F

Voir le Tableau 4.

4.1.2 Utilisation des intervalles de temps dans une voie à 64 kbit/s

Chaque intervalle de temps d'une voie à 64 kbit/s permet de véhiculer, par exemple, un signal téléphonique codé en MIC conformément à la Recommandation G.711 ou un signal de données de débit binaire au plus égal à 64 kbit/s. Les intervalles de temps n° 97 et 98 des voies à 64 kbit/s peuvent être utilisés pour la signalisation.

4.1.3 Signalisation

On peut appliquer l'une ou l'autre des deux méthodes recommandées aux 4.1.3.1 et 4.1.3.2.

4.1.3.1 Signalisation par canal sémaphore

L'utilisation des intervalles de temps n° 97 et 98 des voies à 64 kbit/s pour la signalisation par canal sémaphore est à l'étude.

4.1.3.2 Signalisation voie par voie

Sur la base d'accords entre les Administrations intéressées, une signalisation voie par voie est prévue pour les circuits intrarégionaux, selon la procédure décrite ci-après.

4.1.3.2.1 Affectation des bits de signalisation

Seize bits de signalisation (bits n° 769 à 784) sont désignés ST_1 à ST_{16} . Un bit ST_i ($i = 1$ à 16) contient l'information de signalisation correspondant à six intervalles de temps de voie i , $16 + i$, $32 + i$, $48 + i$, $64 + i$ et $80 + i$, comme indiqué au 4.1.3.2.2.

4.1.3.2.2 Structure de la multitrame de signalisation

Chaque bit ST constitue une multitrame de signalisation indépendante qui s'étend sur huit trames, comme le montre le Tableau 13.

4.2 Jonction (interface) à 6312 kbit/s permettant d'établir des voies à débit autre que 64 kbit/s

Pour étude ultérieure.

5 Caractéristiques de la structure de trame permettant d'établir des voies à débits binaires différents dans une jonction (interface) à 2048 kbit/s

5.1 Jonction (interface) à 2048 kbit/s permettant d'établir des voies à 64 kbit/s

5.1.1 Structure de la trame

5.1.1.1 Nombre de bits par intervalle de temps dans une voie à 64 kbit/s

Huit, numérotés de 1 à 8.

5.1.1.2 Nombre d'intervalles de temps par trame dans une voie à 64 kbit/s

Les bits n° 1 à 256 de la trame de base offrent 32 intervalles de temps à entrelacement d'octets, numérotés de 0 à 31.

5.1.1.3 Affectation des bits de l'intervalle de temps n° 0 dans une voie à 64 kbit/s

Voir le Tableau 5A en 2.3.2.

5.1.2 Utilisation d'autres intervalles de temps dans les voies à 64 kbit/s

Les intervalles de temps n° 1 à 15 et 17 à 31 des voies à 64 kbit/s peuvent véhiculer par exemple un signal téléphonique codé en MIC conformément à la Recommandation G.711 ou un signal numérique à 64 kbit/s.

Remplacée par une version plus récente

TABLEAU 13/G.704

Structure de la multitrame de signalisation

Trame numéro	n	n + 1	n + 2	n + 3	n + 4	n + 5	n + 6	n + 7
Utilisation du bit ST	F_s	S_1	S_2	S_3	S_4	S_5	S_6	S_p
	(Note 1)	(Note 2)						(Note 4)

NOTES

1 Les bits F_s sont composés de 0 et de 1 alternés, ou bien ils ont la configuration numérique suivante à 48 bits:

A101011011 0000011001 1010100111 0011110110 10000101

S'agissant de la configuration numérique à 48 bits, le bit A est habituellement fixé à l'état 1 et est réservé pour une utilisation facultative. Cette configuration est engendrée d'après le polynôme de base ci-après (voir la Recommandation X.50):

$$x^7 + x^4 + 1$$

2 Le bit S_j ($j = 1$ à 6) achemine des informations de signalisation voie par voie ou de maintenance. Quand la configuration à 48 bits est adoptée comme signal de verrouillage de trame F_s , chaque bit S_j ($j =$ de 1 à 6) peut générer une multitrame comme suit:

$$S_{j1}, S_{j2}, \dots, S_{j12}$$

Le bit S_{j1} achemine la configuration de verrouillage de trame à 16 bits ci-après, engendrée d'après le même polynôme de base que la configuration à 48 bits.

$$A011101011011000$$

Le bit A est habituellement fixé à 1 et est réservé pour une utilisation facultative. Chaque bit S_{ji} ($i =$ de 2 à 12) achemine des informations de signalisation voie par voie pour les circuits à débit sous multiple et/ou des informations de maintenance.

3 Les bits ST (F_s, S_1, \dots, S_6 et S_p), tous fixés à l'état 1, indiquent un signal d'indication d'alarme (AIS) pour six voies à 64 kbit/s.

4 Le bit S_p est habituellement fixé à l'état 1. Quand l'envoi d'un AIS de retour pour six voies à 64 kbit/s est demandé, le bit S_p est fixé à l'état 0.

L'intervalle de temps n° 16 des voies à 64 kbit/s peut être utilisé pour la signalisation. S'il n'est pas utilisé à cette fin, on peut dans certains cas l'employer pour établir une voie de signalisation à 64 kbit/s de la même manière que pour les intervalles de temps 1 à 15 et 17 à 31.

5.1.3 Signalisation

Il est recommandé d'utiliser l'intervalle de temps n° 16 des voies à 64 kbit/s aussi bien pour la signalisation par canal sémaphore que pour la signalisation voie par voie.

Les conditions détaillées de l'organisation de systèmes de signalisation particuliers feront partie des spécifications de ces systèmes de signalisation.

5.1.3.1 Signalisation par canal sémaphore

L'intervalle de temps n° 16 des voies à 64 kbit/s peut être utilisé pour une signalisation par canal sémaphore jusqu'à un débit binaire de 64 kbit/s. La méthode à appliquer pour obtenir le verrouillage des signaux fera partie de la spécification particulière du système de signalisation.

5.1.3.2 Signalisation voie par voie

Ce paragraphe contient la disposition recommandée pour l'emploi du débit de 64 kbit/s de l'intervalle de temps n° 16 pour la signalisation voie par voie.

5.1.3.2.1 Structure de la multitrame

Une multitrame comprend 16 trames consécutives (dont la constitution est indiquée au 5.1.1) numérotées de 0 à 15.

Le signal de verrouillage de multitrame est 0000; il occupe les intervalles de temps pour élément numérique numérotés de 1 à 4 de l'intervalle de temps n° 16 des voies à 64 kbit/s dans la trame 0.

Remplacée par une version plus récente

5.1.3.2.2 Affectation de l'intervalle de temps n° 16 d'une voie à 64 kbit/s

Lorsque l'intervalle de temps n° 16 d'une voie à 64 kbit/s est utilisé pour la signalisation voie par voie, la capacité à 64 kbit/s est sous-multiplexée en voies de signalisation à débits inférieurs, avec comme référence le signal de verrouillage de multiframe.

L'affectation des bits est indiquée en détail dans le Tableau 14.

TABLEAU 14/G.704

Affectation des bits de l'intervalle de temps n° 16 dans une voie

Intervalle de temps n° 16 de la trame 0	Intervalle de temps n° 16 de la trame 1		Intervalle de temps n° 16 de la trame 2		---	Intervalle de temps n° 16 de la trame 15	
0000xyxx	abcd voie 1	abcd voie 16	abcd voie 2	abcd voie 17	---	abcd voie 15	abcd voie 30

NOTES

- 1 Les numéros de voie correspondent à des numéros de voies téléphoniques. Les intervalles de temps n° 1 à 15 et 17 à 31 des voies à 64 kbit/s sont affectés aux voies téléphoniques numérotées de 1 à 30.
- 2 Cette affectation de bits fournit, dans chaque voie téléphonique, quatre voies de signalisation à 500 bit/s, dénommées a, b, c et d. Grâce à cette disposition, la distorsion de signalisation de chaque voie de signalisation introduite par le système de transmission MIC ne dépasse pas ± 2 ms.
- 3 Lorsque les bits b, c ou d ne sont pas utilisés, ils doivent être dans les états: $b = 1$, $c = 0$, $d = 1$.
On recommande de ne pas employer la combinaison 0000 des bits a, b, c et d à des fins de signalisation pour les voies de 1 à 15.
- 4 $x =$ bit de réserve, fixé à 1 si non employé.
 $y =$ bit utilisé pour transmettre une indication d'alarme à l'extrémité distante. Il est fixé à 0 en fonctionnement normal, et à 1 en état d'alarme.

5.2 Jonction (interface) à 2048 kbit/s transmettant $n \times 64$ kbit/s

Les caractéristiques électriques doivent être conformes aux dispositions de la Recommandation G.703 (voir l'article 6/G.703). Pour l'application des intervalles de temps à $n \times 64$ kbit/s dans la trame à 2048 kbit/s, deux situations sont envisagées.

5.2.1 Cas d'un signal à $n \times 64$ kbit/s du côté affluent d'un équipement de multiplexage

Les intervalles de temps de la trame à 2048 kbit/s se décomposent de la façon suivante:

- TS0: conformément au 2.3;
- TS16: réservés pour transmettre, si nécessaire, une voie de signalisation à 64 kbit/s.
 - Pour $2 < n < 15$, les intervalles TS1 à TS n contiennent des données à $n \times 64$ kbit/s [voir la Figure 3 a)];
 - pour $15 < n < 30$, les intervalles TS1 à TS15 et TS17 à TS($n + 1$) contiennent des données à $n \times 64$ kbit/s [voir la Figure 3 b)];
 - les intervalles de temps restants contiennent uniquement des 1.

5.2.2 Cas d'un ou de plusieurs signaux à $n \times 64$ kbit/s du côté signal multiplexé d'un équipement de multiplexage

Pour un signal quelconque à $n \times 64$ kbit/s, les intervalles de temps de la trame à 2048 kbit/s se décomposent comme suit:

- TS0: conformément au 2.3;
- TS16: réservés pour transmettre, si nécessaire, une voie de signalisation à 64 kbit/s.

Remplacée par une version plus récente

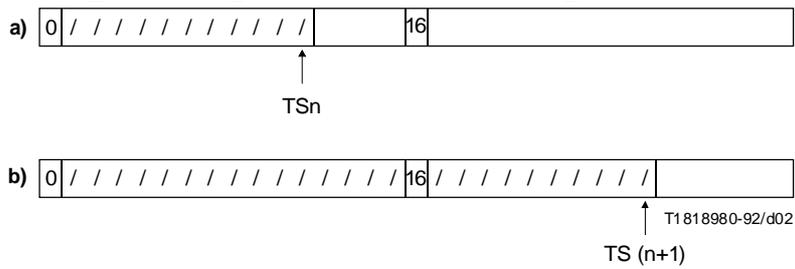


FIGURE 3/G.704

L'intervalle TS(x) de la trame à 2048 kbit/s est désigné comme l'intervalle de temps dans lequel est transmis le premier intervalle de temps du signal à $n \times 64$ kbit/s.

- Pour $x < 15$ et $x + (n - 1) < 15$, ou pour $x^3 > 17$ et $x + (n - 1) < 31$, le remplissage des intervalles de temps va de TS(x) à TS(x + n - 1) [voir la Figure 4 a) et b)];
- pour $x + (n - 1)^3 > 16$, le remplissage des intervalles de temps va de TS(x) à TS15 et de TS17 à TS(x + n) [voir la Figure 4 c)].

NOTE – Une fois qu'un signal à $n \times 64$ kbit/s a été logé dans le signal multiplexé, il faut veiller à la bonne interprétation des règles ci-dessus pour s'assurer que les autres signaux de ce type n'utilisent que les intervalles de temps non utilisés.

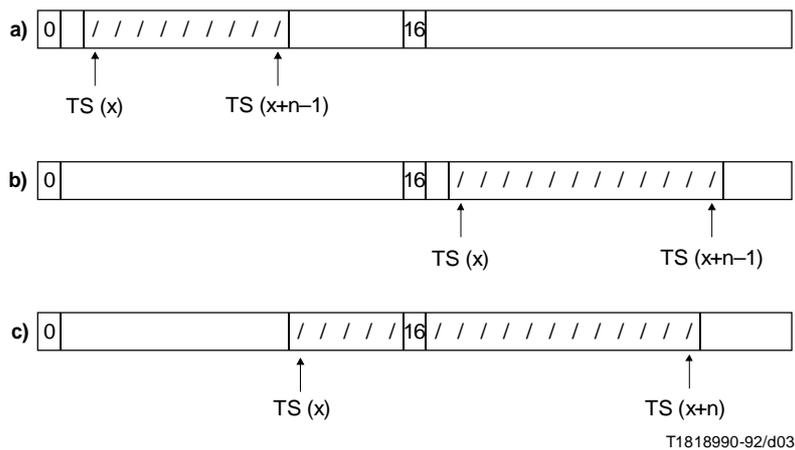


FIGURE 4/G.704

Remplacée par une version plus récente

6 Caractéristiques de la structure de trame permettant d'établir des voies à débits binaires différents dans une jonction (interface) à 8448 kbit/s

6.1 Jonction (interface) à 8448 kbit/s permettant d'établir des voies à 64 kbit/s

6.1.1 Structure de la trame

6.1.1.1 Nombre de bits par intervalle de temps dans une voie à 64 kbit/s

Huit, numérotés de 1 à 8.

6.1.1.2 Nombre d'intervalles de temps par trame dans une voie à 64 kbit/s

Les bits n° 1 à 1056 dans la trame de base permettent d'obtenir 132 intervalles de temps de canal à 64 kbit/s avec entrelacement d'octets, numérotés de 0 à 131.

6.1.2 Utilisation des intervalles de temps dans une voie à 64 kbit/s

6.1.2.1 Affectation des intervalles de temps des voies à 64 kbit/s dans le cas de la signalisation voie par voie

Les intervalles de temps n° 5 à 32, 34 à 65, 71 à 98 et 100 à 131 des voies à 64 kbit/s sont affectés à 120 voies téléphoniques, numérotées de 1 à 120.

L'intervalle de temps n° 0 d'une voie à 64 kbit/s et les 6 premiers bits dans l'intervalle de temps n° 66 d'une voie à 64 kbit/s sont affectés au verrouillage de trame; les deux bits restants de l'intervalle de temps n° 66 des voies à 64 kbit/s sont réservés aux services.

Les intervalles de temps n° 67 à 70 des voies à 64 kbit/s sont affectés à la signalisation voie par voie conformément aux dispositions du 6.1.4.2.

Les intervalles de temps n° 1 à 4, et 33 des voies à 64 kbit/s sont laissés libres pour usage national.

6.1.2.2 Affectation des intervalles de temps des voies à 64 kbit/s dans le cas de la signalisation par canal sémaphore

Les intervalles de temps n° 2 à 32, 34 à 65, 67 à 98 et 100 à 131 des voies à 64 kbit/s sont disponibles pour 127 voies téléphoniques, voies de signalisation ou autres voies de service. Par accord bilatéral entre les Administrations concernées, l'intervalle de temps n° 1 des voies à 64 kbit/s peut être, soit affecté à une autre voie téléphonique ou de service, soit laissé libre en vue de l'exécution de fonctions de service dans un commutateur numérique.

Les voies à 64 kbit/s correspondant aux intervalles de temps n° 1 à 32, 34 à 65 (etc., voir ci-dessus) des voies à 64 kbit/s sont numérotées de 0 à 127.

L'intervalle de temps n° 0 d'une voie à 64 kbit/s et les 6 premiers bits dans l'intervalle de temps n° 66 d'une voie à 64 kbit/s sont affectés au verrouillage de trame; les deux bits restants de l'intervalle de temps n° 66 des voies à 64 kbit/s sont réservés aux services.

Les intervalles de temps n° 67 à 70 d'une voie à 64 kbit/s sont disponibles, par ordre décroissant de priorité, pour la signalisation par canal sémaphore, conformément aux dispositions du 6.1.4.1.

L'intervalle de temps n° 33 d'une voie à 64 kbit/s est laissé libre pour un usage national.

6.1.3 Description de la procédure de contrôle de redondance cyclique (CRC) dans l'intervalle de temps n° 99 des voies à 64 kbit/s

Afin d'obtenir un contrôle de qualité de bout en bout de la liaison à 8 Mbit/s, on utilise une procédure CRC-6 et les six bits C_1 à C_6 calculés à la source sont insérés dans les positions 1 à 6 de l'intervalle de temps n° 99 (voir la Figure 5).

On utilise en outre le bit 7 de cet intervalle de temps, appelé E, pour émettre, dans le sens opposé, une indication relative au signal reçu; le bit E indique si le bloc CRC le plus récent a été reçu avec des erreurs ou sans erreur.

Les bits C_1 à C_6 du CRC-6 sont calculés pour chaque trame. Le bloc CRC-6 comprend alors 132 octets, c'est-à-dire 1056 bits, et le calcul s'effectue 8000 fois par seconde.

Remplacée par une version plus récente

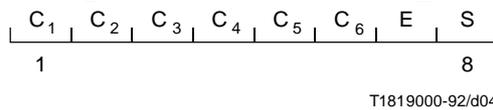


FIGURE 5/G.704

Intervalle de temps 99

6.1.3.1 Processus de multiplication/division

Un mot C_1 à C_6 donné, situé dans la trame N , correspond au reste obtenu après multiplication par x^6 , puis division (modulo 2) par le polynôme générateur $x^6 + x + 1$, de la représentation polynomiale de la trame $(N - 1)$.

NOTE – Lorsqu'on représente le contenu d'une trame sous forme de polynôme, le premier bit de la trame doit être considéré comme étant le bit de poids le plus fort. De même, C_1 se définit comme étant le bit de poids le plus fort du reste et C_6 le bit de poids le plus faible du reste.

6.1.3.2 Procédure de codage

Les valeurs des bits de CRC sont d'abord mises à 0, c'est-à-dire:

$$C_1 = C_2 = C_3 = C_4 = C_5 = C_6 = 0$$

La trame fait ensuite l'objet du processus de multiplication/division mentionné au 6.1.3.1.

Le reste du processus de multiplication/division est mis en mémoire, prêt à être inséré aux emplacements des bits de CRC respectifs de la trame suivante.

NOTE – Les bits de CRC ci-dessus n'influent pas sur le calcul des bits de CRC dans la trame suivante car les emplacements correspondants sont mis à zéro avant le calcul.

6.1.3.3 Procédure de décodage

La trame reçue fait l'objet du processus de multiplication/division mentionné au 6.1.3.1, après que les bits de CRC en ont été extraits et remplacés par des zéros.

Le reste de ce processus de multiplication/division est ensuite mis en mémoire puis comparé bit par bit aux bits de CRC reçus dans la trame suivante.

Si le reste calculé par le décodeur correspond exactement aux bits de CRC émis par le codeur, on considère que la trame contrôlée ne comporte pas d'erreur.

6.1.3.4 Action sur le bit E

La valeur du bit E de la trame N est fixée à 1 dans le sens d'émission si les bits C_1 à C_6 détectés dans la trame la plus récente dans le sens opposé sont erronés (au moins un bit erroné). Dans le cas contraire, la valeur est fixée à zéro.

6.1.4 Signalisation

Il est recommandé d'utiliser les intervalles de temps n° 67 à 70 des voies à 64 kbit/s aussi bien pour la signalisation par canal sémaphore que pour la signalisation voie par voie. Les conditions détaillées de l'organisation de systèmes de signalisation particuliers feront partie des spécifications de ces systèmes de signalisation.

6.1.4.1 Signalisation par canal sémaphore

On peut employer les intervalles de temps n° 67 à 70 des voies à 64 kbit/s, par ordre décroissant de priorité, pour une signalisation par canal sémaphore jusqu'à un débit binaire de 64 kbit/s. La méthode à appliquer pour obtenir le verrouillage des signaux fera partie de la spécification particulière du système de signalisation.

6.1.4.2 Signalisation voie par voie

La disposition recommandée pour l'emploi, au débit de 64 kbit/s de chacun des intervalles de temps n° 67 à 70 des voies à 64 kbit/s pour la signalisation voie par voie est indiquée ci-après.

Remplacée par une version plus récente

6.1.4.2.1 Structure de la multitrame

Une multitrame pour chaque train à 64 kbit/s comprend 16 trames consécutives (dont la composition est indiquée au 6.1.1) numérotées de 0 à 15.

Le signal de verrouillage de multitrame est 0000; il occupe les éléments numériques numérotés de 1 à 4 des intervalles de temps n° 67 à 70 des voies à 64 kbit/s dans la trame 0.

6.1.4.2.2 Affectation des intervalles de temps n° 67 à 70 des voies à 64 kbit/s

Lorsque les intervalles de temps n° 67 à 70 des voies à 64 kbit/s sont utilisés pour la signalisation voie par voie, la capacité de débit à 64 kbit/s de chacun des quatre intervalles de temps des voies à 64 kbit/s est sous-multiplexée en voies de signalisation à débits inférieurs par référence au signal de verrouillage de multitrame. L'affectation des bits est indiquée en détail dans le Tableau 15.

TABLEAU 15/G.704

Affectation des bits des intervalles de temps n° 67 à 70 des voies à 64 kbit/s

Intervalle de temps de voie à 64 kbit/s	67		68		69		70	
Trame								
0	0000xyxx		0000xyxx		0000xyxx		0000xyxx	
1	abcd voie 16	abcd voie 31	abcd voie 1	abcd voie 46	abcd voie 61	abcd voie 76	abcd voie 91	abcd voie 106

15	abcd voie 30	abcd voie 45	abcd voie 15	abcd voie 60	abcd voie 75	abcd voie 90	abcd voie 105	abcd voie 120

NOTES

1 Les numéros de voie correspondent à des numéros de voies téléphoniques. Voir 6.1.2.1 pour l'affectation des intervalles de temps des voies à 64 kbit/s aux voies téléphoniques.

2 Cette affectation de bits fournit, pour chaque voie téléphonique, quatre voies de signalisation à 500 bit/s, dénommées a, b, c et d. Grâce à cette disposition, la distorsion de signalisation de chaque voie de signalisation, introduite par le système de transmission MIC, ne dépasse pas ± 2 ms.

3 Lorsque les bits b, c ou d ne sont pas utilisés, ils doivent avoir les valeurs: b = 1, c = 0, d = 1.

On recommande de ne pas employer la combinaison 0000 des bits a, b, c et d à des fins de signalisation pour les voies numérotées de 1 à 15, 31 à 45, 61 à 75 et 91 à 125.

4 x = bit de réserve, fixé à 1 si non employé.

y = bit servant à transmettre une indication d'alarme à l'extrémité distante. Ce bit est fixé à 0 en fonctionnement normal, et à 1 en état d'alarme.

6.2 Jonction (interface) à 8448 kbit/s permettant d'établir des voies ayant un débit autre que 64 kbit/s

Pour étude ultérieure.

Remplacée par une version plus récente

Annexe A

Exemples de mise en œuvre de la procédure de CRC à l'aide de registres à décalage

(Cette annexe fait partie intégrante de la présente Recommandation)

A.1 Procédure CRC-6 pour la jonction (interface) à 1544 kbit/s (voir 2.1.3.1.2)

Voir la Figure A.1.

Entrée I du registre à décalage: CMB N avec bits F fixés à 1.

Polynôme générateur du registre à décalage: $x^6 + x + 1$.

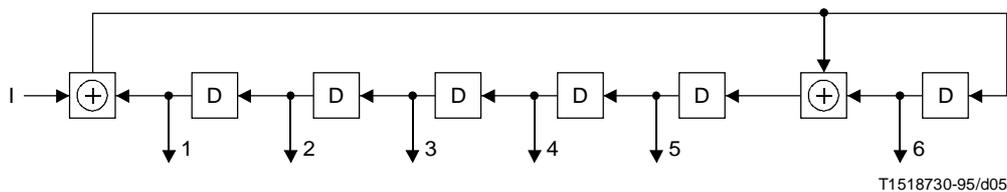


FIGURE A.1/G.704

Au point I, le bloc de message de contrôle (CMB) est introduit en série (c'est-à-dire bit par bit) dans le circuit, en commençant par le bit numéro 1 de la multiframe (voir le Tableau 1). Une fois que le dernier bit du CMB (c'est-à-dire le bit numéro 4632 de la multiframe) a été introduit dans le registre à décalage, les bits de CRC e_1 à e_6 sont disponibles aux sorties 1 à 6 (on retrouve le bit de poids le plus fort, e_1 , à la sortie 1, et le bit de poids le plus faible, e_6 , à la sortie 6). Les bits e_1 à e_6 sont transmis dans le CMB suivant (voir le Tableau 1).

NOTE – Les sorties (1 à 6) des étages du registre à décalage sont remises à 0 après chaque CMB.

A.2 Procédure CRC-5 pour la jonction (interface) à 6312 kbit/s (voir 2.2.3.2)

Voir la Figure A.2.

Entrée I du registre à décalage: CMB N.

Polynôme générateur du registre à décalage: $x^5 + x^4 + x^2 + 1$.

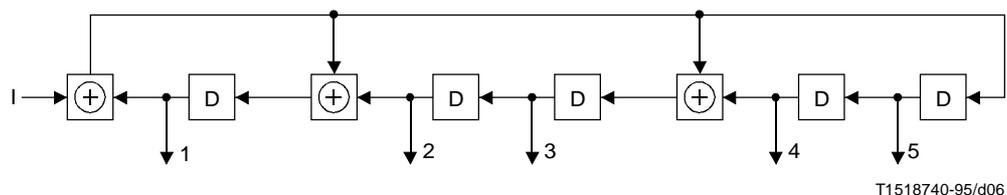


FIGURE A.2/G.704

Remplacée par une version plus récente

Au point I, le CMB est introduit en série (c'est-à-dire bit par bit) dans le circuit, en commençant par le bit numéro 1 de la trame numéro 1 (voir le Tableau 4). Une fois que le dernier bit du CMB (c'est-à-dire le bit numéro 784 de la trame numéro 4) a été introduit dans le registre à décalage, les bits de CRC e_1 à e_5 sont disponibles aux sorties 1 à 5 (on retrouve le bit de poids le plus fort, e_1 , à la sortie 1, et le bit de poids le plus faible, e_5 , à la sortie 5). Les bits e_1 à e_5 sont transmis dans la multitrame correspondante (voir le Tableau 4).

NOTE – Les sorties (1 à 5) des étages du registre à décalage sont remises à 0 après chaque CMB.

A.3 Procédure CRC-4 pour la jonction (interface) à 2048 kbit/s (voir 2.3.3.5)

Voir la Figure A.3.

Entrée I du registre à décalage: SMF(N) avec C_1, C_2, C_3, C_4 fixés à 0.

Polynôme générateur du registre à décalage: $x^4 + x + 1$.

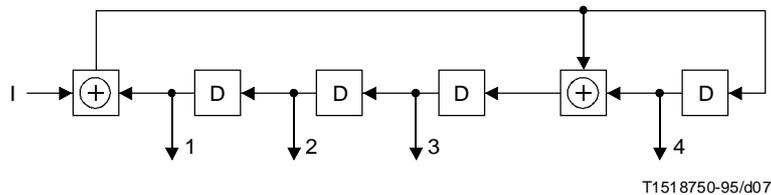


FIGURE A.3/G.704

Au point I, la sous-multitrame (SMF) est introduite en série (c'est-à-dire bit par bit) dans le circuit, en commençant par le bit $C_1 = 0$ (voir le Tableau 5B). Une fois que le dernier bit de la SMF (c'est-à-dire le bit numéro 256 de la trame numéro 7, respectivement de la trame numéro 15) a été introduit dans le registre à décalage, les bits CRC C_1 à C_4 sont disponibles aux sorties 1 à 4 (on retrouve le bit de poids le plus fort, C_1 , à la sortie 1, et le bit de poids le plus faible, C_4 , à la sortie 4). Les bits C_1 à C_4 sont transmis dans la SMF suivante, c'est-à-dire SMF(N + 1).

NOTE – Les sorties (1 à 4) des étages du registre à décalage sont remises à 0 après chaque SMF.

Annexe B

Liste alphabétique des abréviations utilisées dans la présente Recommandation

(Cette annexe fait partie intégrante de la présente Recommandation)

AIS	Signal d'indication d'alarme (<i>alarm indication signal</i>)
CRC	Contrôle de redondance cyclique (<i>cyclic redundancy check</i>)
DL	Liaison de données (<i>data link</i>)
FAS	Signal de verrouillage de trame (<i>frame alignment signal</i>)
LFA	Perte de verrouillage de trame (<i>loss of frame alignment</i>)
SGC	Voie de groupement de signalisation (<i>signalling grouping channel</i>)
SMF	Sous-multitrame (<i>sub-multiframe</i>)