



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

**CCITT**

**G.704**

COMITÉ CONSULTIVO  
INTERNACIONAL  
TELEGRÁFICO Y TELEFÓNICO

**ASPECTOS GENERALES DE LOS SISTEMAS  
DE TRANSMISIÓN DIGITAL;  
EQUIPOS TERMINALES**

---

**ESTRUCTURAS DE TRAMA SÍNCRONA  
UTILIZADAS EN LOS NIVELES  
JERÁRQUICOS PRIMARIO  
Y SECUNDARIO**

**Recomendación G.704**

---



Ginebra, 1991

## PREFACIO

El CCITT (Comité Consultivo Internacional Telegráfico y Telefónico) es un órgano permanente de la Unión Internacional de Telecomunicaciones (UIT). Este órgano estudia los aspectos técnicos, de explotación y tarifarios y publica Recomendaciones sobre los mismos, con miras a la normalización de las telecomunicaciones en el plano mundial.

La Asamblea Plenaria del CCITT, que se celebra cada cuatro años, establece los temas que han de estudiarse y aprueba las Recomendaciones preparadas por sus Comisiones de Estudio. La aprobación de Recomendaciones por los miembros del CCITT entre las Asambleas Plenarias de éste es el objeto del procedimiento establecido en la Resolución N.º 2 del CCITT (Melbourne, 1988).

La Recomendación G.704 ha sido preparada por la Comisión de Estudio XVIII y fue aprobada por el procedimiento de la Resolución N.º 2 el 5 de abril de 1991.

---

## NOTAS DEL CCITT

- 1) En esta Recomendación, la expresión «Administración» se utiliza para designar, en forma abreviada, tanto una Administración de telecomunicaciones como una empresa privada de explotación de telecomunicaciones reconocida.
- 2) En el anexo B figura la lista de abreviaturas utilizadas en la presente Recomendación.

© UIT 1991

Es propiedad. Ninguna parte de esta publicación puede reproducirse o utilizarse, de ninguna forma o por ningún medio, sea éste electrónico o mecánico, de fotocopia o de microfilm, sin previa autorización escrita por parte de la UIT.

## Recomendación G.704

### ESTRUCTURAS DE TRAMA SÍNCRONA UTILIZADAS EN LOS NIVELES JERÁRQUICOS PRIMARIO Y SECUNDARIO

(Málaga-Torremolinos, 1984; modificada en Melbourne, 1988; revisada en 1990)

#### 1 Generalidades

En esta Recomendación se especifican las características funcionales de los interfaces asociados a:

- nodos de la red, en especial, equipos múltiplex digitales síncronos y centrales digitales en redes digitales integradas (RDI) para telefonía y redes digitales de servicios integrados (RDSI), y
- equipo de multiplexación MIC.

El § 2 trata las estructuras de trama básica, y da detalles sobre la longitud de trama, las señales de alineación de trama, los procedimientos de verificación por redundancia cíclica (VRC) y otras informaciones fundamentales.

Los § 3 a 6 contienen una información más específica sobre la manera en que ciertos canales a 64 kbit/s y a otras velocidades binarias van contenidos en las estructuras de trama básica descritas en el § 2.

En la Recomendación G.703 se especifican las características eléctricas de estos interfaces.

*Nota 1* – Cabe señalar que esta Recomendación no se aplica necesariamente a aquellos casos en los que las señales que atraviesan los interfaces se destinan a conexiones no conmutadas, tales como las utilizadas para el transporte de señales de banda ancha codificadas (por ejemplo señales de difusión de TV o señales radiofónicas multiplexadas que no precisan un encaminamiento individual por la RDSI), véase también el anexo A a la Recomendación G.702.

*Nota 2* – Las estructuras de trama recomendadas en esta Recomendación no se aplican a ciertas señales de mantenimiento, tales como la señal «todos UNOS» transmitida durante las condiciones de avería, u otras señales transmitidas durante condiciones de fuera de servicio.

*Nota 3* – Las Recomendaciones pertinentes para cada equipo correspondiente tratan las estructuras de trama asociadas con los equipos de multiplexación digital que utilizan justificación.

*Nota 4* – La inclusión de estructuras de canal a velocidades binarias diferentes de 64 kbit/s será objeto de ulterior estudio. Las Recomendaciones G.761 y G.763, que especifican las características del equipo de transcodificación MIC/MICDA, contienen información sobre las estructuras de canal a 32 kbit/s. La utilización más general de estas estructuras particulares queda para ulterior estudio.

#### 2 Estructura de trama básica

##### 2.1 Estructura de trama básica a 1544 kbit/s

##### 2.1.1 Longitud de trama

Cada trama está formada por 193 bits, numerados del 1 al 193. La frecuencia de repetición de trama es de 8000 Hz.

##### 2.1.2 Bit F

El primer bit de una trama se designa por bit F y se utiliza para fines tales como la alineación de trama, la monitorización de la calidad de funcionamiento y el suministro de un enlace de datos.

### 2.1.3 Asignación de los bits F

Para la asignación de los bits F se recomienda seguir uno de los dos métodos indicados en los cuadros 1/G.704 y 2/G.704.

CUADRO 1/G.704

#### Estructura de multitrama para la multitrama de 24 tramas

Número de trama en la multitrama	Bits F			Número(s) de bit en cada intervalo de tiempo de canal		Denominación del canal de señalización <sup>a)</sup>	
	Número de bit en la multitrama	Asignaciones			Para la señal de carácter <sup>a)</sup>		Para la señalización <sup>a)</sup>
		SAT	ED	VRC			
1	1	–	<i>m</i>	–	1 a 8	–	A
2	194	–	–	$e_1$	1 a 8	–	
3	387	–	<i>m</i>	–	1 a 8	–	
4	580	0	–	–	1 a 8	–	
5	773	–	<i>m</i>	–	1 a 8	–	
6	966	–	–	$e_2$	1 a 7	8	
7	1159	–	<i>m</i>	–	1 a 8	–	
8	1352	0	–	–	1 a 8	–	
9	1545	–	<i>m</i>	–	1 a 8	–	
10	1738	–	–	$e_3$	1 a 8	–	
11	1931	–	<i>m</i>	–	1 a 8	–	B
12	2124	1	–	–	1 a 7	8	
13	2317	–	<i>m</i>	–	1 a 8	–	
14	2510	–	–	$e_4$	1 a 8	–	
15	2703	–	<i>m</i>	–	1 a 8	–	
16	2896	0	–	–	1 a 8	–	
17	3089	–	<i>m</i>	–	1 a 8	–	C
18	3282	–	–	$e_5$	1 a 7	8	
19	3475	–	<i>m</i>	–	1 a 8	–	
20	3668	1	–	–	1 a 8	–	
21	3861	–	<i>m</i>	–	1 a 8	–	
22	4054	–	–	$e_6$	1 a 8	–	
23	4247	–	<i>m</i>	–	1 a 8	–	
24	4440	1	–	–	1 a 7	8	

SAT Señal de alineación de trama (. . . 001011 . . .).

ED Enlace de datos a 4 kbit/s (bits de mensaje *m*).

VRC Campo de verificación de bloques VRC-6 (bits de verificación  $e_1$  a  $e_6$ ).

<sup>a)</sup> Sólo es aplicable en el caso de señalización asociada al canal (véase el § 3.1.3.2).

**Asignación de los bits F para la multitrama de 12 tramas**

Número de trama	Señal de alineación de trama	Señal de alineación de multitrama o señalización
1	1	–
2	–	S
3	0	–
4	–	S

*Nota* – Véase el § 3.1.3.2.2 para la estructura de multitrama.

2.1.3.1 *Método 1: multitrama de 24 tramas*

La asignación de los bits F a la señal de alineación de multitrama, el enlace de datos (ED) y los bits de verificación (VRC) se indican en el cuadro 1/G.704.

2.1.3.1.1 *Señal de alineación de multitrama*

El bit F de cada cuarta trama forma el esquema 001011 . . . 001011. Esta señal de alineación de multitrama se utiliza para identificar el lugar en que está situada cada trama dentro de la multitrama, con objeto de extraer el código de verificación por redundancia cíclica, VRC-6, y la información de enlace de datos, así como de identificar las tramas que contienen señalización (tramas 6, 12, 18, y 24), si se utiliza señalización asociada al canal.

2.1.3.1.2 *Verificación por redundancia cíclica (VRC)*

La verificación por redundancia cíclica VRC-6 es un método de monitorización de la calidad de funcionamiento en el que se ocupa la posición de los bits F de las tramas 2, 6, 10, 14, 18 y 22 de cada multitrama (véase el cuadro 1/G.704).

Los bits de verificación del bloque de mensaje VRC-6 (bits  $e_1$ ,  $e_2$ ,  $e_3$ ,  $e_4$ ,  $e_5$  y  $e_6$ ) van en los bits 194, 966, 1738, 2510, 3282 y 4054 de la multitrama, respectivamente, como se indica en el cuadro 1/G.704. El bloque de mensaje VRC-6 (BMV) es una secuencia de 4632 bits en serie que coincide con una multitrama. Por definición, el bloque BMV  $N$  comienza en la posición de bit 1 de la multitrama  $N$  y termina en la posición de bit 4632 de la multitrama  $N$ . El primer bit VRC transmitido de una multitrama es el bit más significativo del polinomio del BMV.

Al calcular los bits VRC-6, los bits F se sustituyen por UNOS binarios. Toda la información de otras posiciones de bit será idéntica a la información de las posiciones de bit de la multitrama correspondiente.

La secuencia de bits de verificación  $e_1$  a  $e_6$  transmitida en la multitrama  $N+1$  es el resto que queda después de multiplicar el polinomio correspondiente a BMV  $N$  por  $x^6$  y dividir el resultado (en módulo 2) por el polinomio generador  $x^6 + x + 1$ . El primer bit de verificación ( $e_1$ ) es el bit más significativo del resto; el último bit de verificación ( $e_6$ ) es el bit menos significativo del resto. Cada multitrama contiene los bits de verificación VRC-6 generados por el BMV precedente.

En el receptor, el BMV recibido, en el cual cada bit F ha sido reemplazado por un UNO binario, se somete al proceso de multiplicación/división descrito anteriormente. El resto resultante se compara bit por bit con los bits de verificación VRC-6 contenidos en la multitrama recibida inmediatamente después. Si no hay errores de transmisión, los bits de verificación comparados serán idénticos.

#### 2.1.3.1.3 *Enlace de datos a 4 kbit/s*

Comenzando por la trama 1 de la multitrama (véase el cuadro 1/G.704), el primer bit de una trama de cada dos constituye un elemento del enlace de datos a 4 kbit/s. Este enlace de datos proporciona un trayecto de comunicación entre los terminales de nivel jerárquico primario y contendrá datos, una secuencia de enlace de datos en reposo o una secuencia de alarma por pérdida de la alineación de trama.

Sigue en estudio el formato que ha de utilizarse para la transmisión de datos en los bits  $m$  del enlace de datos.

Se halla también en estudio la secuencia de enlace de datos en reposo.

Se transmite una secuencia de alarma por pérdida de la alineación de trama cuando se detecta una condición de pérdida de la alineación de trama (PAT). Después de detectar una condición de pérdida de la alineación de trama en el extremo local A, se transmitirá la segunda secuencia PAT de 16 bits constituida por ocho UNOS y ocho CEROS (111111100000000) en los bits  $m$  del enlace de datos a 4 kbit/s en forma continua hacia el extremo distante B.

#### 2.1.3.2 *Método 2: multitrama de 12 tramas*

La asignación de los bits F a la señal de alineación de trama, la señal de alineación de multitrama y la señalización se indica en el cuadro 2/G.704.

## 2.2 Estructura de trama básica a 6312 kbit/s

### 2.2.1 Longitud de trama

Cada trama está formada por 789 bits. La frecuencia de repetición de trama es de 8000 Hz.

### 2.2.2 Bits F

Los últimos cinco bits de una trama se designan bits F, y se utilizan para propósitos tales como la alineación de trama, la monitorización de la calidad de funcionamiento y el suministro de un enlace de datos.

### 2.2.3 Asignación de los bits F

La asignación de los bits F se indica en el cuadro 3/G.704.

CUADRO 3/G.704

**Asignación de los bits F**

Número de trama	Número de bit				
	785	786	787	788	789
1	1	1	0	0	<i>m</i>
2	1	0	1	0	0
3	<i>x</i>	<i>x</i>	<i>x</i>	<i>a</i>	<i>m</i>
4	<i>e</i> <sub>1</sub>	<i>e</i> <sub>2</sub>	<i>e</i> <sub>3</sub>	<i>e</i> <sub>4</sub>	<i>e</i> <sub>5</sub>

*m* Bit de enlace de datos.

*a* Bit de alarma para el extremo distante (1 = alarma activada, 0 = alarma no activada).

*e*<sub>*i*</sub> Bit de verificación VRC-5 (*i* = 1 a 5).

*x* Bit de reserva; se ponen a 1 cuando no se utilizan.

### 2.2.3.1 Señal de alineación de trama

La señal de alineación de trama y multitrama es 110010100 y es transportada por los bits F en las tramas 1 y 2, excluyendo el bit 789 de la trama 1.

### 2.2.3.2 Verificación por redundancia cíclica

El bloque de mensaje de verificación (BMV) por redundancia cíclica 5 (VRC-5) es una secuencia de 3151 bits en serie que comienza en el bit número 1 de la trama número 1 y termina en el bit número 784 de la trama número 4. Los bits de verificación de bloque de mensaje VRC-5  $e_1$ ,  $e_2$ ,  $e_3$ ,  $e_4$  y  $e_5$ , ocupan las cinco últimas posiciones de bit de la multitrama como se indica en el cuadro 3/G.704.

La secuencia de bits de verificación  $e_1$  a  $e_5$  transmitida en la multitrama  $N$  es el resto que queda después de multiplicar el polinomio correspondiente a BMV  $N$  por  $x^5$  y dividir el resultado (en módulo 2) por el polinomio generador  $x^5 + x^4 + x^2 + 1$ . El primer bit de verificación ( $e_1$ ) es el bit más significativo del resto; el último bit de verificación ( $e_5$ ) es el bit menos significativo del resto. Cada multitrama contiene los bits de verificación VRC-5 generados para el BMV correspondiente.

En el receptor, la secuencia entrante de 3156 bits en serie (es decir, 3151 bits de BMV y 5 bits VRC), cuando se divide por los polinomios generadores, da un resto de 00000 si no hay errores de transmisión.

### 2.2.3.3 Enlace de datos a 4 kbit/s

El bit  $m$  indicado en el cuadro 3/G.704 se utiliza como un bit de enlace de datos. Estos bits dan una capacidad de transmisión de datos a 4 kbit/s asociada al trayecto digital a 6312 kbit/s.

### 2.2.3.4 Indicación de alarma para el extremo distante

Cuando se detecta una condición de pérdida de la alineación de trama en el extremo local A, se transmite al extremo distante B en la posición de bit  $a$  un bit de señal de alarma para el extremo distante, como se indica en el cuadro 3/G.704.

## 2.3 Estructura de trama básica a 2048 kbit/s

### 2.3.1 Longitud de trama

Cada trama está formada por 256 bits, numerados del 1 al 256. La frecuencia de repetición de trama es de 8000 Hz.

### 2.3.2 Asignación de los bits de la trama numerados del 1 al 8

La asignación de los bits de la trama numerados del 1 al 8 se indica en el cuadro 4a/G.704.

CUADRO 4a/G.704

Asignación de los bits de la trama numerados del 1 al 8

Número del bit	1	2	3	4	5	6	7	8
Tramas alternadas								
Trama que contiene la señal de alineación de trama	$S_i$	0	0	1	1	0	1	1
	(Nota 1)	Señal de alineación de trama						
Trama que no contiene la señal de alineación de trama	$S_i$	1	A	$S_{a4}$	$S_{a5}$	$S_{a6}$	$S_{a7}$	$S_{a8}$
	(Nota 1)	(Nota 2)	(Nota 3)	(Nota 4)				

*Nota 1* –  $S_i$  = bits reservados para uso internacional. En el § 2.3.3 se describe un uso específico. En etapas posteriores se podrán definir otros usos posibles. Si ninguno de estos usos se realiza en la práctica, se deberán poner estos bits a 1 en los trayectos digitales que atraviesan una frontera internacional. No obstante, se pueden utilizar en el ámbito nacional si el trayecto digital no atraviesa una frontera.

*Nota 2* – Este bit se pone a 1 para evitar simulaciones de la señal de alineación de trama.

*Nota 3* – A = indicación de alarma distante. En funcionamiento normal, puesto a 0; en condición de alarma, puesto a 1.

*Nota 4* –  $S_{a4}$  a  $S_{a8}$  = bits adicionales de reserva que pueden utilizarse como sigue:

- i) Los bits  $S_{a4}$  a  $S_{a8}$  pueden ser recomendados por el CCITT para uso en aplicaciones punto a punto específicas (por ejemplo, equipos transcodificadores conformes a la Recomendación G.761).
- ii) El bit  $S_{a4}$  puede utilizarse como un enlace de datos basado en mensaje que ha de recomendar el CCITT para operaciones, mantenimiento y monitorización de la calidad de funcionamiento. Si se accede al enlace de datos en puntos intermedios, con las alteraciones consiguientes del bit  $S_{a4}$ , los bits VRC-4 deben actualizarse para conservar las funciones correctas de terminación de trayecto de extremo a extremo asociadas con el procedimiento VRC-4 (véase el § 2.3.3.5.4). El protocolo y los mensajes del enlace de datos quedan para ulterior estudio.
- iii) Los bits  $S_{a5}$  a  $S_{a7}$  son para uso nacional cuando no se les necesita para aplicaciones punto a punto específicas [véase el inciso i) anterior].

Los bits  $S_{a4}$  a  $S_{a8}$  (cuando no se utilizan) deben ponerse a 1 en enlaces que atraviesan fronteras internacionales.

### 2.3.3 Descripción del procedimiento VRC-4 mediante el bit 1 de la trama

#### 2.3.3.1 Uso especial del bit 1 de la trama

Cuando es preciso suministrar protección adicional contra la simulación de la señal de alineación de trama y/o cuando es preciso contar con una capacidad mejorada de monitorización de errores, se utilizará el procedimiento de verificación por redundancia cíclica-4 (VRC-4), como se especifica a continuación.

*Nota* – En el diseño del equipo capaz de aplicar el procedimiento VRC-4 debe preverse la posibilidad de interfuncionamiento con equipos que no permitan aplicar la VRC, es decir, la aptitud para seguir prestando servicio (tráfico) entre equipos con y sin la capacidad VRC-4. Esto puede hacerse de forma manual (por ejemplo, mediante puentes) o automática.

- En el caso manual, el equipo que incorpore el procedimiento VRC-4 ha de ser capaz de poner el bit 1 de la trama al estado UNO binario (véase la nota 1 del cuadro 4a/G. 704).
- En el caso automático, esto puede lograrse con el equipo capaz de aplicar el procedimiento VRC-4, ya sea:
  - como función de «capa superior» bajo el control de un medio de gestión de red (por ejemplo, una red de gestión de telecomunicaciones, RGT), cuyos detalles quedan para ulterior estudio,
  - como función de «capa inferior» utilizando un algoritmo VRC-4 modificado de alineación de multitrama, descrito en el anexo B a la Recomendación G. 706.

2.3.3.2 La asignación de los bits 1 a 8 de la trama se indica en el cuadro 4b/G.704 para el caso de una multitrama VRC-4 completa.

CUADRO 4b/G.704

**Estructura de multitrama VRC-4**

	Submultitrama (SMT)	Número de trama	Bits 1 a 8 de la trama							
			1	2	3	4	5	6	7	8
Multitrama	I	0	C <sub>1</sub>	0	0	1	1	0	1	1
		1	0	1	A	S <sub>a4</sub>	S <sub>a5</sub>	S <sub>a6</sub>	S <sub>a7</sub>	S <sub>a8</sub>
		2	C <sub>2</sub>	0	0	1	1	0	1	1
		3	0	1	A	S <sub>a4</sub>	S <sub>a5</sub>	S <sub>a6</sub>	S <sub>a7</sub>	S <sub>a8</sub>
		4	C <sub>3</sub>	0	0	1	1	0	1	1
		5	1	1	A	S <sub>a4</sub>	S <sub>a5</sub>	S <sub>a6</sub>	S <sub>a7</sub>	S <sub>a8</sub>
		6	C <sub>4</sub>	0	0	1	1	0	1	1
	7	0	1	A	S <sub>a4</sub>	S <sub>a5</sub>	S <sub>a6</sub>	S <sub>a7</sub>	S <sub>a8</sub>	
	II	8	C <sub>1</sub>	0	0	1	1	0	1	1
		9	1	1	A	S <sub>a4</sub>	S <sub>a5</sub>	S <sub>a6</sub>	S <sub>a7</sub>	S <sub>a8</sub>
		10	C <sub>2</sub>	0	0	1	1	0	1	1
		11	1	1	A	S <sub>a4</sub>	S <sub>a5</sub>	S <sub>a6</sub>	S <sub>a7</sub>	S <sub>a8</sub>
		12	C <sub>3</sub>	0	0	1	1	0	1	1
		13	E	1	A	S <sub>a4</sub>	S <sub>a5</sub>	S <sub>a6</sub>	S <sub>a7</sub>	S <sub>a8</sub>
		14	C <sub>4</sub>	0	0	1	1	0	1	1
15		E	1	A	S <sub>a4</sub>	S <sub>a5</sub>	S <sub>a6</sub>	S <sub>a7</sub>	S <sub>a8</sub>	

*Nota 1* – E = bits de indicación de error VRC-4 (véase el § 2.3.3.4).

*Nota 2* – S<sub>a4</sub> a S<sub>a8</sub> = bits de reserva (véase la nota 4 al cuadro 4a/G.704).

*Nota 3* – C<sub>1</sub> a C<sub>4</sub> = bits de verificación por redundancia cíclica-4 (VRC-4) (véanse los § 2.3.3.4 y 2.3.3.5).

*Nota 4* – A = indicación de alarma distante (véase el cuadro 4a/G.704).

2.3.3.3 Cada multitrama VRC-4, compuesta de 16 tramas numeradas de 0 a 15, se divide en dos submultitramas (SMT) de 8 tramas, denominadas SMT I y SMT II, lo que indica su orden respectivo de aparición dentro de la estructura de multitrama VRC-4. La SMT constituye el tamaño del bloque de verificación por redundancia cíclica 4 (VRC-4) (o sea, 2048 bits).

La estructura de multitrama VRC-4 no está relacionada con el uso posible de una estructura de multitrama en el intervalo de tiempo de canal 16 a 64 kbit/s (véase el § 5.1.3.2).

#### 2.3.3.4 *Uso del bit 1 en la multitrama VRC-4 a 2048 kbit/s*

En las tramas que contienen la señal de alineación de trama (definida en el § 2.3.2), el bit 1 se utiliza para transmitir los bits VRC-4. En cada SMT hay cuatro bits VRC-4, denominados  $C_1$ ,  $C_2$ ,  $C_3$  y  $C_4$ .

En las tramas que no contienen la señal de alineación de trama (véase el § 2.3.2), el bit 1 se utiliza para transmitir la señal de alineación de multitrama VRC-4, de 6 bits, y los dos bits (E) de indicación de error VRC-4.

La señal de alineación de multitrama VRC-4 es de la forma 001011.

Los bits E deberán ponerse a CERO hasta que se haya establecido la alineación de trama básica y la multitrama VRC-4 (véase el § 4 de la Recomendación G.706). A partir de entonces, los bits E pueden utilizarse para indicar submultitramas con errores recibidas pasando el estado binario de un bit E de UNO a CERO para cada submultitrama con errores. Todo retardo en la detección de una submultitrama con errores y la fijación del bit E que indica el estado de error debe ser inferior a un segundo.

*Nota 1* – Los bits E se tomarán siempre en cuenta incluso si se halla que la submultitrama que los contiene tiene errores, puesto que hay poca probabilidad de que los bits E tengan errores.

*Nota 2* – A corto plazo, puede haber, en algunos países, equipos que no utilizan los bits E; en este caso, los bits E se ponen a UNO binario.

#### 2.3.3.5 *Verificación por redundancia cíclica (VRC)*

##### 2.3.3.5.1 *Proceso de multiplicación/división*

Una palabra VRC-4 específica, situada por ejemplo en la submultitrama  $N$ , es el resto que queda después de multiplicar el polinomio correspondiente a la submultitrama  $N - 1$  por  $x^4$  y de dividir el resultado (en módulo 2) por el polinomio generador  $x^4 + x + 1$ .

*Nota 1* – Al representar el contenido del bloque de verificación en forma de polinomio, el primer bit del bloque, o sea, el bit 1 en la trama cero o el bit 1 en la trama 8, debe ser considerado como el bit más significativo. De manera similar, se define  $C_1$  como el bit más significativo del resto y  $C_4$  como el bit menos significativo del resto.

*Nota 2* – Puede presentarse la necesidad de actualizar los bits VRC-4 en equipos intermedios que acceden al enlace de datos basado en mensaje por bits  $S_{a4}$  (véase el § 2.3.3.5.4).

#### 2.3.3.5.2 *Procedimiento de codificación*

- i) Los bits VRC-4 de la SMT se sustituyen por CEROS binarios.
- ii) La SMT se somete al proceso de multiplicación/división al que se hace referencia en el § 2.3.3.5.1.
- iii) Se almacena el resto del proceso de multiplicación/división, que queda listo para ser introducido en las posiciones de bit VRC-4 respectivas de la SMT siguiente.

*Nota* – Los bits VRC-4 generados de esta manera no influyen en el resultado del proceso de multiplicación/división aplicado en la SMT siguiente porque, tal como se indica en el apartado i), las posiciones de bit VRC-4 en una SMT se ponen inicialmente a cero en el proceso de multiplicación/división.

#### 2.3.3.5.3 *Procedimiento de decodificación*

- i) Una SMT recibida se somete al proceso de multiplicación/división a que se hace referencia en el § 2.3.3.5.1 después de extraerle los bits VRC-4 y reemplazarlos por ceros.
- ii) Se almacena el resto de la división, y a continuación se compara bit por bit con los bits VRC recibidos en la SMT siguiente.
- iii) Si el resto calculado por el decodificador corresponde exactamente a los bits VRC-4 recibidos en la SMT siguiente, se supone que la SMT verificada no contiene errores.

#### 2.3.3.5.4 *Procedimiento de actualización en puntos del trayecto intermedios en una aplicación de enlace de datos basado en mensaje*

El bit  $S_{a4}$  puede utilizarse como enlace de datos basado en mensaje por trayectos a 2048 kbit/s [véase el inciso ii) de la nota 4 al cuadro 4a/G.704]. Se prevén situaciones en que el acceso a ese enlace de datos puede necesitarse en puntos del trayecto situados entre los auténticos puntos de terminación de trayecto, por ejemplo, informe de datos de característica de error procedentes de emplazamientos intermedios a lo largo del trayecto. En esas situaciones es importante no invalidar o degradar la función lógica de terminación de trayecto de la VRC-4. Por consiguiente, los cambios de los bits  $S_{a4}$  de una submultitrama (SMT) en un punto intermedio de un trayecto *no* implican un nuevo cálculo de los bits VRC-4 en toda la SMT sino más bien su actualización como función de recodificación lineal en relación con cambios binarios determinísticos específicos de los bits  $S_{a4}$  solamente.

En el anexo C a la Recomendación G. 706 se facilita información adicional sobre este procedimiento de actualización.

## 2.4 *Estructura de trama básica a 8448 kbit/s*

### 2.4.1 *Longitud de trama*

La trama está constituida por 1056 bits numerados del 1 al 1056. La frecuencia de repetición de trama es de 8000 Hz.

### 2.4.2 *Señal de alineación de trama*

La señal de alineación de trama es 11100110 100000 y ocupa las posiciones de bit 1 a 8 y 529 a 534.

### 2.4.3 *Dígitos de servicio*

El bit 535 se utiliza para transportar la indicación de alarma (bit 535 en el estado 1 = alarma activada; bit 535 en el estado 0 = alarma no activada).

El bit 536 se deja libre para uso nacional y debe ponerse a 1 en los trayectos que atraviesan una frontera internacional. Esto mismo es aplicable a los bits 9 a 40 en el caso de la señalización asociada al canal.

## **3 Características de la estructura de trama que transporta canales a diversas velocidades binarias en 1544 kbit/s**

### 3.1 *Interfaz a 1544 kbit/s que transporta canales a 64 kbit/s*

#### 3.1.1 *Estructura de trama*

##### 3.1.1.1 *Número de bits por intervalo de tiempo de canal a 64 kbit/s*

Ocho, numerados de 1 a 8.

##### 3.1.1.2 *Número de intervalos de tiempo de canal a 64 kbit/s por trama*

Los bits 2 a 193 de la trama básica transportan 24 intervalos de tiempo de canal a 64 kbit/s con entrelazado de octetos; estos intervalos de tiempo de canal se numeran de 1 a 24.

##### 3.1.1.3 *Asignación del bit F*

Véase el § 2.1.3.

3.1.2 *Utilización de intervalos de tiempo de canal a 64 kbit/s*

Cada intervalo de tiempo de canal a 64 kbit/s puede contener, por ejemplo, una señal de banda vocal codificada en MIC conforme a la Recomendación G.711 o información de datos con una velocidad binaria de hasta 64 kbit/s.

3.1.3 *Señalización*

Se recomienda la utilización de uno de los dos métodos indicados en los § 3.1.3.1 y 3.1.3.2:

3.1.3.1 *Señalización por canal común*

Un intervalo de tiempo de canal a 64 kbit/s se utiliza para proporcionar señalización por canal común a 64 kbit/s. En el caso del método del § 2.1.3.2 para la multitrama de 12 tramas, la configuración de los bits S se puede disponer de modo que transporte señalización por canal común a una velocidad de 4 kbit/s o a un submúltiplo de esta velocidad.

3.1.3.2 *Señalización asociada al canal*

3.1.3.2.1 *Asignación de bits de señalización para la multitrama de 24 tramas*

Como puede observarse en el cuadro 1/G.704, hay cuatro bits de señalización diferentes (A, B, C y D) en la multitrama. Esa señalización asociada al canal puede proporcionar cuatro canales de señalización a 333 bit/s independientes designados A, B, C y D, dos canales de señalización a 667 bit/s independientes designados A y B (véase la nota) o un canal de señalización a 1333 bit/s.

*Nota* – Cuando sólo se precisa la señalización de cuatro estados, los bits de señalización A, B asociados antes a las tramas 6 y 12, respectivamente, deben relacionarse con los bits de señalización A, B, C, D de las tramas 6, 12, 18 y 24, respectivamente, del siguiente modo: A=A, B=B, C=A, D=B. En este caso, la señalización ABCD es igual a la señalización AB especificada en el § 3.1.3.2.2.

3.1.3.2.2 *Asignación de bits de señalización para la multitrama de 12 tramas*

Por acuerdo entre las Administraciones interesadas, la señalización asociada al canal se emplea para circuitos intrarregionales, de conformidad con las disposiciones siguientes:

Una multitrama se compone de 12 tramas, como se indica en el cuadro 5/G.704. La señal de alineación de multitrama la transportan los bits S, como se indica en dicho cuadro.

Las tramas 6 y 12 se designan como tramas de señalización. El octavo bit de cada intervalo de tiempo de canal se utiliza en cada trama de señalización para transmitir la señalización asociada a dicho canal.

CUADRO 5/G.704

**Estructura de multitrama**

Número de la trama	Señal de alineación de trama (véase la nota 1)	Señal de alineación de multitrama (bit S)	Número(s) del bit o de los bits de cada intervalo de tiempo de canal		Designación del canal de señalización (véase la nota 2)
			Para las señales de carácter	Para la señalización	
1	1	–	1 a 8	–	A
2	–	0	1 a 8	–	
3	0	–	1 a 8	–	
4	–	0	1 a 8	–	
5	1	–	1 a 8	–	
6	–	1	1 a 7	8	
7	0	–	1 a 8	–	
8	–	1	1 a 8	–	
9	1	–	1 a 8	–	
10	–	1	1 a 8	–	
11	0	–	1 a 8	–	
12	–	0	1 a 7	8	

*Nota 1* – Al modificar el bit S para señalar las indicaciones de alarma al extremo distante, el bit S de la trama 12 pasa del estado 0 al estado 1.

*Nota 2* – La señalización asociada al canal proporciona dos canales de señalización independientes a 667 bit/s, denominados A y B, o un canal de señalización a 1333 bit/s.

### 3.2 *Interfaz a 1544 kbit/s que transporta intervalos de tiempo de canal a 32 kbit/s (véase la nota)*

*Nota* – Este interfaz proporciona el transporte de información a 32 kbit/s. El interfaz se utilizará entre nodos de red y se aplicará al equipo de multiplexión de velocidad binaria, equipo de transconexión digital, transcodificador y otros equipos correspondientes a nodos de red. En este caso, se supone que la conmutación se efectúa sobre la base de 64 kbit/s.

#### 3.2.1 *Estructura de trama*

##### 3.2.1.1 *Número de bits por intervalo de tiempo de canal a 32 kbit/s*

Cuatro, numerados del 1 al 4.

##### 3.2.1.2 *Número de intervalos de canal a 32 kbit/s por trama*

Los bits 2 a 193 de la trama básica pueden transportar 48 intervalos de tiempo de canal a 32 kbit/s, numerados del 1 al 48 por entrelazado de cuatro bits.

### 3.2.1.3 *Asignación de bits F*

Véase el § 2.1.3.

### 3.2.2 *Utilización de intervalos de tiempo de canal a 32 kbit/s*

Cada intervalo de tiempo de canal a 32 kbit/s puede acomodar una señal de banda vocal codificada en MICDA conforme a la Recomendación G.721, o datos con una velocidad binaria de hasta 32 kbit/s.

### 3.2.3 *Agrupación de 12 intervalos de tiempo de canal a 384 kbit/s*

#### 3.2.3.1 *Estructura de las agrupaciones de 12 intervalos de tiempo de canal*

La trama a 1544 kbit/s para intervalos de tiempo de canal a 32 kbit/s mostrada en el cuadro 6/G.704 está estructurada para proporcionar cuatro agrupaciones independientes a 384 kbit/s de 12 intervalos de tiempo de canal, numeradas del 1 al 4 y que se transmiten en orden numerado comenzando por la agrupación de intervalos de tiempo número 1.

Los canales de agrupación de señalización (CAS) para las agrupaciones de intervalos de tiempo 1 a 4 ocupan los intervalos de tiempo 12, 24, 36, y 48 respectivamente. Cada agrupación de intervalos de tiempo puede configurarse independientemente para las situaciones que requieren señalización asociada al canal o para las situaciones sin requisito de señalización (por ejemplo, señalización común externa) (véase el § 3.2.3.1.1).

CUADRO 6/G.704

#### **Estructura de trama de intervalos de tiempo de canal a 32 kbit/s para el interfaz a 1544 kbit/s**

Agrupación de intervalos de tiempo	Intervalos de tiempo												
N.º 1	1	2	3	4	5	6	7	8	9	10	11	12	(CAS)
N.º 2	13	14	15	16	17	18	19	20	21	22	23	24	(CAS)
N.º 3	25	26	27	28	29	30	31	32	33	34	35	36	(CAS)
N.º 4	37	38	39	40	41	42	43	44	45	46	47	48	(CAS)

*Nota 1* – Cada intervalo de tiempo representa un canal a 32 kbit/s.

*Nota 2* – El canal de agrupación de señalización (CAS) ocupa el 12.º intervalo de tiempo a 32 kbit/s de cada agrupación de intervalos de tiempo.

#### 3.2.3.1.1 *Utilización de agrupaciones de intervalos de tiempo a 384 kbit/s*

La utilización de una agrupación de intervalos de tiempo a 384 kbit/s se clasifica en dos configuraciones posibles:

- Cuando no se requieren capacidades de señalización, una agrupación de intervalos de tiempo a 384 kbit/s puede transportar 12 intervalos de tiempo de canal a 32 kbit/s.
- Cuando se requieren capacidades de señalización asociada al canal, una agrupación de intervalos de tiempo a 384 kbit/s constará de once intervalos de tiempo de canal a 32 kbit/s y de un intervalo de tiempo de canal a 32 kbit/s definido como canal de agrupación de señalización.

#### 3.2.3.1.2 *Utilización de un canal de agrupación de señalización*

El canal de agrupación de señalización se utiliza para la transmisión de información de señalización A-B-C-D asociada al canal, información de alarma de canal de agrupación de señalización, señal de alineación de multitrama de canales de agrupación de señalización, e información de detección de errores del código de verificación por redundancia cíclica 6 (VRC-6) entre nodos de red.

#### 3.2.4 *Estructura de multitrama de canales de agrupación de señalización a 32 kbit/s*

##### 3.2.4.1 *Número de bits por intervalo de tiempo de canal de agrupación de señalización a 32 kbit/s*

Cuatro, numerados del 1 a 4.

##### 3.2.4.2 *Asignación de bits de intervalo de tiempo de canal de agrupación de señalización a 32 kbit/s*

Asignados a los últimos cuatro bits de cada agrupación de intervalos de tiempo de canal.

##### 3.2.4.3 *Estructura de multitrama*

La estructura de multitrama de canal de agrupación de señalización consiste en 24 tramas consecutivas numeradas del 1 al 24. En el cuadro 7/G.704 se muestra la estructura de multitrama de canales de agrupación de señalización.

Estructura de multitrama de canales de agrupación de señalización a 32 kbit/s

Número de trama de la agrupación de intervalos de tiempo	Número de bit de canal de agrupación de señalización			
	1	2	3	4
1	$A_j$	$A_{j+1}$	0	$S_1$
2	$A_{j+2}$	$A_{j+3}$	1	$S_2$
3	$A_{j+4}$	$A_{j+5}$	0	CRC-1
4	$A_{j+6}$	$A_{j+7}$	1	$S_4$
5	$A_{j+8}$	$A_{j+9}$	0	$S_5$
6	$A_{j+10}$	$M_1$	1	$S_6$
7	$B_j$	$B_{j+1}$	0	CRC-2
8	$B_{j+2}$	$B_{j+3}$	1	$S_8$
9	$B_{j+4}$	$B_{j+5}$	0	$S_9$
10	$B_{j+6}$	$B_{j+7}$	1	$S_{10}$
11	$B_{j+8}$	$B_{j+9}$	0	CRC-3
12	$B_{j+10}$	$M_2$	1	$S_{12}$
13	$C_j$	$C_{j+1}$	1	$S_{13}$
14	$C_{j+2}$	$C_{j+3}$	0	$S_{14}$
15	$C_{j+4}$	$C_{j+5}$	1	CRC-4
16	$C_{j+6}$	$C_{j+7}$	0	$S_{16}$
17	$C_{j+8}$	$C_{j+9}$	1	$S_{17}$
18	$C_{j+10}$	$M_2$	0	$S_{18}$
19	$D_j$	$D_{j+1}$	1	CRC-5
20	$D_{j+2}$	$D_{j+3}$	0	$S_{20}$
21	$D_{j+4}$	$D_{j+5}$	1	$S_{21}$
22	$D_{j+6}$	$D_{j+7}$	0	$S_{22}$
23	$D_{j+8}$	$D_{j+9}$	1	CRC-6
24	$D_{j+10}$	$M_4$	0	$S_{24}$

Nota 1 –  $j = 1$  para el 12.º intervalo de tiempo de canal a 32 kbit/s  
 $j = 13$  para el 24.º intervalo de tiempo de canal a 32 kbit/s  
 $j = 25$  para el 36.º intervalo de tiempo de canal a 32 kbit/s  
 $j = 37$  para el 48.º intervalo de tiempo de canal a 32 kbit/s.

Nota 2 – ( $A_j, B_j, C_j, D_j$ ) Bits de señalización A, B, C, D  
 $M_j$  Bits de indicación de alarma del canal de agrupación de señalización  
 $S_k$  Bits de reserva.

Nota 3 – El canal de agrupación de señalización proporciona la capacidad de señalización A, B, C, D para 11 canales en cada agrupación de intervalos de tiempo.

### 3.2.4.4 Señal de alineación de multitrama de canales de agrupación de señalización

Como se muestra en el cuadro 7/G.704, el bit 3 del canal de agrupación de señalización contiene la señal de alineación de multitrama de canales de agrupación de señalización, utilizada para asociar los bits de señalización en el canal de agrupación de señalización con los canales apropiados de la agrupación de intervalos de tiempo asociada.

Nota – La señal de alineación de multitrama de canales de agrupación de señalización es independiente y diferente del bit de alineación de trama de la trama a 1544 kbit/s.

### 3.2.4.5 *Información de detección de errores VRC-6 para agrupaciones de intervalos de tiempo*

Puede transmitirse una palabra de código de detección de errores facultativa VRC-6 a 2 kbit/s en la posición de bit indicada por VRC-1 a VRC-6 en el cuadro 7/G.704.

El bloque de mensaje de verificación (BMV) del código de verificación por redundancia cíclica 6 (VRC-6) es una secuencia de 1152 bits en serie que coincide con una multitrama de agrupación de intervalos de tiempo. Por definición, el MBV  $N$  comienza en la posición de bit 0 de la multitrama de agrupación de intervalos de tiempo  $N$  y termina en la posición de bit 1151 de la multitrama de agrupación de intervalos de tiempo  $N$ .

La secuencia de bits de control VRC-1 a VRC-6 transmitida en la multitrama  $N+1$  es el resto que queda después de multiplicar el polinomio correspondiente al BMV  $N$  por  $x^6$  y dividir el resultado (en módulo 2) por el polinomio generador  $x^6 + x + 1$ . El primer bit de verificación, VRC-1 es el bit más significativo del resto; el último bit de verificación, VRC-6, es el bit menos significativo. El canal de agrupación de intervalos de tiempo está incluido en este cálculo con el bit 4 del canal de agrupación de intervalos de tiempo puesto a 1.

Cuando no se utiliza la opción de transmitir la señal de detección de errores VRC-6, VRC-1 a VRC-6 se pondrán a 1.

### 3.2.4.6 *Señalización*

En los § 3.2.4.6.1 y 3.2.4.6.2 se recomiendan dos métodos posibles.

#### 3.2.4.6.1 *Señalización por canal común*

Véase el § 3.1.3.1. Se utilizan dos intervalos de tiempo de canal a 32 kbit/s sucesivos para la transmisión de señalización por canal común a 64 kbit/s.

#### 3.2.4.6.2 *Señalización asociada al canal*

Como se indica en el cuadro 7/G.704, los bits 1 y 2 del canal de agrupación de señalización transportan información de señalización asociada al canal para los canales de la agrupación de intervalos de tiempo asociada.

El canal de agrupación de señalización puede proporcionar cuatro canales independientes de señalización a 333 bit/s denominados A, B, C y D, dos canales independientes de señalización a 667 bit/s designados A y B, o un canal de señalización a 1333 bit/s denominado A. Cuando sólo se utiliza la señalización A-B, ésta se repite para las posiciones C-D respectivamente. Cuando sólo se utiliza la señalización A, ésta se repite para las posiciones B-C-D respectivamente.

### 3.2.4.7 *Señales de indicación de alarma de canal de agrupación de señalización*

Como se indica en el cuadro 7/G.704, el canal de agrupación de señalización contiene cuatro bits de indicación de alarma,  $M_1$ ,  $M_2$ ,  $M_3$  y  $M_4$ .

$M_1$  proporciona la capacidad para transmitir a través del interfaz una indicación de alarma distante de agrupación de intervalos de tiempo para un fallo en el sentido de transmisión opuesto.

$M_2$  proporciona la capacidad para transmitir a través del interfaz una indicación de un fallo en señales afluentes entrantes al nodo de red.

$M_3$  proporciona la capacidad para transmitir a través del interfaz una indicación de un fallo en señales afluentes salientes del nodo de red.

$M_4$  se pone a 1 siempre que  $M_1$  y/o  $M_2$  y/o  $M_3$  estén puestos a 1.

### 3.2.5 *Bits no utilizados de canal de agrupación de señalización*

Los bits S del cuadro 7/G.704 corrientemente no se utilizan y se ponen a 1. La definición y la asignación de los bits S quedan para ulterior estudio.

### 3.2.6 *Pérdida y recuperación de la alineación de multitrama de canal de señalización*

Se considera perdida la señal de alineación de multitrama de canales de agrupación de señalización cuando dos de los cuatro bits de alineación de trama de los canales de agrupación de señalización son erróneos. La rara ocurrencia de un solo deslizamiento instantáneo de  $\pm 11$  tramas no es detectada por el algoritmo dos de cuatro. Se considera recuperada la alineación de multitrama de canales de agrupación de señalización cuando se detecta la secuencia correcta de 24 bits válidos de alineación de trama de los canales de agrupación de señalización comenzando con la primera trama de la multitrama.

### 3.3 *Interfaz a 1544 kbit/s que transporta $n \times 64$ kbit/s*

Las características eléctricas deben ajustarse a la Recomendación G.703.

La correspondencia de intervalos de tiempo en el interfaz a 1544 kbit/s queda para ulterior estudio.

## **4 Características de la estructura de trama que transporta canales a diversas velocidades binarias en el interfaz a 6312 kbit/s**

### 4.1 *Interfaz a 6312 kbit/s que transporta canales a 64 kbit/s*

#### 4.1.1 *Estructura de trama*

##### 4.1.1.1 *Número de bits por intervalo de tiempo de canal a 64 kbit/s*

Ocho, numerados del 1 al 8.

#### 4.1.1.2 *Número de intervalos de tiempo de canal a 64 kbit/s por trama*

Los bits 1 a 784 de la trama básica transportan 98 intervalos de tiempo de canal a 64 kbit/s con entrelazado de octetos, numerados del 1 al 98. Al final de cada trama se añaden cinco bits (bits F) para la señal de alineación de trama y para otras señales.

#### 4.1.1.3 *Asignación de los bits F*

Véase el cuadro 3/G.704.

#### 4.1.2 *Utilización de los intervalos de tiempo de canal a 64 kbit/s*

Cada intervalo de tiempo de canal a 64 kbit/s puede contener por ejemplo una señal de banda vocal codificada en MIC conforme a la Recomendación G.711 o información de datos con una velocidad binaria de hasta 64 kbit/s. Los intervalos de tiempo de canal a 64 kbit/s, números 97 y 98 pueden utilizarse para señalización.

#### 4.1.3 *Señalización*

Se recomienda la utilización de uno de los dos métodos indicados en los § 4.1.3.1 y 4.1.3.2:

##### 4.1.3.1 *Señalización por canal común*

La utilización de los intervalos de tiempo de canal a 64 kbit/s, números 97 y 98 para señalización por canal común queda para ulterior estudio.

##### 4.1.3.2 *Señalización asociada al canal*

Mediante acuerdos entre las Administraciones interesadas, la señalización asociada al canal se proporciona para circuitos intrarregionales de acuerdo con las siguientes disposiciones:

###### 4.1.3.2.1 *Asignación de bits de señalización*

Hay 16 bits de señalización, denominados  $ST_1$  a  $ST_{16}$  (posiciones de bit 769 a 784). Un bit  $ST_i$  ( $i = 1$  a 16) contiene información de señalización que corresponde a los seis intervalos de tiempo de canal  $i$ ,  $16 + i$ ,  $32 + i$ ,  $48 + i$ ,  $64 + i$  y  $80 + i$ , como se describe en el § 4.1.3.2.2.

###### 4.1.3.2.2 *Estructura de multitrama de señalización*

Cada bit ST constituye una multitrama de señalización independiente incluida en ocho tramas, como se indica en el cuadro 8/G.704.

**Estructura de multitrama de señalización**

Número de la trama	$n$	$n + 1$	$n + 2$	$n + 3$	$n + 4$	$n + 5$	$n + 6$	$n + 7$
Uso del bit ST	$F_s$	$S_1$	$S_2$	$S_3$	$S_4$	$S_5$	$S_6$	$S_p$
	(Nota 1)	(Nota 2)						(Nota 4)

Nota 1 – El bit  $F_s$  o bien alternará entre 0 y 1 o tendrá el siguiente esquema digital de 48 bits:

A101011011 0000011001 1010100111 0011110110 10000101.

Para el esquema digital de 48 bits, el bit A generalmente se pone a 1 y se reserva para uso optativo. Este esquema se genera de acuerdo con el siguiente polinomio primitivo (véase la Recomendación X.50):

$$x^7 + x^4 + 1$$

Nota 2 – Los bits  $S_j$  ( $j = 1$  a 6) transportan señalización asociada al canal o información de mantenimiento. Cuando se adopta el esquema de 48 bits como señal de alineación de trama  $F_s$  cada bit  $S_j$  ( $j = 1$  a 6) puede formar la siguiente multitrama:

$$S_{j1}, S_{j2}, \dots, S_{j12}$$

El bit  $S_{j1}$  transporta el siguiente esquema de alineación de trama de 16 bits generado de acuerdo con el mismo polinomio primitivo que para el esquema de 48 bits.

A011101011011000

El bit A suele ponerse a 1 y está reservado para uso optativo. Cada bit  $S_{ji}$  ( $i = 2$  a 12) transporta señalización asociada al canal para circuitos de velocidad submúltiplo y/o información de mantenimiento.

Nota 3 – Los bits ST ( $F_s, S_1, \dots, S_6$  y  $S_p$ ), todos ellos puestos a 1, contienen la señal de indicación de alarma (SIA) para seis canales a 64 kbit/s.

Nota 4 – El bit  $S_p$  se pone usualmente a 1. Cuando se necesita enviar una SIA hacia atrás para seis canales a 64 kbit/s, el bit  $S_p$  se pone a 0.

4.2 *Interfaces a 6312 kbit/s que transportan canales a velocidades diferentes de 64 kbit/s*

Para ulterior estudio.

**5 Características de las estructuras de trama que transportan canales a diversas velocidades binarias en interfaces a 2048 kbit/s**

5.1 *Interfaz a 2048 kbit/s que transporta canales a 64 kbit/s*

5.1.1 *Estructura de trama*

5.1.1.1 *Número de bits por intervalo de tiempo de canal a 64 kbit/s*

Ocho, numerados del 1 al 8.

### 5.1.1.2 *Número de intervalos de tiempo de canal a 64 kbit/s por trama*

Los bits 1 a 256 de la trama básica transportan 32 intervalos de tiempo, numerados del 0 al 31 con entrelazado de octetos.

### 5.1.1.3 *Asignación de los bits del intervalo de tiempo de canal 0 a 64 kbit/s*

Véase el cuadro 4a/G.704 (§ 2.3.2).

### 5.1.2 *Utilización de otros intervalos de tiempo de canal a 64 kbit/s*

Cada uno de los intervalos de tiempo de canal 1 a 15 y 17 a 31 a 64 kbit/s puede contener, por ejemplo, una señal de banda vocal codificada en MIC de conformidad con la Recomendación G.711 o una señal digital a 64 kbit/s.

El intervalo de tiempo de canal a 64 kbit/s número 16 puede utilizarse para señalización. Cuando no se necesita para señalización podrá, en algunos casos, utilizarse para un canal a 64 kbit/s, de la misma manera que los intervalos de tiempo 1 a 15 y 17 a 31.

### 5.1.3 *Señalización*

Se recomienda la utilización del intervalo de tiempo de canal a 64 kbit/s número 16 para la señalización por canal común o asociada al canal, según el caso.

En las especificaciones de dichos sistemas de señalización se incluirán los requisitos detallados para la organización de sistemas de señalización determinados.

#### 5.1.3.1 *Señalización por canal común*

El intervalo de tiempo de canal a 64 kbit/s número 16 puede utilizarse para señalización por canal común a una velocidad de hasta 64 kbit/s. El método para obtener la alineación de señales se indicará en la especificación del sistema de señalización por canal común de que se trate.

#### 5.1.3.2 *Señalización asociada al canal*

En este punto se describe la disposición recomendada para la utilización de las posibilidades que ofrece el intervalo de tiempo de canal a 64 kbit/s número 16 para la señalización asociada al canal.

### 5.1.3.2.1 Estructura de multitrama

Una multitrama comprende 16 tramas consecutivas (su estructura se indica en el § 5.1.1), numeradas del 0 al 15.

La señal de alineación de multitrama es 0000 y ocupa los intervalos de tiempo de dígito 1 a 4 del intervalo de tiempo de canal a 64 kbit/s número 16 de la trama 0.

### 5.1.3.2.2 Asignación del intervalo del tiempo de canal a 64 kbit/s número 16

Cuando el intervalo de tiempo de canal a 64 kbit/s número 16 se utiliza para la señalización asociada al canal, la capacidad de 64 kbit/s se submultiplexa para formar canales de menor velocidad de señalización utilizándose como referencia la señal de alineación de multitrama.

Los detalles de la asignación de los bits figuran en el cuadro 9/G.704.

CUADRO 9/G.704

**Asignación de los bits del intervalo de tiempo de canal a 64 kbit/s número 16 para señalización asociada al canal**

Intervalo de tiempo de canal 16 de la trama 0	Intervalo de tiempo de canal 16 de la trama 1		Intervalo de tiempo de canal 16 de la trama 2		---	Intervalo de tiempo de canal 16 de la trama 15	
	abcd canal 1	abcd canal 16	abcd canal 2	abcd canal 17		abcd canal 15	abcd canal 30
0000xyxx					---		

*Nota 1* – Los números de canal son números de canales telefónicos. Los intervalos de tiempo de canal, a 64 kbit/s números 1 a 15 y 17 a 31 se asignan a canales telefónicos numerados del 1 al 30.

*Nota 2* – Esta asignación de bits proporciona cuatro canales de señalización a 500 bit/s, denominados a, b, c y d respectivamente, para telefonía y otros servicios. Mediante esta disposición, la distorsión de señalización de cada canal de señalización introducida por el sistema de transmisión MIC no pasará de 2 ms.

*Nota 3* – Si no se utilizan los bits b, c o d, se les deberá poner a los siguientes valores: b = 1, c = 0, d = 1.

Se recomienda no utilizar la combinación 0000 de los bits a, b, c y d para fines de señalización para los canales 1 a 15.

*Nota 4* – x = bit de reserva, se pone a 1 si no se utiliza.

y = bit utilizado para indicación de alarma al extremo distante. En condición de funcionamiento normal se pone a 0; en condición de alarma se pone a 1.



5.2.2 Una o más señales a  $n \times 64$  kbit/s en el lado de la señal multiplexada de un equipo de multiplexión

Para una señal cualquiera a  $n \times 64$  kbit/s, los intervalos de tiempo de la trama a 2048 kbit/s se rellenan como sigue:

IT0: de acuerdo con el § 2.3;

IT16: reservado para contener un canal de señalización a 64 kbit/s, si es necesario.

El IT( $x$ ) de la trama a 2048 kbit/s, se designa como el intervalo de tiempo en el cual se acomoda el primer intervalo de tiempo de la señal a  $n \times 64$  kbit/s.

- si  $x \leq 15$  y  $x + (n-1) \leq 15$ , o, si  $x \geq 17$  y  $x + (n-1) \leq 31$ , el relleno de los intervalos de tiempo interviene del IT( $x$ ) al IT( $x+n-1$ ) [véanse las partes a) y b) de la figura 2/G.704];
- si  $x + (n-1) \geq 16$ , el relleno de los intervalos de tiempo interviene del IT( $x$ ) al IT15 y del IT17 al IT( $x+n$ ) [véase la parte c) de la figura 2/G.704].

*Nota* – Una vez que se ha incluido la señal a  $n \times 64$  kbit/s en el canal multiplexado, las reglas anteriores deben interpretarse con cuidado a fin de asegurar que otras señales como ésta sólo utilizan los intervalos de tiempo que permanecen reservados.

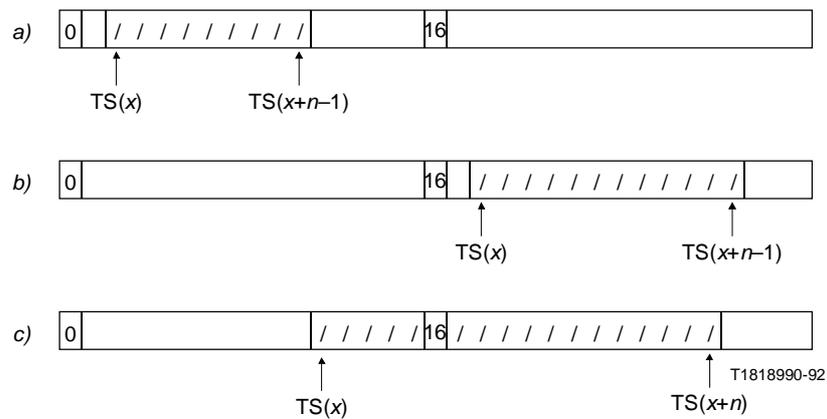


FIGURA 2/G.704

## **6 Características de la estructura de trama que transporta canales a diversas velocidades binarias en interfaces a 8448 kbit/s**

### *6.1 Interfaz a 8448 kbit/s que transporta canales a 64 kbit/s*

#### *6.1.1 Estructura de trama*

##### *6.1.1.1 Número de bits por intervalo de tiempo de canal a 64 kbit/s*

Ocho, numerados del 1 al 8.

##### *6.1.1.2 Número de intervalos de tiempo de canal a 64 kbit/s por trama*

Los bits 1 a 1056 de la trama básica transportan 132 intervalos de tiempo de canal a 64 kbit/s, con entrelazado de octetos, numerados del 0 al 131.

#### *6.1.2 Utilización de los intervalos de tiempo de canal a 64 kbit/s*

##### *6.1.2.1 Asignación de intervalos de tiempo de canal a 64 kbit/s en el caso de señalización asociada al canal*

Los intervalos de tiempo de canal a 64 kbit/s números 5 a 32, 34 a 65, 71 a 98 y 100 a 131 se asignan a 120 canales telefónicos numerados del 1 al 120.

El intervalo de tiempo de canal a 64 kbit/s número 0 y los primeros 6 bits del intervalo de tiempo de canal a 64 kbit/s número 66 se asignan a la alineación de trama: los dos bits restantes del intervalo de tiempo de canal a 64 kbit/s número 66 se destinan a servicios.

Los intervalos de tiempo de canal a 64 kbit/s números 67 a 70 se asignan a la señalización asociada al canal en la forma indicada en el § 6.1.4.2.

Los intervalos de tiempo de canal a 64 kbit/s números 1 a 4 y 33 se dejan libres para uso nacional

##### *6.1.2.2 Asignación de intervalos de tiempo de canal a 64 kbit/s en el caso de señalización por canal común*

Los intervalos de tiempo de canal a 64 kbit/s números 2 a 32, 34 a 65, 67 a 98 y 100 a 131 están disponibles para 127 canales telefónicos, señalización u otros canales de servicio. Por acuerdo bilateral entre las Administraciones interesadas, el intervalo de tiempo de canal a 64 kbit/s número 1 puede utilizarse para proporcionar otro canal telefónico o de servicio, o dejarse libre para fines de servicio en una central digital.

Los canales a 64 kbit/s correspondientes a los intervalos de tiempo de canal a 64 kbit/s números 1 a 32, 34 a 65 etc. (los antes indicados) están numerados del 0 al 127.

El intervalo de tiempo de canal a 64 kbit/s número 0 y los seis primeros bits del intervalo de tiempo de canal número 66 se asignan a la alineación de trama; los dos bits restantes del intervalo de tiempo de canal a 64 kbit/s número 66 se asignan a servicio.

Los intervalos de tiempo de canal a 64 kbit/s números 67 a 70 están disponibles, en orden descendente de prioridad, para señalización por canal común, de acuerdo con lo indicado en el § 6.1.4.1.

El intervalo de tiempo de canal a 64 kbit/s número 33 está libre para uso nacional.

6.1.3 *Descripción del procedimiento de verificación por redundancia cíclica (VRC) en el intervalo de tiempo de canal a 64 kbit/s número 99*

A fin de proporcionar una monitorización de la calidad de extremo a extremo del enlace a 8 Mbit/s se utiliza el procedimiento VRC-6 y los seis bits  $C_1$  a  $C_6$  calculados en el punto fuente se insertan en las posiciones 1 a 6 del intervalo de tiempo 99 (figura 3/G.704).

Además, el bit 7 de dicho intervalo de tiempo, denominado E, se utiliza para enviar en el sentido de transmisión una indicación sobre la señal recibida entrante en el sentido opuesto. El bit E indica si el bloque VRC más reciente tenía errores o no.

Se calculan los bits  $C_1$  a  $C_6$  de VRC-6 para cada trama. El tamaño del bloque VRC-6 es de 132 octetos, es decir, 1056 bits, y el cálculo se efectúa 8000 veces por segundo.

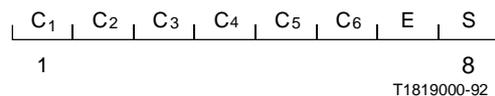


FIGURA 3/G.704

**Intervalo de tiempo 99**

### 6.1.3.1 *Proceso de multiplicación/división*

Una palabra  $C_1$  a  $C_6$  dada colocada en la trama  $N$  es el resto que queda después de multiplicar la representación polinomial de la trama  $(N - 1)$  por  $x^6$  y de dividir el resultado (en módulo 2) por el polinomio generador  $x^6 + x + 1$ .

*Nota* – Al representar el contenido de una trama como un polinomio, el primer bit de la trama debe considerarse como el bit más significativo. Similarmente,  $C_1$  se define como el bit más significativo del resto y  $C_6$  el bit menos significativo del resto.

### 6.1.3.2 *Procedimiento de codificación*

Las posiciones de bits VRC se ponen inicialmente a 0, es decir:

$$C_1 = C_2 = C_3 = C_4 = C_5 = C_6 = 0$$

Se aplica entonces a la trama el proceso de multiplicación/división indicado en el § 6.1.3.1.

El resto resultante del proceso de multiplicación/división se almacena preparado para su inserción en las posiciones VRC respectivas de la próxima trama.

*Nota* – Estos bits VRC no afectan el cálculo de los bits VRC en la próxima trama pues las posiciones correspondientes se ponen a 0 antes del cálculo.

### 6.1.3.3 *Procedimiento de decodificación*

A una trama recibida se le aplica el proceso de multiplicación/división, mencionado en el § 6.1.3.1, después de haber extraído los bits VRC y haberlos sustituido con ceros.

El resto resultante de este proceso de multiplicación/división se almacena y se compara subsiguientemente bit por bit con los bits VRC recibidos en la próxima trama.

Si el resto calculado por el decodificador corresponde exactamente con los bits VRC enviados desde el codificador, se supone que la trama verificada no tiene errores.

#### 6.1.3.4 *Acción sobre el bit E*

El bit E de la trama  $N$  se pone a 1 en el sentido transmisión si se ha hallado que los bits  $C_1$  a  $C_6$  detectados en la trama más reciente en el sentido opuesto son erróneos (al menos hay un bit erróneo). Si no hay errores, el bit E se pone a cero.

#### 6.1.4 *Señalización*

Se recomienda la utilización de los intervalos de tiempo de canal números 67 a 70 para la señalización por canal común, o asociada al canal, según el caso. Los requisitos detallados para la organización de determinados sistemas de señalización se incluirán en las especificaciones de dichos sistemas.

##### 6.1.4.1 *Señalización por canal común*

Los intervalos de tiempo de canal a 64 kbit/s números 67 a 70 pueden utilizarse, con prioridad en orden descendente, para la señalización por canal común a una velocidad de hasta 64 kbit/s. El método para obtener la alineación de las señales formará parte de la especificación particular de la señalización por canal común.

##### 6.1.4.2 *Señalización asociada al canal*

A continuación se indica la disposición recomendada para la utilización de la capacidad de señalización a 64 kbit/s de cada uno de los intervalos de tiempo de canal a 64 kbit/s números 67 a 70 para la señalización asociada al canal.

###### 6.1.4.2.1 *Estructura de multitrama*

Una multitrama para cada tren de bits a 64 kbit/s comprende 16 tramas consecutivas (su estructura se indica en el § 6.1.1), numeradas del 0 al 15.

La señal de alineación de multitrama es 0000 y ocupa los intervalos de tiempo de dígito 1 a 4 de los intervalos de tiempo de canal números 67 a 70 de la trama 0.

6.1.4.2.2 Asignación de los intervalos de tiempo de canal a 64 kbit/s números 67 a 70

Cuando los intervalos de tiempo de canal a 64 kbit/s números 67 a 70 se utilizan para la señalización asociada al canal, la capacidad de 64 kbit/s de cada uno de los intervalos de tiempo de canal a 64 kbit/s se submultiplexa para formar canales de señalización a una velocidad inferior, utilizándose como referencia la señal de alineación de multitrama. Los detalles de la asignación de los bits se indican en el cuadro 10/G.704.

6.2 Interfaz a 8448 kbit/s que transporta canales a velocidades diferentes de 64 kbit/s

Para ulterior estudio.

CUADRO 10/G.704

Asignación de los bits de los intervalos de tiempo de canal a 64 kbit/s números 67 a 70

Intervalo de tiempo de canal a 64 kbit/s Trama	67		68		69		70	
	0	0000xyxx		0000xyxx		0000xyxx		0000xyxx
1	abcd canal 1	abcd canal 16	abcd canal 31	abcd canal 46	abcd canal 61	abcd canal 76	abcd canal 91	abcd canal 106
	.	.	.	.	.	.	.	.
15	abcd canal 15	abcd canal 30	abcd canal 45	abcd canal 60	abcd canal 75	abcd canal 90	abcd canal 105	abcd canal 120

Nota 1 – Los números de canal se refieren a números de canales telefónicos. Para la asignación de intervalos de tiempo de canal a 64 kbit/s a los canales telefónicos, véase el § 6.1.2.1..

Nota 2 – Esta asignación de los bits proporciona cuatro canales de señalización a 500 bit/s denominados a, b, c y d para cada canal, para telefonía y otros servicios. Mediante esta disposición, la distorsión de señalización de cada canal de señalización introducida por el sistema de transmisión MIC no pasará  $\pm 2$  ms.

Nota 3 – Cuando no se utilicen los bits b, c o d se les deberá poner a los valores siguientes: b = 1, c = 0, d = 1.

Se recomienda no utilizar la combinación 0000 de los bits a, b, c y d para fines de señalización para los canales 1 a 15, 31 a 45, 61 a 75 y 91 a 125.

Nota 4 – x = bit de reserva, se pone a 1 si no se utiliza.

y = bit utilizado para indicación de alarma al extremo distante. En la condición normal de funcionamiento se pone a 0; en condición de alarma se pone a 1.

ANEXO A

(a la Recomendación G.704)

**Ejemplos de realización de VRC mediante registros de desplazamiento**

A.1 *Procedimiento VRC-6 para el interfaz a 1544 kbit/s (véase el § 2.1.3.1.2)*

Véase la figura A-1/G.704.

Entrada I del registro de desplazamiento: BMV *N* con los bits F puestos a 1.

Polinomio generador del registro de desplazamiento:  $x^6 + x + 1$ .

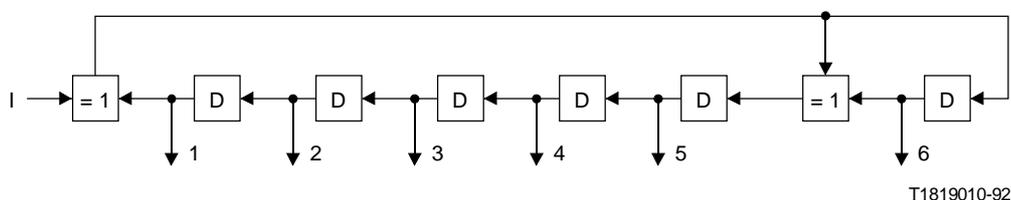


FIGURA A-1/G.704

En I, el bloque de mensaje de verificación (BMV) se introduce en serie (es decir, bit por bit) en el circuito, comenzando por el bit número 1 de la multitrama (véase el cuadro 1/G.704). Cuando el último bit del BMV (es decir, el bit número 4632 de la multitrama) ha sido introducido en el registro de desplazamiento, los bits VRC  $e_1$  a  $e_6$  están disponibles en las salidas 1 a 6. (La salida 1 proporciona el bit más significativo,  $e_1$ , y la salida 6 el bit menos significativo,  $e_6$ .) Los bits  $e_1$  a  $e_6$  se transmiten en el BMV siguiente (véase el cuadro 1/G.704).

*Nota* – Las salidas (1 a 6) de las etapas del registro de desplazamiento se reponen a cero después de cada BMV.

A.2 *Procedimiento VRC-5 para el interfaz a 6312 kbit/s (véase el § 2.2.3.2)*

Entrada I del registro de desplazamiento: BMV *N*.

Polinomio generador del registro de desplazamiento:  $x^5 + x^4 + x^2 + 1$ .

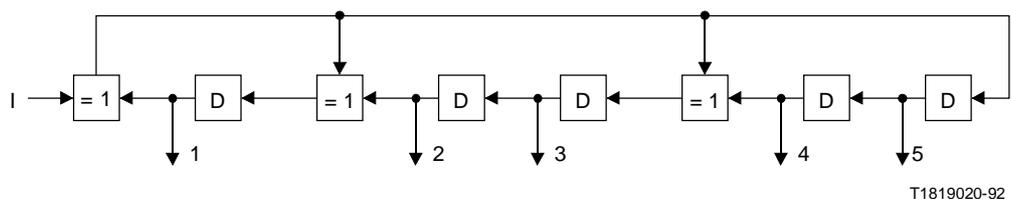


FIGURA A-2/G.704

En I, el BMV se introduce en serie (es decir bit por bit) en el circuito, comenzando por el bit número 1 de la trama número 1 (véase el cuadro 3/G.704). Cuando el último bit del BMV (es decir, el bit número 784 de la trama número 4) se ha introducido en el registro de desplazamiento, los bits VRC  $e_1$  a  $e_5$  están disponibles en las salidas 1 a 5. (La salida 1 proporciona el bit más significativo,  $e_1$ , y la salida 5 el bit menos significativo,  $e_5$ .) Los bits  $e_1$  a  $e_5$  se transmiten en la multitrama correspondiente (véase el cuadro 3/G.704).

*Nota* – Las salidas (1 a 5) de las etapas del registro de desplazamiento se reponen a cero después de cada BMV.

A.3 *Procedimiento VRC-4 para el interfaz a 2048 kbit/s* (véase el § 2.3.3.5)

Véase la figura A-3/G.704.

Entrada I del registro de desplazamiento: SMT(N) con  $C_1, C_2, C_3, C_4$  puestos a 0.

Polinomio generador del registro de desplazamiento:  $x^4 + x + 1$ .

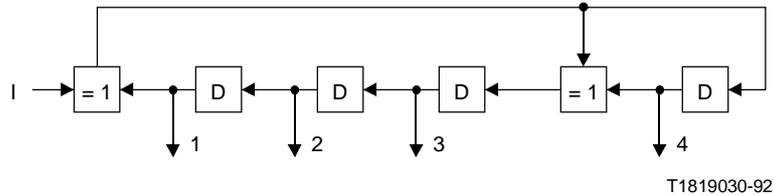


FIGURA A-3/G.704

En I, la SMT se introduce en serie (es decir bit por bit) en el circuito, comenzando por el bit  $C_1 = 0$  (véase el cuadro 4b/G.704). Cuando se ha introducido en el registro de desplazamiento el último bit de la SMT (es decir, el bit número 256 de la trama número 7, respectivamente de la trama número 15), los bits VRC  $C_1$  a  $C_4$  están disponibles en las salidas 1 a 4. (La salida 1 proporciona el bit más significativo,  $C_1$ , y la salida 4 el bit menos significativo,  $C_4$ .) Los bits  $C_1$  a  $C_4$  se transmiten en la SMT siguiente, es decir, en la SMT(N+1).

*Nota* – Las salidas (1 a 4) de las etapas del registro de desplazamiento se reponen a cero después de cada SMT.

ANEXO B

(a la Recomendación G.704)

**Lista por orden alfabético de las abreviaturas contenidas  
en esta Recomendación**

Inglés	Español	
AIS	SIA	Señal de indicación de alarma
CRC	VRC	Verificación por redundancia cíclica
DL	ED	Enlace de datos
FAS	SAT	Señal de alineación de trama
LFA	PAT	Pérdida de alineación de trama
SGC	CAS	Canal de agrupación de señalización
SMF	SMT	Submultitrama



