



UNION INTERNATIONALE DES TÉLÉCOMMUNICATIONS

CCITT

COMITÉ CONSULTATIF
INTERNATIONAL
TÉLÉGRAPHIQUE ET TÉLÉPHONIQUE

G.704

(11/1988)

SÉRIE G: SYSTÈMES ET SUPPORTS DE
TRANSMISSION, SYSTÈMES ET RÉSEAUX
NUMÉRIQUES

Aspects généraux des systèmes de transmission
numériques; équipements terminaux

Conditions générales

**STRUCTURES DE TRAME SYNCHRONE
UTILISÉES AUX NIVEAUX HIÉRARCHIQUES
PRIMAIRE ET SECONDAIRE**

Réédition de la Recommandation G.704 du CCITT publiée
dans le Livre Bleu, Fascicule III.4 (1988)

NOTES

- 1 La Recommandation G.704 du CCITT a été publiée dans le fascicule III.4 du Livre Bleu. Ce fichier est un extrait du Livre Bleu. La présentation peut en être légèrement différente, mais le contenu est identique à celui du Livre Bleu et les conditions en matière de droits d'auteur restent inchangées (voir plus loin).
- 2 Dans la présente Recommandation, le terme «Administration» désigne indifféremment une administration de télécommunication ou une exploitation reconnue.

© UIT 1988, 2007

Tous droits réservés. Aucune partie de cette publication ne peut être reproduite, par quelque procédé que ce soit, sans l'accord écrit préalable de l'UIT.

Recommandation G.704

STRUCTURES DE TRAME SYNCHRONE UTILISÉES AUX NIVEAUX HIÉRARCHIQUES PRIMAIRE ET SECONDAIRE

(Malaga-Torremolinos, 1984; modifiée à Melbourne, 1988)

1 Considérations générales

La présente Recommandation décrit les caractéristiques fonctionnelles des jonctions associées:

- aux nœuds du réseau, en particulier aux équipements de multiplexage numériques synchrones et aux centraux numériques des réseaux numériques intégrés (RNI) pour la téléphonie et des réseaux numériques avec intégration des services (RNIS), et
- aux équipements de multiplexage MIC.

Le § 2, consacré aux structures de la trame de base, renseigne notamment sur la longueur de trame, les signaux de verrouillage de trame, les procédures de contrôle de redondance cyclique (CRC) et autres aspects fondamentaux.

Les § 3 à 6 contiennent des informations plus spécifiques sur la manière dont certaines voies fonctionnant à 64 kbit/s et à d'autres débits binaires sont utilisées dans le cadre des structures de trame de base qui sont décrites au § 2.

Les caractéristiques électriques de ces jonctions sont définies dans la Recommandation G.703.

Remarque 1 – La présente Recommandation ne s'applique pas nécessairement aux cas où les signaux traversant les jonctions sont réservés aux services point à point tels que ceux qui servent au transport de signaux codés à large bande (par exemple, des signaux de télévision diffusés ou des signaux de radiodiffusion multiplexés qui ne doivent pas être acheminés individuellement par le RNIS); voir également l'annexe A à la Recommandation G.702.

Remarque 2 – Les structures de trame recommandées dans la présente Recommandation ne s'appliquent pas à certains signaux de maintenance tels que les signaux composés exclusivement de 1 et qui sont émis pendant les défaillances, ni aux autres signaux émis en période hors service.

Remarque 3 – Les structures de trame associées aux équipements de multiplexage numériques utilisant la justification sont traitées dans les Recommandations relatives aux équipements correspondants.

Remarque 4 – L'utilisation de structures de voie à des débits binaires autres que 64 kbit/s fera l'objet d'un complément d'étude. Les Recommandations G.761 et G.763 relatives aux caractéristiques des équipements de transcodage MIC/MICDA renseignent sur les structures de voie à 32 kbit/s. L'utilisation plus générale de ces structures particulières fera l'objet d'un complément d'étude.

2 Structures de la trame de base

2.1 Structure de la trame de base à 1544 kbit/s

2.1.1 Longueur de la trame

193 bits, numérotés de 1 à 193. La fréquence de récurrence de trame est de 8000 Hz.

2.1.2 Bit F

Le premier bit d'une trame, appelé bit F, sert notamment au verrouillage de trame, au contrôle de la qualité et à la liaison de données.

2.1.3 Affectation du bit F

On peut appliquer l'une des deux méthodes recommandées dans les tableaux 1/G.704 et 2/G.704 pour l'affectation du bit F.

TABLEAU 1/G.704

Structure d'une multitrame à 24 trames

Numéro de trame dans la multitrame	Bits F				Numéro du (ou des) bit(s) de chaque intervalle de temps de voie		Désignation de la voie de signalisation ^{a)}
	Numéro de bit dans la multitrame	Affectation			Pour le signal de caractère ^{a)}	Pour l'information de signalisation ^{a)}	
		VT	LD	CRC			
1	1	–	<i>m</i>	–	1 à 8	–	A
2	194	–	–	e_1	1 à 8	–	
3	387	–	<i>m</i>	–	1 à 8	–	
4	580	0	–	–	1 à 8	–	
5	773	–	<i>m</i>	–	1 à 8	–	
6	966	–	–	e_2	1 à 7	8	
7	1159	–	<i>m</i>	–	1 à 8	–	
8	1352	0	–	–	1 à 8	–	
9	1545	–	<i>m</i>	–	1 à 8	–	
10	1738	–	–	e_3	1 à 8	–	
11	1931	–	<i>m</i>	–	1 à 8	–	
12	2124	1	–	–	1 à 7	8	B
13	2317	–	<i>m</i>	–	1 à 8	–	
14	2510	–	–	e_4	1 à 8	–	
15	2703	–	<i>m</i>	–	1 à 8	–	
16	2896	0	–	–	1 à 8	–	
17	3089	–	<i>m</i>	–	1 à 8	–	
18	3282	–	–	e_5	1 à 7	8	C
19	3475	–	<i>m</i>	–	1 à 8	–	
20	3668	1	–	–	1 à 8	–	
21	3861	–	<i>m</i>	–	1 à 8	–	
22	4054	–	–	e_6	1 à 8	–	
23	4247	–	<i>m</i>	–	1 à 8	–	
24	4440	1	–	–	1 à 7	8	D

VT Signal de verrouillage de trame (... 001011 ...).

LD Liaison de données à 4 kbit/s (bits de message *m*).

CRC Domaine de contrôle des blocs CRC-6 (bits de contrôle e_1 à e_6).

^{a)} Applicable uniquement en cas de signalisation voie par voie (voir le § 3.1.3.2).

TABLEAU 2/G.704

Affectation du bit F dans la multitrame à 12 trames

Numéro de trame	Signal de verrouillage de trame	Signal de verrouillage de multitrame ou signalisation
1	1	–
2	–	S
3	0	–
4	–	S

Remarque – Pour la structure de multitrame, voir le § 3.1.3.2.2.

2.1.3.1 Méthode 1 – Multitrane de 24 trames

L'affectation du bit F au signal de verrouillage de multitrane, aux bits de contrôle CRC et à la constitution d'une liaison de données est indiquée au tableau 1/G.704.

2.1.3.1.1 Signal de verrouillage de multitrane

Le bit F d'une trame sur quatre forme la séquence 001011. . 001011. Ce signal de verrouillage de multitrane permet de localiser chaque trame dans la multitrane afin d'extraire le code de redondance cyclique CRC-6 et l'information de liaison de données ainsi que d'identifier les trames qui contiennent la signalisation (trames 6, 12, 18 et 24), si on utilise la signalisation voie par voie.

2.1.3.1.2 Contrôle de redondance cyclique

Le code de contrôle de redondance cyclique CRC-6 est une méthode de contrôle de la qualité de fonctionnement qui occupe la position du bit F des trames 2, 6, 10, 14, 18 et 22 de chaque multitrane (voir le tableau 1/G.704).

Les bits de contrôle de bloc de message CRC-6 e_1, e_2, e_3, e_4, e_5 et e_6 sont représentés respectivement par les bits de multitrane 194, 966, 1738, 2510, 3282 et 4054, comme indiqué dans le tableau 1/G.704. Le bloc de message de CRC-6 (BMC) est une séquence de 4632 bits en série qui coïncide avec une multitrane. Par définition, le BMC N commence à la position de bit 1 de la multitrane N et se termine à la position de bit 4632 de la multitrane N . Le premier bit CRC d'une multitrane qui est transmis est le bit de plus fort poids du polynôme de BMC.

Pour le calcul des bits CRC-6, on remplace les bits F par des 1 binaires. Toute l'information contenue dans les autres positions de bit sera identique à celle des positions de bit de la multitrane correspondante.

La séquence de bits de contrôle e_1 à e_6 transmise dans la multitrane $N + 1$, est le reste après multiplication par x^6 puis division (modulo 2) par le polynôme générateur $x^6 + x + 1$ du polynôme correspondant au BMC N . Le premier bit de contrôle (e_1) est le bit de poids le plus fort du reste, le dernier bit de contrôle (e_6) est le bit de poids le plus faible du reste. Chaque multitrane contient les bits de contrôle CRC-6 émis pour le BMC précédent.

A la réception, chaque bit F ayant d'abord été remplacé par un 1 binaire, le BMC fait l'objet du processus de multiplication/division décrit plus haut. Le reste qui en résulte est comparé bit par bit avec les bits de contrôle CRC-6 contenus dans la multitrane suivante reçue. En l'absence d'erreurs de transmission, les bits de contrôle comparés sont identiques.

2.1.3.1.3 Liaison de données à 4 kbit/s

En commençant par la trame 1 de la multitrane (voir le tableau 1/G.704), le premier bit d'une trame sur deux fait partie de la liaison de données à 4 kbit/s. Cette liaison de données fournit un circuit de communication entre terminaux du premier niveau hiérarchique; elle contient des données, une séquence de liaison de données au repos ou une séquence d'alarme de perte de verrouillage de trame.

Le format à utiliser pour la transmission de données sur les bits m de la liaison de données est encore à l'étude.

La séquence de liaison de données au repos est aussi à l'étude.

Une séquence d'alarme pour perte de verrouillage de trame est émise quand une perte de verrouillage de trame (PVT) a été détectée. Lorsqu'une perte de verrouillage de trame a été détectée à l'extrémité A, la séquence PVT de 16 bits, soit huit 1 suivis de huit 0 (11111110000000) est transmise de manière continue sur les bits m de la liaison de données à 4 kbit/s vers l'extrémité distante B.

2.1.3.2 Méthode 2 – Multitrane de 12 trames

L'affectation du bit F pour les signaux de verrouillage de trame et de multitrane et pour la signalisation est indiquée dans le tableau 2/G.704.

2.2 Structure de la trame de base à 6312 kbit/s

2.2.1 Longueur de la trame

Le nombre des bits par trame est de 789. La fréquence de récurrence de trame est de 8000 Hz.

2.2.2 Bits F

Les cinq derniers bits d'une trame, appelés bits F, servent notamment au verrouillage de trame, au contrôle de la qualité et à la liaison de données.

2.2.3 Affectation des bits F

L'affectation des bits F est indiquée au tableau 3/G.704.

TABLEAU 3/G.704

Affectation des bits F

Numéro de la trame	Numéro du bit				
	785	786	787	788	789
1	1	1	0	0	m
2	1	0	1	0	0
3	x	x	x	a	m
4	e_1	e_2	e_3	e_4	e_5

m Bit pour liaison de données.

a Bit d'alarme pour l'extrémité distante (1 = alarme, 0 = pas d'alarme).

e_i Bit de code de détection d'erreur ($i = 1$ à 5).

x Bit en réserve, mis sur «1» si non utilisé.

2.2.3.1 Signal de verrouillage de trame

Le signal de verrouillage de trame et de multitrame est 110010100. Ce signal est acheminé par les bits F dans les trames 1 et 2, à l'exclusion du bit 789 de la trame 1.

2.2.3.2 Contrôle de redondance cyclique (CRC)

Le bloc de message de contrôle (BMC) de redondance cyclique (CRC-5) est une suite de 3151 bits en série qui commence au bit 1 de la trame 1 et se termine au bit 784 de la trame 4. Les bits de contrôle e_1 , e_2 , e_3 , e_4 et e_5 du bloc de message CRC-5 occupent les cinq dernières positions de bit de la multitrame, comme l'indique le tableau 3/G.704.

La séquence de bits de contrôle e_1 à e_5 émise dans la multitrame N correspond au reste après multiplication par x^5 et division (modulo 2) par le polynôme générateur $x^5 + x^4 + x^2 + 1$ du polynôme correspondant à BMC N . Le premier bit de contrôle (e_1) est le bit de poids le plus fort du reste. Le dernier bit de contrôle (e_5) est le bit de poids le plus faible du reste. Chaque multitrame contient les bits de contrôle CRC-5 produits pour le BMC correspondant.

A la réception, le reste de la division par le polynôme générateur de la séquence entrante de 3156 bits en série (c'est-à-dire 3151 bits du BMC et 5 bits CRC) est égal à 00000 en l'absence d'erreurs de transmission.

2.2.3.3 Liaison de données à 4 kbit/s

Le bit m figurant au tableau 3/G.704 est utilisé comme bit pour la liaison de données. Ces bits assurent une capacité de transmission de données de 4 kbit/s associée au conduit numérique à 6312 kbit/s.

2.2.3.4 Indication d'alarme distante

Après la détection d'un état de perte de verrouillage de trame à l'extrémité locale A, un signal d'alarme distante occupant la position de bit a , comme indiqué au tableau 3/G.704, est transmis à l'extrémité distante B.

2.3 Structure de la trame de base à 2048 kbit/s

2.3.1 Longueur de la trame

256 bits, numérotés de 1 à 256. La fréquence de récurrence de trame est de 8000 Hz.

2.3.2 Affectation des bits 1 à 8 de la trame

L'affectation des bits 1 à 8 de la trame est indiquée au tableau 4a/G.704.

TABLEAU 4a/G.704

Affectation des bits 1 à 8 de la trame

Trames alternées	Numéro de bit	1	2	3	4	5	6	7	8
	Trame contenant le signal de verrouillage de trame	S_i	0	0	0	1	1	0	1
	remarque 1	Signal de verrouillage de trame							
Trame ne contenant pas le signal de verrouillage de trame	S_i	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}	
	remarque 1	remarque 2	remarque 3	remarque 4					

Remarque 1 – Les bits S_i sont réservés à l'usage international. Une utilisation spécifique est décrite au § 2.3.3. D'autres utilisations possibles pourront être définies ultérieurement. S'ils ne sont pas utilisés, la valeur de ces bits doit être fixée à 1 sur les conduits numériques traversant une frontière internationale. Toutefois, ils peuvent être utilisés à l'échelon national si le conduit numérique ne traverse pas une frontière.

Remarque 2 – Ce bit est fixé à 1 pour éviter les simulations du signal de verrouillage de trame.

Remarque 3 – A = indication d'alarme distante. En fonctionnement normal 0, en cas d'alarme 1.

Remarque 4 – S_{a4} à S_{a8} bits de réserve supplémentaires dont l'utilisation peut être la suivante:

- i) le CCITT peut recommander l'utilisation des bits S_{a4} à S_{a8} pour des applications point à point spécifiques (par exemple, pour les équipements de transcodage conformes à la Recommandation G.761);
- ii) le bit S_{a4} peut être recommandé par le CCITT aux fins d'une liaison de données à base de messages pour l'exploitation, la maintenance et le contrôle de la qualité. Cette voie commence au point où la trame est générée et se termine au point où la trame est décomposée. Cette question appelle un complément d'étude;
- iii) les bits S_{a5} à S_{a7} sont réservés à l'usage national, sauf lorsqu'ils ne sont pas nécessaires pour des applications particulières point à point (voir le point i)) ci-dessus.

Les bits S_{a4} à S_{a8} (lorsqu'ils ne sont pas utilisés) doivent être fixés à 1 sur un conduit numérique traversant une frontière internationale.

2.3.3 Description de la procédure CRC-4 utilisant le bit 1 de la trame

2.3.3.1 Utilisation particulière du bit 1 de la trame

Lorsqu'il est nécessaire d'assurer une protection supplémentaire contre la simulation du signal de verrouillage de trame, et/ou lorsqu'il est nécessaire d'améliorer les possibilités de contrôle d'erreurs, le bit 1 doit être utilisé pour une procédure de contrôle de redondance cyclique-4 (CRC-4) comme indiqué ci-après.

Remarque – Les équipements dotés de la procédure CRC-4 doivent être conçus de manière à permettre l'interfonctionnement avec des équipements ne comportant pas la procédure CRC, le passage de l'une à l'autre des options se faisant manuellement (par exemple au moyen de straps). Pour un tel interfonctionnement, le bit 1 de la trame doit être fixé à 1 dans les deux directions (voir la remarque 1 du tableau 4a/G.704).

2.3.3.2 L'affectation des bits 1 à 8 de la trame est indiquée au tableau 4b/G.704 pour une multitrame CRC-4 complète.

TABLEAU 4b/G.704

Structure de multitrame CRC-4

	Sous-multitrame (SMT)	Numéro de trame	Bits 1 à 8 de la trame							
			1	2	3	4	5	6	7	8
Multitrame	I	0	C ₁	0	0	1	1	0	1	1
		1	0	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		2	C ₂	0	0	1	1	0	1	1
		3	0	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		4	C ₃	0	0	1	1	0	1	1
		5	1	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		6	C ₄	0	0	1	1	0	1	1
		7	0	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
	II	8	C ₁	0	0	1	1	0	1	1
		9	1	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		10	C ₂	0	0	1	1	0	1	1
		11	1	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		12	C ₃	0	0	1	1	0	1	1
		13	E	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}
		14	C ₄	0	0	1	1	0	1	1
		15	E	1	A	S _{a4}	S _{a5}	S _{a6}	S _{a7}	S _{a8}

Remarque 1 – E sont les bits d'indication d'erreur CRC-4 (voir le § 2.3.3.4).

Remarque 2 – S_{a4} à S_{a8} sont les bits de réserve (voir la remarque 4 du tableau 4a/G.704).

Remarque 3 – C₁ à C₄ sont les bits de contrôle de redondance cyclique-4 (CRC-4) (voir les § 2.3.3.4 et 2.3.3.5).

Remarque 4 – A est l'indication d'alarme distante (voir le tableau 4a/G.704).

2.3.3.3 Chaque multitrame CRC-4, composée de 16 trames numérotées de 0 à 15, est divisée en deux sous-multitrames de 8 trames (SMT), appelées SMT I et SMT II pour désigner l'ordre respectif de leur apparition dans la structure de multitrame CRC-4. La SMT constitue le bloc de contrôle de redondance cyclique-4 (CRC-4) (2048 bits).

La structure de multitrame CRC-4 est indépendante de l'utilisation possible d'une structure de multitrame dans l'intervalle de temps n^o 16 de la voie à 64 kbit/s (voir le § 5.1.3.2).

2.3.3.4 Utilisation de la multitrame CRC-4 à 2048 kbit/s

Dans les trames contenant le signal de verrouillage de trame (définies au § 2.3.2), le bit 1 est utilisé pour transmettre les bits CRC-4. Il existe 4 bits CRC-4 dans chaque SMT, désignés par C₁, C₂, C₃ et C₄.

Dans les trames qui ne contiennent pas le signal de verrouillage de trame (voir le § 2.3.2), le bit 1 est utilisé pour transmettre le signal de verrouillage de multitrame CRC-4 à 6 bits ainsi que 2 bits d'indication d'erreur CRC-4 (E).

Le signal de verrouillage de multitrame CRC-4 est 001011.

Les bits E sont à utiliser pour indiquer la réception de sous-multitrame erronées en faisant passer l'état binaire d'un bit E de 1 à 0 pour chaque sous-multitrane erronée. L'intervalle de temps compris entre la détection d'une sous-multitrane erronée et le réglage du bit E indiquant l'état d'erreur doit être inférieur à une seconde.

Remarque 1 – On tiendra toujours compte des bits E, même si la SMT qui les contient s'avère être erronée, car il est peu probable que les bits E soient affectés par les erreurs.

Remarque 2 – A court terme, il peut y avoir des équipements qui n'utilisent pas les bits E; en pareil cas, ces bits sont mis à l'état 1.

2.3.3.5 Procédure de contrôle de redondance cyclique (CRC)

2.3.3.5.1 Processus de multiplication/division

Un mot CRC-4 particulier, situé dans la sous multitrane N correspond au reste après multiplication, par x^4 puis division (modulo 2) par le polynôme générateur $x^4 + x + 1$ de la représentation polynomiale de sous-multitrane $N - 1$.

Remarque – Pour la représentation du contenu du bloc de contrôle sous forme de polynôme, le premier bit du bloc, c'est-à-dire le bit 1 de la trame 0 ou le bit 1 de la trame 8, doit être considéré comme le bit de poids le plus fort. De même, C_1 est défini comme étant le bit de poids le plus fort et C_4 le bit de poids le plus faible du reste.

2.3.3.5.2 Procédure de codage

- i) Les bits CRC-4 dans la sous-multitrane (SMT) sont remplacés par des zéros binaires.
- ii) La SMT fait ensuite l'objet du processus de multiplication/division mentionné au § 2.3.3.5.1 ci-dessus.
- iii) Le reste du processus de multiplication/division est mis en mémoire, prêt à être inséré aux emplacements CRC-4 respectifs de la SMT suivante.

Remarque – Les bits CRC-4 ainsi obtenus n'affectent pas le résultat du processus de multiplication/division dans la SMT suivante car, comme indiqué au point i) ci-dessus, les positions de bits CRC-4 dans une SMT sont d'abord mises à zéro pendant le processus de multiplication/division.

2.3.3.5.3 Procédure de décodage

- i) Une SMT reçue fait l'objet du processus de multiplication/division mentionné au § 2.3.3.5.1 ci-dessus, après que ses bits CRC-4 ont été extraits et remplacés par des zéros.
- ii) Le reste de ce processus de division est ensuite mis en mémoire puis comparé bit par bit aux bits CRC-4 reçus dans la SMT suivante.
- iii) Si le reste calculé par le décodeur correspond exactement aux bits CRC-4 reçus dans la SMT suivante, on considère que la SMT contrôlée ne comporte pas d'erreurs.

2.4 Structure de la trame de base à 8448 kbit/s

2.4.1 Longueur de la trame

Le nombre de bits par trame est de 1056. Ces bits sont numérotés de 1 à 1056. La fréquence de récurrence de trame est de 8000 Hz.

2.4.2 Signal de verrouillage de trame

Le signal de verrouillage de trame, 11100110 100000, occupe les positions de bit 1 à 8 et 529 à 534.

2.4.3 Eléments numériques de service

Le bit 535 est utilisé pour véhiculer une indication d'alarme (état 1 = alarme, état 0 = pas d'alarme).

Le bit 536 est laissé libre pour un usage national et doit être fixé à 1 sur les trajets traversant des frontières internationales. Il en va de même pour les bits 9 à 40 dans le cas de la signalisation voie par voie.

3 Caractéristiques de la structure de trame permettant d'établir des voies de débits binaires différents dans la jonction à 1544 kbit/s

3.1 *Jonction à 1544 kbit/s permettant d'établir des voies à 64 kbit/s*

3.1.1 *Structure de la trame*

3.1.1.1 *Nombre de bits par intervalle de temps de voie à 64 kbit/s*

8 bits, numérotés de 1 à 8.

3.1.1.2 *Nombre d'intervalles de temps de voie à 64 kbit/s par trame*

Les bits 2 à 193 dans la trame de base offrent 24 intervalles de temps de voie à 64 kbit/s avec entrelacement d'octets, numérotés de 1 à 24.

3.1.1.3 *Affectation du bit F*

Voir le § 2.1.3.

3.1.2 *Utilisation des intervalles de temps de voie à 64 kbit/s*

Chaque intervalle de temps de voie à 64 kbit/s permet de véhiculer par exemple un signal téléphonique codé en MIC conformément à la Recommandation G.711 ou un signal de données de débit binaire au plus égal à 64 kbit/s.

3.1.3 *Signalisation*

On peut appliquer l'une ou l'autre des deux méthodes recommandées aux § 3.1.3.1 et 3.1.3.2.

3.1.3.1 *Signalisation sur voie commune*

Un intervalle de temps de voie à 64 kbit/s est utilisé pour la signalisation sur voie commune à 64 kbit/s. Dans le cas de la méthode du § 2.1.3.2 (multitrane de 12 trames), on peut transmettre l'information de signalisation par canal sémaphore, à un débit binaire de 4 kbit/s ou à un sous-multiple de cette valeur, par une disposition appropriée de la séquence formée par les bits S.

3.1.3.2 *Signalisation voie par voie*

3.1.3.2.1 *Affectation des bits de signalisation dans la multitrane de 24 trames*

Comme le montre le tableau 1/G.704, la multitrane compte 4 bits de signalisation différents (A, B, C et D). Cette signalisation voie par voie peut fournir quatre voies de signalisation indépendantes à 333 bit/s, appelées A, B, C et D, deux voies de signalisation indépendantes à 667 bit/s, appelées A et B (voir la remarque) et une voie de signalisation à 1333 bit/s.

Remarque – Quand une signalisation à quatre états est exigée, les bits de signalisation A, B précédemment associés aux trames 6 et 12 respectivement, doivent être mis en correspondance avec les bits A, B, C, D des trames 6, 12, 18 et 24 comme suit: A = A, B = B, C = A, D = B. En pareil cas, la signalisation ABCD est la même que la signalisation AB spécifiée au § 3.1.3.2.2.

3.1.3.2.2 *Affectation des bits de signalisation de la multitrane de 12 trames*

Sur la base d'accords entre les Administrations intéressées, une signalisation voie par voie est prévue pour les circuits intrarégionaux, selon la procédure décrite ci-après:

Une multitrane se compose de 12 trames (voir le tableau 5/G.704). Le signal de verrouillage de multitrane est acheminé sur le bit S, comme l'indique ce tableau.

Les trames de signalisation sont les trames 6 et 12. Le huitième bit de chaque intervalle de temps de voie sert dans chaque trame de signalisation à véhiculer la signalisation associée à cette voie.

TABLEAU 5/G.704

Structure de la multitrame

Numéro de trame	Signal de verrouillage de trame (voir la remarque 1)	Signal de verrouillage de multitrame (bit S)	Numéro(s) du ou des bit(s) de l'intervalle de temps de voie		Désignation de la voie de signalisation (voir la remarque 2)
			Pour le signal de caractère	Pour l'information de signalisation	
1	1	–	1 à 8	–	A
2	–	0	1 à 8	–	
3	0	–	1 à 8	–	
4	–	0	1 à 8	–	
5	1	–	1 à 8	–	
6	–	1	1 à 7	8	
7	0	–	1 à 8	–	
8	–	1	1 à 8	–	
9	1	–	1 à 8	–	
10	–	1	1 à 8	–	
11	0	–	1 à 8	–	
12	–	0	1 à 7	8	

Remarque 1 – Lorsque le bit S est modifié pour transmettre les indications d'alarme à l'extrémité distante le bit S de la trame 12 n'est plus 0 mais 1.

Remarque 2 – La signalisation voie par voie comporte deux voies de signalisation indépendantes à 667 bit/s, appelées A et B, ou une voie de signalisation à 1333 bit/s.

3.2 Jonction à 1544 kbit/s permettant d'établir des intervalles de temps à 32 kbit/s (voir la remarque)

Remarque – Cette jonction permet d'acheminer des informations à 32 kbit/s. Elle sera utilisée entre les nœuds du réseau et s'appliquera à l'équipement de multiplexage à débit primaire, à l'équipement de répartiteur numérique, au transcodeur et à d'autres équipements nécessaires aux nœuds du réseau. Dans ce cas, la commutation se fera sur une base de 64 kbit/s.

3.2.1 Structure de trame

3.2.1.1 Nombre de bits par intervalle de temps de voie à 32 kbit/s

Quatre, numérotés de 1 à 4.

3.2.1.2 Nombre d'intervalles de temps de voie à 32 kbit/s par trame

Les bits numérotés de 2 à 193 dans la trame de base peuvent transmettre quarante-huit intervalles de temps de voie à 32 kbit/s par entrelacement de quatre bits, numérotés de 1 à 48.

3.2.1.3 Affectation des bits F

Voir le § 2.1.3.

3.2.2 Utilisation des intervalles de temps de voie à 32 kbit/s

Chaque intervalle de temps de voie à 32 kbit/s peut véhiculer un signal téléphonique codé en MICDA conformément aux dispositions de la Recommandation G.721, ou des données dont le débit binaire est au plus égal à 32 kbit/s.

3.2.3 Groupement de douze intervalles de temps de voie à 384 kbit/s

3.2.3.1 Structure du groupement de douze intervalles de temps de voie

La structure de la trame à 1544 kbit/s, représentée au tableau 6/G.704 pour les intervalles de temps de voie à 32 kbit/s, est destinée à fournir quatre groupements indépendants de douze intervalles de temps de voie à 384 kbit/s, numérotés de 1 à 4 et émis dans l'ordre, à partir du groupement d'intervalles de temps numéro 1.

Les voies de groupement de signalisation (VGS) pour les groupements d'intervalles de temps numérotés de 1 à 4, occupent, respectivement, les intervalles de temps 12, 24, 36 et 48. Chaque groupement d'intervalles de temps peut avoir une configuration indépendante pour les cas nécessitant une signalisation voie par voie ou pour ceux qui n'exigent aucune signalisation (par exemple, signalisation commune externe) (voir le § 3.2.3.1.1).

TABLEAU 6/G.704

Structure de trame des intervalles de temps de voie à 32 kbit/s pour une jonction à 1544 kbit/s

Groupement d'intervalles de temps	Intervalles de temps											
	1	2	3	4	5	6	7	8	9	10	11	12 (VGS)
N° 1	1	2	3	4	5	6	7	8	9	10	11	12 (VGS)
N° 2	13	14	15	16	17	18	19	20	21	22	23	24 (VGS)
N° 3	25	26	27	28	29	30	31	32	33	34	35	36 (VGS)
N° 4	37	38	39	40	41	42	43	44	45	46	47	48 (VGS)

Remarque 1 – Chaque intervalle de temps signifie une voie à 32 kbit/s.

Remarque 2 – La voie de groupement de signalisation (VGS) occupe le douzième intervalle de temps à 32 kbit/s de chaque groupement d'intervalles de temps.

3.2.3.1.1 Utilisation d'un groupement d'intervalles de temps à 384 kbit/s

Dans l'utilisation d'un groupement d'intervalles de temps à 384 kbit/s, on distingue deux configurations possibles:

- Lorsque aucune capacité de signalisation n'est nécessaire, un groupement d'intervalles de temps à 384 kbit/s peut acheminer douze intervalles de temps de voie à 32 kbit/s.
- Lorsque des capacités de signalisation voie par voie sont nécessaires, un groupement d'intervalles de temps à 384 kbit/s comportera onze intervalles à 32 kbit/s et un intervalle à 32 kbit/s que l'on définit comme voie de groupement de signalisation.

3.2.3.1.2 Utilisation d'une voie de groupement de signalisation

On utilise une voie de groupement de signalisation pour la transmission d'une information de signalisation A-B-C-D voie par voie, d'une information d'alarme de voie de groupement de signalisation, pour le signal de verrouillage de multitrame des voies de groupement de signalisation, et pour l'information de détection d'erreur CRC-6 entre les nœuds du réseau.

3.2.4 Structure de multitrame des voies de groupement de signalisation à 3 kbit/s

3.2.4.1 Nombre de bits par intervalle de temps des voies de groupement de signalisation à 32 kbit/s

Quatre, numérotés de 1 à 4.

3.2.4.2 Affectation des bits d'un intervalle de temps des voies de groupement de signalisation à 3 kbit/s

Ils sont attribués aux quatre derniers bits de chaque groupement d'intervalles de temps.

3.2.4.3 Structure de multitrame

La structure de multitrame des voies de groupement de signalisation se compose de 24 trames consécutives numérotées de 1 à 24. Le tableau 7/G.704 montre la structure de multitrame des voies de groupement de signalisation.

TABLEAU 7/G.704

Structure de multitrame de la voie de groupement de signalisation à 32 kbit/s

Numéro de trame du groupement d'intervalles de temps	Numéro des bits sur la voie de groupement de signalisation			
	1	2	3	4
1	A_j	A_{j+1}	0	S_1
2	A_{j+2}	A_{j+3}	1	S_2
3	A_{j+4}	A_{j+5}	0	CRC-1
4	A_{j+6}	A_{j+7}	1	S_4
5	A_{j+8}	A_{j+9}	0	S_5
6	A_{j+10}	M_1	1	S_6
7	B_j	B_{j+1}	0	CRC-2
8	B_{j+2}	B_{j+3}	1	S_8
9	B_{j+4}	B_{j+5}	0	S_9
10	B_{j+6}	B_{j+7}	1	S_{10}
11	B_{j+8}	B_{j+9}	0	CRC-3
12	B_{j+10}	M_2	1	S_{12}
13	C_j	C_{j+1}	1	S_{13}
14	C_{j+2}	C_{j+3}	0	S_{14}
15	C_{j+4}	C_{j+5}	1	CRC-4
16	C_{j+6}	C_{j+7}	0	S_{16}
17	C_{j+8}	C_{j+9}	1	S_{17}
18	C_{j+10}	M_3	0	S_{18}
19	D_j	D_{j+1}	1	CRC-5
20	D_{j+2}	D_{j+3}	0	S_{20}
21	D_{j+4}	D_{j+5}	1	S_{21}
22	D_{j+6}	D_{j+7}	0	S_{22}
23	D_{j+8}	D_{j+9}	1	CRC-6
24	D_{j+10}	M_4	0	S_{24}

Remarque 1 – $j = 1$ pour le 12^e intervalle de temps de voie à 32 kbit/s
 $j = 13$ pour le 24^e intervalle de temps de voie à 32 kbit/s
 $j = 25$ pour le 36^e intervalle de temps de voie à 32 kbit/s
 $j = 37$ pour le 48^e intervalle de temps de voie à 32 kbit/s

Remarque 2 – (A_j, B_j, C_j, D_j): bits de signalisation A, B, C, D
 M_j : bits d'indication d'alarme de la voie de groupement de signalisation
 S_k : bits de réserve

Remarque 3 – La voie de groupement de signalisation offre une capacité de signalisation A, B, C, D pour 11 voies dans chaque groupement d'intervalles de temps.

3.2.4.4 Signal de verrouillage de multitrame des voies de groupement de signalisation

Le bit 3 de la voie de groupement de signalisation (voir le tableau 7/G.704), comprend le signal de verrouillage de multitrame des voies de groupement de signalisation qui est utilisé pour associer les bits de signalisation dans la voie de groupement de signalisation aux voies appropriées du groupement d'intervalles de temps associé.

Remarque – Le signal de verrouillage de multitrame des voies de groupement de signalisation est indépendant et différent du bit de verrouillage de trame de la trame à 1544 kbit/s.

3.2.4.5 *Information de détection d'erreur CRC-6 pour le groupement d'intervalles de temps*

Un mot de code facultatif permettant la détection d'erreur CRC-6 à 2 kbit/s peut être émis dans la position des bits indiquée de CRC-1 à CRC-6 (voir le tableau 7/G.704).

Le bloc de message CRC-6 (BMC) est une séquence de 1152 bits en série coïncidant avec une multitrame de groupement d'intervalles de temps. Par définition, le BMC N commence à la position de bit 0 dans la multitrame N de groupement d'intervalles de temps et se termine à la position de bit 1151 de cette multitrame.

La séquence de bits de contrôle CRC-1 à CRC-6 émise dans la multitrame $N + 1$ est le reste obtenu après multiplication par x^6 et division (modulo 2) par le polynôme générateur $x^6 + x + 1$ du polynôme correspondant à BMC N . Le premier bit de contrôle, CRC-1, est le bit de poids le plus fort du reste; le dernier bit de contrôle, CRC-6, est le bit de poids le plus faible. La voie de groupement d'intervalles de temps est comprise dans ce calcul, la valeur du bit 4 de cette voie étant fixée à 1.

Si on n'utilise pas la possibilité d'émettre le signal de détection d'erreur CRC-6, la valeur de CRC-1 à CRC-6 sera fixée à 1.

3.2.4.6 *Signalisation*

Deux méthodes différentes, exposées aux § 3.2.4.6.1 et 3.2.4.6.2, sont recommandées.

3.2.4.6.1 *Signalisation par canal sémaphore*

Voir le § 3.1.3.1. On utilise deux intervalles de temps de voie successifs à 32 kbit/s pour la signalisation par canal sémaphore à 64 kbit/s.

3.2.4.6.2 *Signalisation voie par voie*

Comme l'indique le tableau 7/G.704, les bits 1 et 2 de la voie de groupement de signalisation véhiculent l'information de signalisation voie par voie pour les voies du groupement d'intervalles de temps associé.

La voie de groupement de signalisation peut fournir quatre voies de signalisation indépendantes à 333 bit/s, appelées A, B, C, D, deux voies de signalisation indépendantes à 667 bit/s, appelées A, B, ou une voie de signalisation à 1333 bit/s, appelée A. Lorsqu'on utilise uniquement la signalisation A-B, celle-ci est répétée sur les positions C-D respectivement. Lorsqu'on utilise uniquement la signalisation A, celle-ci est répétée sur les positions B-C-D.

3.2.4.7 *Signaux d'indication d'alarme sur les voies de groupement de signalisation*

Comme l'indique le tableau 7/G.704, la voie de groupement de signalisation comporte quatre bits d'indication d'alarme, M_1 , M_2 , M_3 et M_4 .

M_1 donne la possibilité d'émettre à travers la jonction une indication d'alarme distante de groupement d'intervalles de temps en cas de défaillance dans le sens opposé de l'émission.

M_2 donne la possibilité d'émettre à travers la jonction une indication de défaillance dans les signaux d'entrée d'affluents à destination du nœud du réseau.

M_3 donne la possibilité d'émettre à travers la jonction une indication de défaillance dans les signaux de sortie d'affluents provenant du nœud du réseau.

La valeur de M_4 est fixée à 1 lorsque les valeurs de M_1 et/ou M_2 et/ou M_3 sont fixées à 1.

3.2.5 *Bits non utilisés sur les voies de groupement de signalisation*

Les bits S du tableau 7/G.704 ne sont pas utilisés actuellement et leur valeur est fixée à 1. La définition et l'affectation des bits S feront l'objet d'une étude ultérieure.

3.2.6 *Perte et reprise du verrouillage de multitrame sur les voies de signalisation*

La perte du signal de verrouillage de multitrame sur les voies de groupement de signalisation est reconnue lorsque deux des quatre bits de verrouillage de trame des voies de groupement de signalisation sont erronés. L'apparition peu courante d'un seul glissement instantané de ± 11 trames n'est pas décelée par l'algorithme de deux des quatre bits. Le verrouillage de multitrame sur les voies de groupement de signalisation sera reconnu lorsque la séquence correcte des 24 bits de verrouillage de trame valables des voies de groupement de signalisation sera détectée, en commençant par la première trame de la multitrame.

3.3 *Jonction à 1544 kbit/s transmettant $n \times 64$ kbit/s*

Les caractéristiques électriques doivent être conformes aux dispositions de la Recommandation G.703.

L'application de l'intervalle de temps sur la jonction à 1544 kbit/s doit faire l'objet d'un complément d'étude.

4 Caractéristiques de la structure de trame permettant d'établir des voies de débits binaires différents dans une jonction à 6312 kbit/s

4.1 *Jonction à 6312 kbit/s permettant d'établir des voies à 64 kbit/s*

4.1.1 *Structure de la trame*

4.1.1.1 *Nombre de bits par intervalle de temps de voie à 64 kbit/s*

8 bits, numérotés de 1 à 8.

4.1.1.2 *Nombre d'intervalles de temps de voie à 64 kbit/s par trame*

Les bits 1 à 784 dans la trame de base offrent 98 intervalles de temps de voie à 64 kbit/s avec entrelacement d'octets, numérotés de 1 à 98. On ajoute cinq bits par trame (bits F) en fin de trame pour le signal de verrouillage de trame et d'autres signaux.

4.1.1.3 *Affectation des bits F*

Voir le tableau 3/G.704.

4.1.2 *Utilisation des intervalles de temps de voie à 64 kbit/s*

Chaque intervalle de temps de voie à 64 kbit/s permet de véhiculer, par exemple, un signal téléphonique codé en MIC conformément à la Recommandation G.711 ou un signal de données de débit binaire au plus égal à 64 kbit/s. Les intervalles de temps de voie à 64 kbit/s 97 et 98 peuvent être utilisés pour la signalisation.

4.1.3 *Signalisation*

On peut appliquer l'une ou l'autre des deux méthodes recommandées aux § 4.1.3.1 et 4.1.3.2.

4.1.3.1 *Signalisation par canal sémaphore*

L'utilisation des intervalles de temps de voie à 64 kbit/s 97 et 98 pour la signalisation par canal sémaphore est à l'étude.

4.1.3.2 *Signalisation voie par voie*

Sur la base d'accords entre les Administrations intéressées, une signalisation voie par voie est prévue pour les circuits intrarégionaux, selon la procédure décrite ci-après:

4.1.3.2.1 *Affectation des bits de signalisation*

Seize bits de signalisation (positions de bits de 769 à 784) sont désignés ST₁ à ST₁₆. Un bit ST_{*i*} (*i* = 1 à 16) contient l'information de signalisation correspondant à six intervalles de temps de voie *i*, 16 + *i*, 32 + *i*, 48 + *i*, 64 + *i* et 80 + *i*, comme indiqué au § 4.1.3.2.2.

4.1.3.2.2 *Structure de la multitrame de signalisation*

Chaque bit ST constitue une multitrame de signalisation indépendante qui s'étend sur huit trames, comme le montre le tableau 8/G.704.

TABLEAU 8/G.704

Structure de la multiframe de signalisation

Trame numéro	n	$n+1$	$n+2$	$n+3$	$n+4$	$n+5$	$n+6$	$n+7$
Utilisation du bit ST	F_s	S_1	S_2	S_3	S_4	S_5	S_6	S_p
	(Voir la remarque 1)	(Voir la remarque 2)						(Voir la remarque 4)

Remarque 1 – Les bits F_s sont composés de 0 et de 1 alternés, ou bien ils ont la configuration numérique suivante à 48 bits:

A101011011 0000011001 1010100111 0011110110 10000101

S'agissant de la configuration numérique à 48 bits, le bit A est habituellement fixé à l'état 1 et est réservé pour une utilisation facultative. Cette configuration est engendrée d'après le polynôme de base ci-après (voir la Recommandation X.50):

$$x^7 + x^4 + 1$$

Remarque 2 – Le bit S_j ($j = 1$ à 6) achemine des informations de signalisation voie par voie ou de maintenance. Quand la configuration à 48 bits est adoptée comme signal de verrouillage de trame F_s , chaque bit S_j ($j =$ de 1 à 6) peut générer une multiframe comme suit:

$$S_{j1}, S_{j2}, \dots, S_{j12}$$

Le bit S_{j1} achemine la configuration de verrouillage de trame à 16 bits ci-après, engendrée d'après le même polynôme de base que la configuration à 48 bits.

A011101011011000

Le bit A est habituellement fixé au 1 et est réservé pour une utilisation facultative. Chaque bit S_{ji} ($i =$ de 2 à 12) achemine des informations de signalisation voie par voie pour les circuits à débit sous multiple et/ou des informations de maintenance.

Remarque 3 – Les bits ST (F_s, S_1, \dots, S_6 et S_p), tous fixés à l'état 1, indiquent un signal d'indication d'alarme (SIA) pour six voies à 64 kbit/s.

Remarque 4 – Le bit S_p est habituellement fixé à l'état 1. Quand l'envoi d'un SIA de retour pour six voies à 64 kbit/s est demandé, le bit S_p est fixé à l'état 0.

4.2 Jonctions à 6312 kbit/s permettant d'établir des voies de débit autre que 64 kbit/s

Pour étude ultérieure.

5 Caractéristiques de la structure de trame permettant d'établir des voies de débits binaires différents dans une jonction à 2048 kbit/s

5.1 Jonction à 2048 kbit/s permettant d'établir des voies à 64 kbit/s

5.1.1 Structure de la trame

5.1.1.1 Nombre de bits par intervalle de temps de voie à 64 kbit/s

Huit, numérotés de 1 à 8.

5.1.1.2 Nombre d'intervalles de temps de voie à 64 kbit/s par trame

Les bits 1 à 256 de la trame de base offrent 32 intervalles de temps à entrelacement d'octets, numérotés de 0 à 31.

5.1.1.3 *Affectation des bits de l'intervalle de temps de voie à 64 kbit/s n° 0*

Voir le tableau 4a/G.704 (voir le § 2.3.2).

5.1.2 *Utilisation d'autres intervalles de temps de voie à 64 kbit/s*

Les intervalles de temps de voie à 64 kbit/s 1 à 15 et 17 à 31 peuvent véhiculer par exemple un signal téléphonique codé en MIC conformément à la Recommandation G.711 ou un signal numérique à 64 kbit/s.

L'intervalle de temps de voie à 64 kbit/s n° 16 peut être utilisé pour la signalisation. S'il n'est pas utilisé à cette fin, on peut dans certains cas l'employer pour établir une voie à 64 kbit/s de la même manière que pour les intervalles de temps 1 à 15 et 17 à 31.

5.1.3 *Signalisation*

Il est recommandé d'utiliser l'intervalle de temps de voie à 64 kbit/s n° 16 aussi bien pour la signalisation par canal sémaphore que pour la signalisation voie par voie.

Les conditions détaillées de l'organisation de systèmes de signalisation particuliers feront partie des spécifications de ces systèmes de signalisation.

5.1.3.1 *Signalisation par canal sémaphore*

L'intervalle de temps de voie à 64 kbit/s n° 16 peut être utilisé pour une signalisation par canal sémaphore jusqu'à un débit binaire de 64 kbit/s. La méthode à appliquer pour obtenir le verrouillage des signaux fera partie de la spécification particulière du système de signalisation.

5.1.3.2 *Signalisation voie par voie*

Cette section contient la disposition recommandée pour l'emploi du débit de 64 kbit/s de l'intervalle de temps de voie 16 pour la signalisation voie par voie.

5.1.3.2.1 *Structure de la multitrame*

Une multitrame comprend 16 trames consécutives (dont la constitution est indiquée au § 5.1.1) numérotées de 0 à 15.

Le signal de verrouillage de multitrame est 0000; il occupe les intervalles de temps pour élément numérique numérotés de 1 à 4 de l'intervalle de temps de voie à 64 kbit/s n° 16 dans la trame 0.

5.1.3.2.2 *Affectation de l'intervalle de temps de voie à 64 kbit/s n° 16*

Lorsque l'intervalle de temps de voie à 64 kbit/s n° 16 est utilisé pour la signalisation voie par voie, la capacité à 64 kbit/s est sous-multiplexée en voies de signalisation à débits inférieurs, avec comme référence le signal de verrouillage de multitrame.

L'affectation des bits est indiquée en détail dans le tableau 9/G.704.

5.2 *Jonction à 2048 kbit/s transmettant $n \times 64$ kbit/s*

Les caractéristiques électriques doivent être conformes aux dispositions de la Recommandation G.703 (voir la remarque 4 du Préambule de cette Recommandation). Pour l'application des intervalles de temps à $n \times 64$ kbit/s dans la trame à 2048 kbit/s, deux situations sont envisagées:

5.2.1 *Cas d'un signal à $n \times 64$ kbit/s du côté affluent d'un équipement de multiplexage*

Les intervalles de temps de la trame à 2048 kbit/s se décomposent de la façon suivante:

TS0: conformément au § 2.3;

TS16: réservés pour transmettre, si nécessaire, une voie de signalisation à 64 kbit/s.

- Pour $2 \leq n \leq 15$, les intervalles TS1 à TS n contiennent des données à $n \times 64$ kbit/s [voir a) de la figure 1/G.704];
- pour $15 < n \leq 30$, les intervalles TS1 à TS15 et TS17 à TS $(n+1)$ contiennent des données à $n \times 64$ kbit/s [voir b) de la figure 1/G.704];
- les intervalles de temps restants contiennent uniquement des 1.

TABLEAU 9/G.704

Affectation des bits de l'intervalle de temps de voie n° 16

Intervalle de temps n° 16 de la trame 0	Intervalle de temps n° 16 de la trame 1		Intervalle de temps n° 16 de la trame 2		---	Intervalle de temps n° 16 de la trame 15	
0000 xyxx	abcd voie 1	abcd voie 16	abcd voie 2	abcd voie 17	---	abcd voie 15	abcd voie 30

Remarque 1 – Les numéros de voie correspondent à des numéros de voies téléphoniques. Les intervalles de temps de voie à 64 kbit/s 1 à 15 et 17 à 31 sont affectés à des voies téléphoniques numérotées de 1 à 30.

Remarque 2 – Cette affectation de bits fournit, pour chaque voie téléphonique, quatre voies de signalisation à 500 bit/s, dénommées a, b, c et d. Grâce à cette disposition, la distorsion de signalisation de chaque voie de signalisation introduite par le système de transmission MIC ne dépasse pas ± 2 ms.

Remarque 3 – Lorsque les bits b, c ou d ne sont pas utilisés, ils doivent être dans les états: $b = 1, c = 0, d = 1$.

On recommande de ne pas employer la combinaison 0000 des bits a, b, c et d à des fins de signalisation pour les voies de 1 à 15.

Remarque 4 – x est un bit de réserve, fixé à 1 si non employé.

y est un bit utilisé pour transmettre une indication d'alarme à l'extrémité distante. Il est fixé à 0 en fonctionnement normal, et à 1 en état d'alarme.

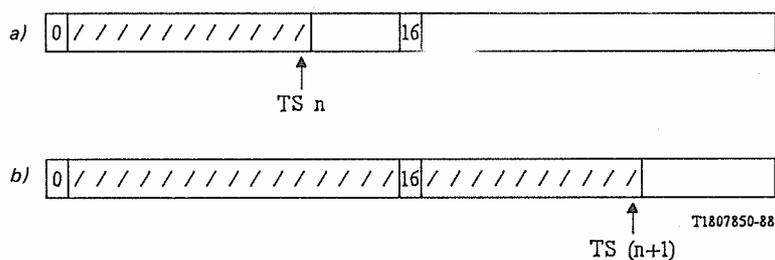


FIGURE 1/G.704

5.2.2 *Cas d'un ou de plusieurs signaux à $n \times 64$ kbit/s du côté signal multiplexé d'un équipement de multiplexage*

Pour un signal quelconque à $n \times 64$ kbit/s, les intervalles de temps de la trame à 2048 kbit/s se décomposent comme suit:

TS0: conformément au § 2.3;

TS16: réservés pour transmettre, si nécessaire, une voie de signalisation à 64 kbit/s.

L'intervalle TS(x) de la trame à 2048 kbit/s est désigné comme l'intervalle de temps dans lequel est transmis le premier intervalle de temps du signal à $n \times 64$ kbit/s.

- Pour $x \leq 15$ et $x + (n-1) \leq 15$, ou pour $x \geq 17$ et $x + (n-1) \leq 31$, le remplissage des intervalles de temps va de TS(x) à TS(x+n-1) [voir a) et b) de la figure 2/G.704];
- pour $x + (n-1) \geq 16$, le remplissage des intervalles de temps va de TS(x) à TS15 et de TS17 à TS(x+n) [voir c) de la figure 2/G.704].

Remarque – Une fois qu'un signal à $n \times 64$ kbit/s a été logé dans le signal multiplexé, il faut veiller à la bonne interprétation des règles ci-dessus pour s'assurer que les autres signaux de ce type n'utilisent que les intervalles de temps non utilisés.

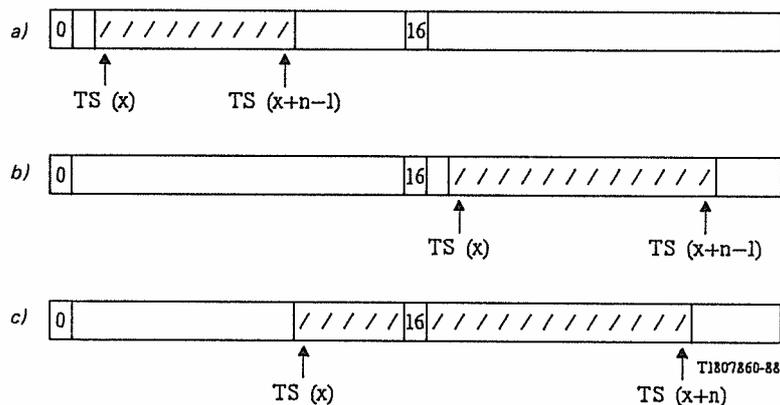


FIGURE 2/G.704

6 Caractéristiques de la structure de trame permettant d'établir des voies de débits binaires différents dans une jonction à 8448 kbit/s

6.1 Jonction à 8448 kbit/s permettant d'établir des voies à 64 kbit/s

6.1.1 Structure de la trame

6.1.1.1 Nombre de bits par intervalle de temps de voie à 64 kbit/s

Huit, numérotés de 1 à 8.

6.1.1.2 Nombre d'intervalles de temps de voie à 64 kbit/s par trame

Les bits 1 à 1056 dans la trame de base permettent d'obtenir 132 intervalles de temps de voie à 64 kbit/s avec entrelacement d'octets, numérotés de 0 à 131.

6.1.2 Utilisation des intervalles de temps de voie à 64 kbit/s

6.1.2.1 Affectation des intervalles de temps de voie à 64 kbit/s dans le cas de la signalisation voie par voie

Les intervalles de temps de voie à 64 kbit/s 5 à 32, 34 à 65, 71 à 98 et 100 à 131 sont affectés à 120 voies téléphoniques numérotées de 1 à 120.

L'intervalle de temps de voie à 64 kbit/s n° 0 et les 6 premiers bits dans l'intervalle de temps de voie à 64 kbit/s n° 66 sont affectés au verrouillage de trame; les deux bits restants de l'intervalle de temps de voie à 64 kbit/s n° 66 sont réservés aux services.

Les intervalles de temps de voie à 64 kbit/s n° 67 à 70 sont affectés à la signalisation voie par voie conformément aux dispositions du § 6.1.4.2.

Les intervalles de temps de voie à 64 kbit/s n° 1 à 4, et 33 sont laissés libres pour usage national.

6.1.2.2 Affectation des intervalles de temps de voie à 64 kbit/s dans le cas de la signalisation par canal sémaphore

Les intervalles de temps de voie à 64 kbit/s n° 2 à 32, 34 à 65, 67 à 98 et 100 à 131 sont disponibles pour 127 voies téléphoniques, voies de signalisation ou autres voies de service. Par accord bilatéral entre les Administrations concernées, l'intervalle de temps de voie à 64 kbit/s n° 1 peut être, soit affecté à une autre voie téléphonique ou une autre voie de service, soit laissé libre en vue de l'exécution de fonctions de service dans un commutateur numérique.

Les voies à 64 kbit/s correspondant aux intervalles de temps de voie à 64 kbit/s n° 1 à 32, 34 à 65 (etc., voir ci-dessus) sont numérotées de 0 à 127.

L'intervalle de temps de voie à 64 kbit/s n° 0 et les 6 premiers bits dans l'intervalle de temps de voie 66 sont affectés au verrouillage de trame; les deux bits restants de l'intervalle de temps de voie à 64 kbit/s n° 66 sont réservés aux services.

Les intervalles de temps de voie à 64 kbit/s n°s 67 à 70 sont disponibles, par ordre décroissant de priorité, pour la signalisation par canal sémaphore, conformément aux dispositions du § 6.1.4.1.

L'intervalle de temps de voie à 64 kbit/s n° 33 est laissé libre pour un usage national.

6.1.3 Description de la procédure de contrôle de redondance cyclique (CRC) dans l'intervalle de temps de voie 99 à 64 kbit/s

Afin d'obtenir un contrôle de qualité de bout en bout de la liaison à 8 Mbit/s, on utilise une procédure CRC-6 et les six bits C_1 à C_6 calculés à la source sont insérés dans les positions 1 à 6 de l'intervalle de temps 99 (voir la figure 3/G.704).

On utilise en outre le bit 7 de cet intervalle de temps, appelé E, pour émettre, dans le sens opposé, une indication relative au signal reçu; le bit E indique si le bloc CRC le plus récent a été reçu avec des erreurs ou sans erreur.

Les bits C_1 à C_6 du CRC-6 sont calculés pour chaque trame. Le bloc CRC-6 comprend alors 132 octets, c'est-à-dire 1056 bits, et le calcul s'effectue 8000 fois par seconde.

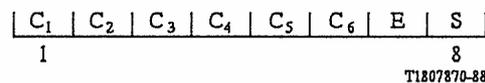


FIGURE 3/G.704
Intervalle de temps 99

6.1.3.1 Processus de multiplication/division

Un mot C_1 à C_6 donné, situé dans la trame N , correspond au reste obtenu après multiplication par x^6 , puis division (modulo 2) par le polynôme générateur $x^6 + x + 1$, de la représentation polynomiale de la trame $(N - 1)$.

Remarque – Lorsqu'on représente le contenu d'une trame sous forme de polynôme, le premier bit de la trame doit être considéré comme étant le bit de poids le plus fort. De même, C_1 se définit comme étant le bit de poids le plus fort du reste et C_6 le bit de poids le plus faible du reste.

6.1.3.2 Procédure de codage

Les valeurs des bits de CRC sont d'abord mises à 0, c'est-à-dire:

$$C_1 = C_2 = C_3 = C_4 = C_5 = C_6 = 0$$

La trame fait ensuite l'objet du processus de multiplication/division mentionné au § 6.1.3.1.

Le reste du processus de multiplication/division est mis en mémoire, prêt à être inséré aux emplacements des bits de CRC respectifs de la trame suivante.

Remarque – Les bits de CRC ci-dessus n'influent pas sur le calcul des bits de CRC dans la trame suivante car les emplacements correspondants sont mis à zéro avant le calcul.

6.1.3.3 Procédure de décodage

La trame reçue fait l'objet du processus de multiplication/division mentionné au § 6.1.3.1, après que les bits de CRC en ont été extraits et remplacés par des zéros.

Le reste de ce processus de multiplication/division est ensuite mis en mémoire puis comparé bit par bit aux bits de CRC reçus dans la trame suivante.

Si le reste calculé par le décodeur correspond exactement aux bits de CRC émis par le codeur, on considère que la trame contrôlée ne comporte pas d'erreur.

6.1.3.4 *Action sur le bit E*

La valeur du bit E de la trame N est fixée à 1 dans le sens d'émission si les bits C_1 à C_6 détectés dans la trame la plus récente dans le sens opposé sont erronés (au moins un bit erroné). Dans le cas contraire, la valeur est fixée à zéro.

6.1.4 *Signalisation*

Il est recommandé d'utiliser les intervalles de temps de voie à 64 kbit/s n^{os} 67 à 70, aussi bien pour la signalisation par canal sémaphore que pour la signalisation voie par voie. Les conditions détaillées de l'organisation de systèmes de signalisation particuliers feront partie des spécifications de ces systèmes de signalisation.

6.1.4.1 *Signalisation par canal sémaphore*

On peut employer les intervalles de temps de voie à 64 kbit/s n^{os} 67 à 70, par ordre décroissant de priorité, pour une signalisation par canal sémaphore jusqu'à un débit binaire de 64 kbit/s. La méthode à appliquer pour obtenir le verrouillage des signaux fera partie de la spécification particulière du système de signalisation.

6.1.4.2 *Signalisation voie par voie*

La disposition recommandée pour l'emploi, au débit de 64 kbit/s de chacun des intervalles de temps de voie à 64 kbit/s n^{os} 67 à 70 pour la signalisation voie par voie est indiquée ci-après.

6.1.4.2.1 *Structure de la multitrame*

Une multitrame pour chaque train à 64 kbit/s comprend 16 trames consécutives (dont la composition est indiquée au § 6.1.1) numérotées de 0 à 15.

Le signal de verrouillage de multitrame est 0000; il occupe les éléments numériques numérotés de 1 à 4 des intervalles de temps de voie à 64 kbit/s n^{os} 67 à 70 dans la trame 0.

6.1.4.2.2 *Affectation des intervalles de temps de voie à 64 kbit/s n^{os} 67 à 70*

Lorsque les intervalles de temps de voie à 64 kbit/s n^{os} 67 à 70 sont utilisés pour la signalisation voie par voie, la capacité à 64 kbit/s de chacun des quatre intervalles de temps de voie à 64 kbit/s est sous-multiplexée en voies de signalisation à débits inférieurs par référence au signal de verrouillage de multitrame. L'affectation des bits est indiquée en détail dans le tableau 10/G.704.

6.2 *Jonction à 8448 kbit/s permettant d'établir des voies ayant un débit autre que 64 kbit/s*

Pour étude ultérieure.

TABLEAU 10/G.704

Affectation des bits des intervalles de temps de voie à 64 kbit/s n° 67 à 70

Intervalle de temps de voie à 64 kbit/s Trame	67		68		69		70	
	0	0000xyxx		0000xyxx		0000xyxx		0000xyxx
1	abcd voie 1	abcd voie 16	abcd voie 31	abcd voie 46	abcd voie 61	abcd voie 76	abcd voie 91	abcd voie 106

15	abcd voie 15	abcd voie 30	abcd voie 45	abcd voie 60	abcd voie 75	abcd voie 90	abcd voie 105	abcd voie 120

Remarque 1 – Les numéros de voie correspondent à des numéros de voies téléphoniques. Voir le § 6.1.2.1 pour l'affectation des intervalles de temps de voie à 64 kbit/s aux voies téléphoniques.

Remarque 2 – Cette affectation de bits fournit, pour chaque voie téléphonique, quatre voies de signalisation à 500 bit/s, dénommées a, b, c et d. Grâce à cette disposition, la distorsion de signalisation de chaque voie de signalisation introduite par le système de transmission MIC ne dépasse pas ± 2 ms.

Remarque 3 – Lorsque les bits b, c ou d ne sont pas utilisés, ils doivent avoir les valeurs: b = 1, c = 0, d = 1.

On recommande de ne pas employer la combinaison 0000 des bits a, b, c et d à des fins de signalisation pour les voies de 1 à 15, 31 à 45, 61 à 75 et 91 à 125.

Remarque 4 – x = bit de réserve, fixé à 1 si non employé.

y = bit servant à transmettre une indication d'alarme à l'extrémité distante. Ce bit est fixé à 0 en fonctionnement normal, et à 1 en état d'alarme.

ANNEXE A

(à la Recommandation G.704)

**Exemples de mise en œuvre de la procédure de CRC
à l'aide de registres à décalage**A.1 *Procédure CRC-6 pour la jonction à 1544 kbit/s (voir le § 2.1.3.1.2)*

Voir la figure A-1/G.704.

Entrée I du registre à décalage: BMC N avec bits F fixés à 1.

Polynôme générateur du registre à décalage: $x^6 + x + 1$.

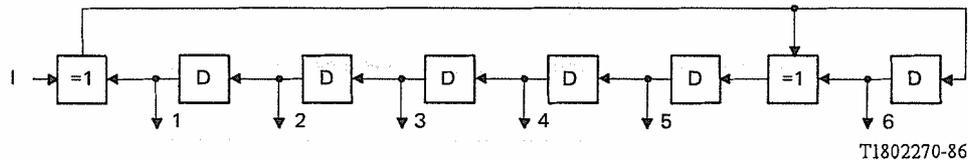


FIGURE A-1/G.704

Au point I, le bloc de message de contrôle (BMC) est introduit en série (c'est-à-dire bit par bit) dans le circuit, en commençant par le bit numéro 1 de la multitrame (voir le tableau 1/G.704). Une fois que le dernier bit du BMC (c'est-à-dire le bit numéro 4632 de la multitrame) a été introduit dans le registre à décalage, les bits de CRC e_1 à e_6 sont disponibles aux sorties 1 à 6 (on retrouve le bit de poids le plus fort, e_1 , à la sortie 1, et le bit de poids le plus faible, e_6 , à la sortie 6). Les bits e_1 à e_6 sont transmis dans le BMC suivant (voir le tableau 1/G.704).

Remarque – Les sorties (1 à 6) des étages du registre à décalage sont remises à 0 après chaque BMC.

A.2 *Procédure CRC-5 pour la jonction à 6312 kbit/s* (voir le § 2.2.3.2)

Entrée I du registre à décalage: BMC N

Polynôme générateur du registre à décalage: $x^5 + x^4 + x^2 + 1$.

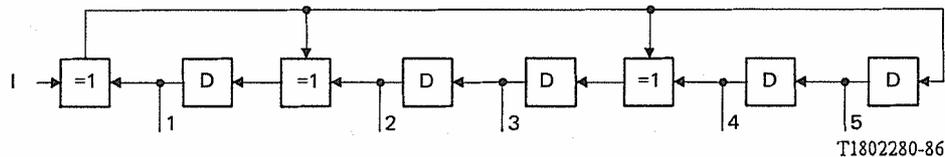


FIGURE A-2/G.704

Au point I, le BMC est introduit en série (c'est-à-dire bit par bit) dans le circuit, en commençant par le bit numéro 1 de la trame numéro 1 (voir le tableau 3/G.704). Une fois que le dernier bit du BMC (c'est-à-dire le bit numéro 784 de la trame numéro 4) a été introduit dans le registre à décalage, les bits de CRC e_1 à e_5 sont disponibles aux sorties 1 à 5 (on retrouve le bit de poids le plus fort, e_1 , à la sortie 1, et le bit de poids le plus faible, e_5 , à la sortie 5). Les bits e_1 à e_5 sont transmis dans la multitrame correspondante (voir le tableau 3/G.704).

Remarque – Les sorties (1 à 5) des étages du registre à décalage sont remises à 0 après chaque BMC.

A.3 *Procédure CRC-4 pour la jonction à 2048 kbit/s* (voir le § 2.3.3.5)

Voir la figure A-3/G.704.

Entrée I du registre à décalage: SMT(N) avec C_1, C_2, C_3, C_4 fixés à 0.

Polynôme générateur du registre à décalage: $x^4 + x + 1$.

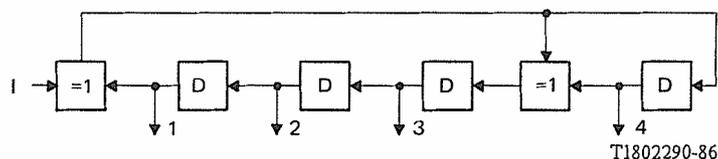


FIGURE A-3/G.704

Au point I, la sous-multitrame (SMT) est introduite en série (c'est-à-dire bit par bit) dans le circuit, en commençant par le bit $C_1 = 0$ (voir le tableau 4b/G.704). Une fois que le dernier bit de la SMT (c'est-à-dire le bit numéro 256 de la trame numéro 7, respectivement de la trame numéro 15) a été introduit dans le registre à décalage, les bits CRC C_1 à C_4 sont disponibles aux sorties 1 à 4 (on retrouve le bit de poids le plus fort, C_1 , à la sortie 1, et le bit de poids le plus faible, C_4 , à la sortie 4). Les bits C_1 à C_4 sont transmis dans la SMT suivante, c'est-à-dire SMT($N+1$).

Remarque – Les sorties (1 à 4) des étages du registre à décalage sont remises à 0 après chaque SMT.

SÉRIES DES RECOMMANDATIONS UIT-T

Série A	Organisation du travail de l'UIT-T
Série B	Moyens d'expression: définitions, symboles, classification
Série C	Statistiques générales des télécommunications
Série D	Principes généraux de tarification
Série E	Exploitation générale du réseau, service téléphonique, exploitation des services et facteurs humains
Série F	Services de télécommunication non téléphoniques
Série G	Systèmes et supports de transmission, systèmes et réseaux numériques
Série H	Systèmes audiovisuels et multimédias
Série I	Réseau numérique à intégration de services
Série J	Transmission des signaux radiophoniques, télévisuels et autres signaux multimédias
Série K	Protection contre les perturbations
Série L	Construction, installation et protection des câbles et autres éléments des installations extérieures
Série M	RGT et maintenance des réseaux: systèmes de transmission, de télégraphie, de télécopie, circuits téléphoniques et circuits loués internationaux
Série N	Maintenance: circuits internationaux de transmission radiophonique et télévisuelle
Série O	Spécifications des appareils de mesure
Série P	Qualité de transmission téléphonique, installations téléphoniques et réseaux locaux
Série Q	Commutation et signalisation
Série R	Transmission télégraphique
Série S	Equipements terminaux de télégraphie
Série T	Terminaux des services télématiques
Série U	Commutation télégraphique
Série V	Communications de données sur le réseau téléphonique
Série X	Réseaux de données et communication entre systèmes ouverts
Série Y	Infrastructure mondiale de l'information et protocole Internet
Série Z	Langages et aspects informatiques généraux des systèmes de télécommunication