



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

UIT-T

SECTOR DE NORMALIZACIÓN
DE LAS TELECOMUNICACIONES
DE LA UIT

G.813

(03/2003)

SERIE G: SISTEMAS Y MEDIOS DE TRANSMISIÓN,
SISTEMAS Y REDES DIGITALES

Redes digitales – Objetivos de diseño para las redes
digitales

**Características de temporización de relojes
subordinados de equipos de la jerarquía digital
síncrona**

Recomendación UIT-T G.813

RECOMENDACIONES UIT-T DE LA SERIE G
SISTEMAS Y MEDIOS DE TRANSMISIÓN, SISTEMAS Y REDES DIGITALES

| | |
|---|--------------------|
| CONEXIONES Y CIRCUITOS TELEFÓNICOS INTERNACIONALES | G.100–G.199 |
| CARACTERÍSTICAS GENERALES COMUNES A TODOS LOS SISTEMAS ANALÓGICOS DE PORTADORAS | G.200–G.299 |
| CARACTERÍSTICAS INDIVIDUALES DE LOS SISTEMAS TELEFÓNICOS INTERNACIONALES DE PORTADORAS EN LÍNEAS METÁLICAS | G.300–G.399 |
| CARACTERÍSTICAS GENERALES DE LOS SISTEMAS TELEFÓNICOS INTERNACIONALES EN RADIOENLACES O POR SATÉLITE E INTERCONEXIÓN CON LOS SISTEMAS EN LÍNEAS METÁLICAS | G.400–G.449 |
| COORDINACIÓN DE LA RADIOTELEFONÍA Y LA TELEFONÍA EN LÍNEA | G.450–G.499 |
| EQUIPOS DE PRUEBAS | G.500–G.599 |
| CARACTERÍSTICAS DE LOS MEDIOS DE TRANSMISIÓN | G.600–G.699 |
| EQUIPOS TERMINALES DIGITALES | G.700–G.799 |
| REDES DIGITALES | G.800–G.899 |
| Generalidades | G.800–G.809 |
| Objetivos de diseño para las redes digitales | G.810–G.819 |
| Objetivos de calidad y disponibilidad | G.820–G.829 |
| Funciones y capacidades de la red | G.830–G.839 |
| Características de las redes con jerarquía digital síncrona | G.840–G.849 |
| Gestión de red de transporte | G.850–G.859 |
| Integración de los sistemas de satélite y radioeléctricos con jerarquía digital síncrona | G.860–G.869 |
| Redes ópticas de transporte | G.870–G.879 |
| SECCIONES DIGITALES Y SISTEMAS DIGITALES DE LÍNEA | G.900–G.999 |
| CALIDAD DE SERVICIO Y DE TRANSMISIÓN - ASPECTOS GENÉRICOS Y ASPECTOS RELACIONADOS AL USUARIO | G.1000–G.1999 |
| CARACTERÍSTICAS DE LOS MEDIOS DE TRANSMISIÓN | G.6000–G.6999 |
| EQUIPOS TERMINALES DIGITALES | G.7000–G.7999 |
| REDES DIGITALES | G.8000–G.8999 |

Para más información, véase la Lista de Recomendaciones del UIT-T.

Recomendación UIT-T G.813

Características de temporización de relojes subordinados de equipos de la jerarquía digital síncrona

Resumen

Esta Recomendación describe los requisitos mínimos de los dispositivos de temporización utilizados para sincronizar equipos de red que funcionan de acuerdo con los principios de la jerarquía digital síncrona.

Esta revisión de la Rec. UIT-T G.813 de 2003 aporta, además de algunas enmiendas de forma, dos elementos técnicos:

- una actualización de la tolerancia de fluctuación de fase de la opción 2 de 8.2.b), ya publicada en el corrigéndum 1 a la Rec. UIT-T G.813 en 2001;
- la introducción de los valores de generación de fluctuación de fase para STM-64 en las opciones 1 y 2 de la cláusula 7.3.

Orígenes

La Recomendación UIT-T G.813, preparada por la Comisión de Estudio 15 (2001-2004) del UIT-T, fue aprobada por el procedimiento de la Resolución 1 de la AMNT el 16 de marzo de 2003.

Palabras clave

característica de fluctuación de fase, característica de fluctuación lenta de fase, objetivos de calidad de funcionamiento de reloj, parámetros de calidad de funcionamiento de reloj, reloj de equipos de la jerarquía digital síncrona.

PREFACIO

La UIT (Unión Internacional de Telecomunicaciones) es el organismo especializado de las Naciones Unidas en el campo de las telecomunicaciones. El UIT-T (Sector de Normalización de las Telecomunicaciones de la UIT) es un órgano permanente de la UIT. Este órgano estudia los aspectos técnicos, de explotación y tarifarios y publica Recomendaciones sobre los mismos, con miras a la normalización de las telecomunicaciones en el plano mundial.

La Asamblea Mundial de Normalización de las Telecomunicaciones (AMNT), que se celebra cada cuatro años, establece los temas que han de estudiar las Comisiones de Estudio del UIT-T, que a su vez producen Recomendaciones sobre dichos temas.

La aprobación de Recomendaciones por los Miembros del UIT-T es el objeto del procedimiento establecido en la Resolución 1 de la AMNT.

En ciertos sectores de la tecnología de la información que corresponden a la esfera de competencia del UIT-T, se preparan las normas necesarias en colaboración con la ISO y la CEI.

NOTA

En esta Recomendación, la expresión "Administración" se utiliza para designar, en forma abreviada, tanto una administración de telecomunicaciones como una empresa de explotación reconocida de telecomunicaciones.

PROPIEDAD INTELECTUAL

La UIT señala a la atención la posibilidad de que la utilización o aplicación de la presente Recomendación suponga el empleo de un derecho de propiedad intelectual reivindicado. La UIT no adopta ninguna posición en cuanto a la demostración, validez o aplicabilidad de los derechos de propiedad intelectual reivindicados, ya sea por los miembros de la UIT o por terceros ajenos al proceso de elaboración de Recomendaciones.

En la fecha de aprobación de la presente Recomendación, la UIT no ha recibido notificación de propiedad intelectual, protegida por patente, que puede ser necesaria para aplicar esta Recomendación. Sin embargo, debe señalarse a los usuarios que puede que esta información no se encuentre totalmente actualizada al respecto, por lo que se les insta encarecidamente a consultar la base de datos sobre patentes de la TSB.

© UIT 2003

Reservados todos los derechos. Ninguna parte de esta publicación puede reproducirse por ningún procedimiento sin previa autorización escrita por parte de la UIT.

ÍNDICE

| | Página |
|--|---------------|
| 1 Alcance | 1 |
| 2 Referencias | 2 |
| 3 Definiciones..... | 2 |
| 4 Abreviaturas..... | 3 |
| 5 Exactitud de frecuencia..... | 3 |
| 6 Gamas de enganche, de retención y de desenganche | 3 |
| 6.1 Gama de enganche..... | 3 |
| 6.2 Gama de retención..... | 4 |
| 6.3 Gama de desenganche | 4 |
| 7 Generación de ruido..... | 4 |
| 7.1 Fluctuación lenta de fase en modo enganchado | 4 |
| 7.2 Fluctuación lenta de fase no enganchada | 7 |
| 7.3 Fluctuación de fase | 7 |
| 8 Tolerancia de ruido | 9 |
| 8.1 Tolerancia de fluctuación lenta de fase | 9 |
| 8.2 Tolerancia de fluctuación de fase | 13 |
| 9 Transferencia de ruido | 14 |
| 10 Respuesta de componentes transitorios y funcionamiento en régimen libre..... | 16 |
| 10.1 Respuesta de componentes transitorios de fase a corto plazo | 16 |
| 10.2 Respuesta de componentes transitorios de fase a largo plazo (régimen libre) | 18 |
| 10.3 Respuesta de fase a interrupciones de la señal de entrada..... | 20 |
| 10.4 Discontinuidad de fase | 20 |
| 11 Interfaces..... | 21 |
| Apéndice I – Orientación sobre la relación entre límites de red y tolerancias de ruido a la entrada..... | 21 |
| I.1 Límites de red para la opción 1 | 21 |
| I.2 Límites de red para la opción 2 | 21 |
| Apéndice II – Consideraciones relativas a los requisitos de ancho de banda, acumulación de ruido y acumulación de fluctuación lenta de fase de cabida útil | 22 |
| II.1 Introducción..... | 22 |
| II.2 Requisitos de red correspondientes e hipótesis para la opción 1..... | 22 |
| II.3 Requisitos de red correspondientes e hipótesis para la opción 2..... | 25 |

Recomendación UIT-T G.813

Características de temporización de relojes subordinados de equipos de la jerarquía digital síncrona

1 Alcance

La presente Recomendación describe los requisitos de los dispositivos de temporización utilizados para sincronizar equipos de red que funcionan de acuerdo con los principios de la jerarquía digital síncrona (SDH, *synchronous digital hierarchy*). Estos requisitos se aplican en condiciones ambientales normales especificadas para los equipos SDH. En funcionamiento normal, los equipos SDH contienen un reloj subordinado asociado a un reloj de referencia primario. En general, los relojes de equipos SDH tendrán múltiples entradas de referencia. En el caso de que fallen todos los enlaces entre el reloj maestro y el reloj subordinado, los equipos deben ser capaces de mantener el funcionamiento dentro de los límites de calidad prescritos.

El reloj de los equipos SDH forma parte de dichos equipos, cuyas funciones se especifican en la Rec. UIT-T G.783 como la fuente de temporización de equipo síncrono (SETS, *synchronous equipment timing source*). Los relojes subordinados utilizados en los equipos SDH deben satisfacer requisitos específicos para cumplir las características de fluctuación de fase de red para afluentes plesiócronicos.

La presente Recomendación contiene dos opciones para el reloj de equipos SDH. La primera opción, denominada "opción 1", se aplica a redes SDH optimizadas para la jerarquía de 2048 kbit/s. Estas redes permiten la cadena de referencia de sincronización del caso más desfavorable especificada en la figura 8-5/G.803. La segunda opción, denominada "opción 2" se aplica a redes SDH optimizadas para la jerarquía particular de 1544 kbit/s que incluye las velocidades 1544 kbit/s, 6312 kbit/s y 44 736 kbit/s. La cadena de referencia de sincronización para estas redes se define en el apéndice II.

Un reloj subordinado de equipos SDH debe cumplir todos los requisitos específicos de una opción y no debe mezclar los requisitos entre las opciones 1 y 2. En las cláusulas donde se especifica un requisito, los requisitos son comunes a ambas opciones. En el futuro se pretende que las opciones 1 y 2 estén armonizadas.

Hay que considerar cuidadosamente cuando se produce el interfuncionamiento entre redes con relojes SEC basados en la opción 1 y redes con relojes SEC basados en la opción 2.

La presente Recomendación define los requisitos mínimos para los relojes en elementos de red SDH. Sin embargo, algunos elementos de red SDH pueden tener un reloj de calidad más alta. La presente Recomendación tiene en cuenta el funcionamiento adecuado de la red cuando se temporiza un reloj SEC (opción 1 ó 2) a partir de otro reloj SEC (como una opción) o a partir de un reloj de calidad más alta. Para las redes SDH se recomienda la distribución jerárquica de la temporización. La temporización no debe pasar de un reloj SEC en el modo funcionamiento libre/régimen libre a un reloj de calidad más alta porque este último no debe seguir la señal del reloj SEC durante condiciones de avería.

2 Referencias

Las siguientes Recomendaciones del UIT-T y otras referencias contienen disposiciones que, mediante su referencia en este texto, constituyen disposiciones de la presente Recomendación. Al efectuar esta publicación, estaban en vigor las ediciones indicadas. Todas las Recomendaciones y otras referencias son objeto de revisiones por lo que se preconiza que los usuarios de esta Recomendación investiguen la posibilidad de aplicar las ediciones más recientes de las Recomendaciones y otras referencias citadas a continuación. Se publica periódicamente una lista de las Recomendaciones UIT-T actualmente vigentes. En esta Recomendación, la referencia a un documento, en tanto que autónomo, no le otorga el rango de una Recomendación.

- [1] Recomendación UIT-T G.703 (2001), *Características físicas y eléctricas de las interfaces digitales jerárquicas*.
- [2] Recomendación UIT-T G.783 (2000), *Características de los bloques funcionales del equipo de la jerarquía digital síncrona*.
- [3] Recomendación UIT-T G.801 (1988), *Modelos de transmisión digital*.
- [4] Recomendación UIT-T G.803 (2000), *Arquitectura de redes de transporte basadas en la jerarquía digital síncrona*.
- [5] Recomendación UIT-T G.810 (1996), *Definiciones y terminología para redes de sincronización*.
- [6] Recomendación UIT-T G.811 (1997), *Características de temporización de los relojes de referencia primarios*.
- [7] Recomendación UIT-T G.812 (1998), *Requisitos de temporización de relojes subordinados adecuados para utilización como relojes de nodo en redes de sincronización*.
- [8] Recomendación UIT-T G.822 (1988), *Objetivos de tasa de deslizamientos controlados en una conexión digital internacional*.
- [9] Recomendación UIT-T G.823 (2000), *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía de 2048 kbit/s*.
- [10] Recomendación UIT-T G.824 (2000), *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía de 1544 kbit/s*.
- [11] Recomendación UIT-T G.825 (2000), *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía digital síncrona*.
- [12] Recomendación UIT-T Q.551 (2002), *Características de transmisión de las centrales digitales*.

3 Definiciones

Los términos y definiciones utilizados en la presente Recomendación figuran en la Rec. UIT-T G.810.

4 Abreviaturas

En esta Recomendación se utilizan las siguientes siglas.

| | |
|------|---|
| CMI | Inversión de marca codificada (<i>coded mark inversion</i>) |
| FPM | Modulación de centelleo de fase (<i>flicker phase modulation</i>) |
| MTIE | Máximo error en el intervalo de tiempo (<i>maximum time interval error</i>) |
| NE | Elemento de red (<i>network element</i>) |
| OAM | Operación y mantenimiento (<i>operation and maintenance</i>) |
| PLL | Bucle de enganche de fase (<i>phase locked loop</i>) |
| PRC | Reloj de referencia primario (<i>primary reference clock</i>) |
| SDH | Jerarquía digital síncrona (<i>synchronous digital hierarchy</i>) |
| SEC | Reloj de equipo de SDH (<i>SDH equipment clock</i>) |
| SSMB | Octeto de mensaje de estado de sincronización (<i>synchronyztion status message byte</i>) |
| STM | Módulo de transporte síncrono (<i>synchronous transport module</i>) |
| TDEV | Desviación de tiempo (<i>time deviation</i>) |
| UI | Intervalo unitario (<i>unit interval</i>) |
| UTC | Tiempo universal coordinado (<i>coordinated universal time</i>) |
| WFM | Modulación de frecuencia por ruido blanco (<i>white frequency modulation</i>) |

5 Exactitud de frecuencia

a) Opción 1

En condiciones de funcionamiento libre, la exactitud de frecuencia de salida de SEC no debe ser superior a 4,6 ppm con respecto a una referencia asociada a un reloj G.811.

NOTA – El intervalo de tiempo para esta exactitud queda en estudio. Se han propuesto valores de un mes y de un año.

b) Opción 2

En condiciones de funcionamiento libre, la exactitud de frecuencia de salida del SEC no debe ser mayor que 20 ppm. Obsérvese que no se garantiza el funcionamiento de la cabida útil para una desviación de frecuencia fraccional con una magnitud mayor que 4,6 ppm. Sin embargo, se soportará la funcionalidad de operaciones y mantenimiento cuando se realiza un SEC con la exactitud mínima.

6 Gamas de enganche, de retención y de desenganche

6.1 Gama de enganche

a) Opción 1

La gama de enganche mínima debe ser $\pm 4,6$ ppm, cualquiera que sea el desplazamiento interno de la frecuencia del oscilador.

b) Opción 2

La gama de enganche mínima será ± 20 ppm, cualquiera que sea el desplazamiento de frecuencia interno del oscilador.

6.2 Gama de retención

a) Opción 1

Para la opción 1 no se requiere la gama de retención.

b) Opción 2

La gama de retención mínima será ± 20 ppm, cualquiera que sea el desplazamiento de frecuencia interno del oscilador.

6.3 Gama de desenganche

a) Opción 1

La gama de desenganche requiere ulterior estudio. Se ha propuesto un valor mínimo de $\pm 4,6$ ppm.

b) Opción 2

No se especifica la gama de desenganche.

7 Generación de ruido

La generación de ruido de un SEC representa la magnitud de ruido de fase producida a la salida cuando hay una señal de referencia de entrada ideal o el reloj está en estado de régimen libre. Para fines prácticos de prueba, una referencia adecuada supone un nivel de calidad de funcionamiento por lo menos 10 veces más estable que los requisitos de salida. La capacidad del reloj de limitar este ruido es descrita por su estabilidad de frecuencia. Las medidas MTIE y desviación de tiempo (TDEV, *time deviation*) son útiles para caracterizar la generación de ruido.

MTIE y TDEV se miden a través de un filtro de medición de paso bajo de primer orden de 10 Hz equivalente, en un tiempo de muestreo máximo τ_0 de 1/30 segundos. El periodo de medición mínimo para TDEV es doce veces el periodo de integración ($T = 12 \tau$).

7.1 Fluctuación lenta de fase en modo enganchado

a) Opción 1

Cuando el SEC está en el modo de funcionamiento enganchado, el MTIE medido utilizando la configuración de reloj sincronizada definida en la figura 1a/G.810 debe tener los límites indicados en el cuadro 1, si la temperatura es constante (dentro de $\pm 1^\circ\text{K}$).

Cuadro 1/G.813 – Generación de fluctuación lenta de fase (MTIE) para la opción 1 con temperatura constante

| Límite de MTIE | Intervalo de desviación τ |
|-----------------------|--------------------------------|
| 40 ns | $0,1 < \tau \leq 1$ s |
| $40 \tau^{0,1}$ ns | $1 < \tau \leq 100$ s |
| $25,25 \tau^{0,2}$ ns | $100 < \tau < 1000$ s |

El requisito resultante se muestra mediante la línea de trazo grueso en la figura 1.

Cuando se incluyen los efectos de la temperatura, el margen para la contribución total de MTIE de un solo SEC aumenta en los valores indicados en el cuadro 2.

Cuadro 2/G.813 – Generación de fluctuación lenta de fase (MTIE) adicional para la opción 1 con efectos de temperatura

| Margen MTIE adicional | Intervalo de observación τ |
|-----------------------|---------------------------------|
| $0,5 \tau$ ns | $\tau \leq 100$ s |
| 50 ns | $\tau > 100$ s |

Los requisitos resultantes se muestran mediante la línea de trazo fino en la figura 1.

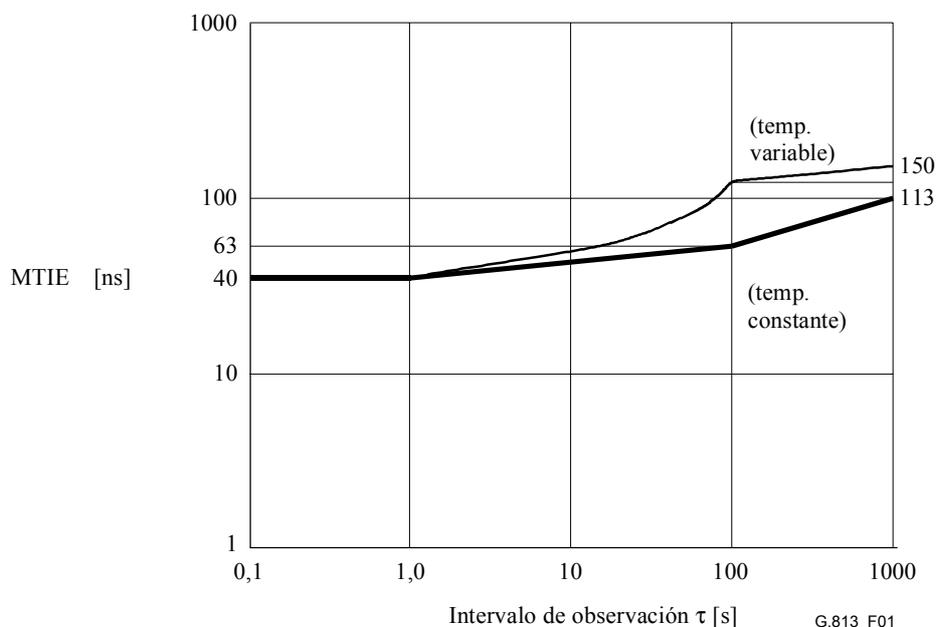


Figura 1/G.813 – Generación de fluctuación lenta de fase (MTIE) para la opción 1

Cuando el SEC está en el modo de funcionamiento enganchado, la TDEV medida utilizando la configuración de reloj sincronizada definida en la figura 1a/G.810 debe tener los límites indicados en el cuadro 3, si la temperatura es constante (dentro de $\pm 1^\circ\text{K}$):

Cuadro 3/G.813 – Generación de fluctuación lenta de fase (TDEV) para la opción 1 con temperatura constante

| Límite de TDEV | Intervalo de observación τ |
|----------------------|---------------------------------|
| 3,2 ns | $0,1 < \tau \leq 25$ s |
| $0,64 \tau^{0,5}$ ns | $25 < \tau \leq 100$ s |
| 6,4 ns | $100 < \tau < 1000$ s |

Los requisitos resultantes se muestran en la figura 2.

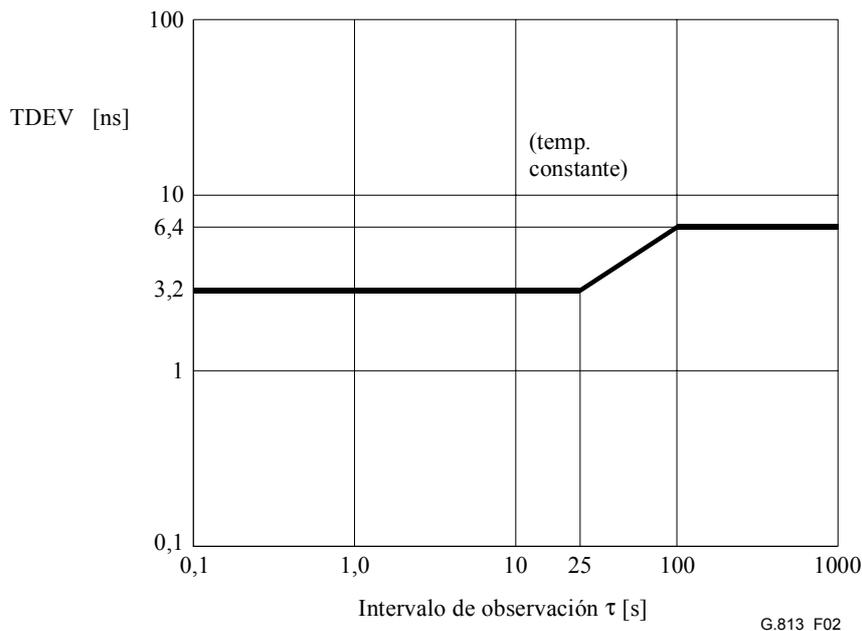


Figura 2/G.813 – Generación de fluctuación lenta de fase (TDEV) para la opción 1 con temperatura constante

b) *Opción 2*

Cuando el SEC está en el modo de funcionamiento enganchado sincronizado a una referencia libre de fluctuación lenta de fase, el MTIE y la TDEV medidos a la salida con temperatura constante ($\pm 1^\circ\text{K}$) estarán por debajo de los límites indicados en los cuadros 4 y 5:

Cuadro 4/G.813 – Generación de fluctuación lenta de fase (MTIE) para la opción 2 con temperatura constante

| Límite de MTIE | Intervalo de observación τ |
|---------------------|---------------------------------|
| 20 ns | $0,1 < \tau \leq 1$ s |
| $20 \tau^{0,48}$ ns | $1 < \tau \leq 10$ s |
| 60 ns | $10 < \tau \leq 1000$ s |

Cuadro 5/G.813 – Generación de fluctuación lenta de fase (TDEV) para la opción 2 con temperatura constante

| Límite de TDEV | Intervalo de observación τ |
|----------------------|---------------------------------|
| $3,2 \tau^{-0,5}$ ns | $0,1 < \tau \leq 2,5$ s |
| 2 ns | $2,5 < \tau \leq 40$ s |
| $0,32 \tau^{0,5}$ ns | $40 < \tau \leq 1\ 000$ s |
| 10 ns | $1000 < \tau \leq 10\ 000$ s |

Los requisitos resultantes se muestran en las figuras 3 y 4.

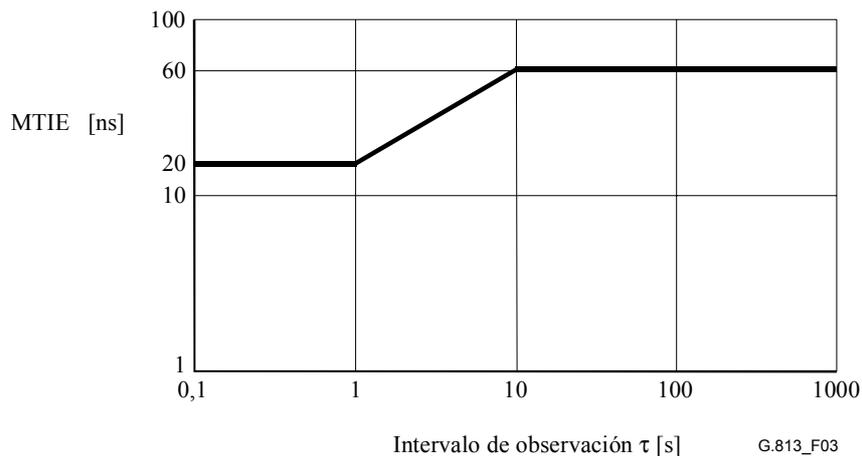


Figura 3/G.813 – Generación de fluctuación lenta de fase (MTIE) para la opción 2 con temperatura constante

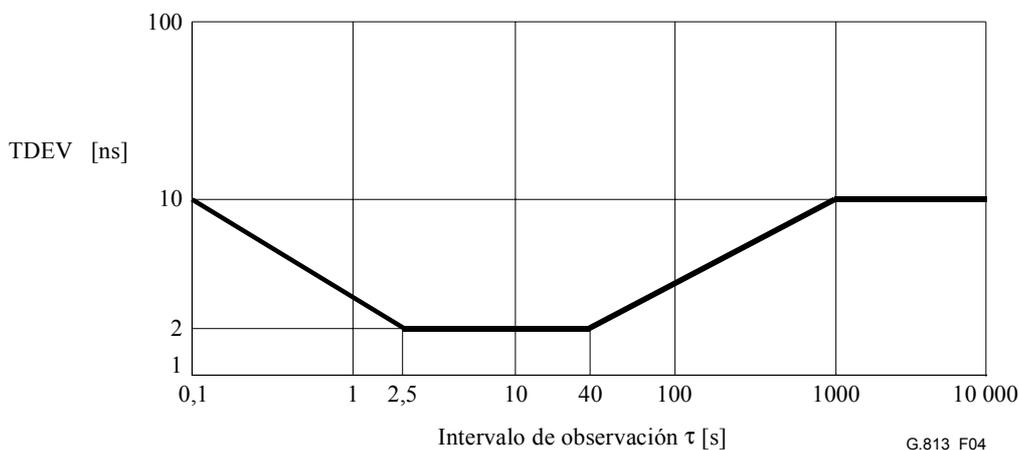


Figura 4/G.813 – Generación de fluctuación lenta de fase (TDEV) para la opción 2

7.2 Fluctuación lenta de fase no enganchada

Cuando un reloj no está enganchado a una referencia de sincronización, los componentes de ruido aleatorio son despreciables comparados con un efecto determinístico como el desplazamiento de frecuencia inicial. En consecuencia, los efectos de la fluctuación lenta de fase no enganchada se incluyen en 10.2.

7.3 Fluctuación de fase

Aunque la mayoría de los requisitos indicados en la presente Recomendación son independientes de la interfaz de salida en la cual se miden, éste no es el caso para la producción de fluctuación de fase; los requisitos para la generación de fluctuación de fase utilizan las Recomendaciones existentes que tienen diferentes límites para velocidades de interfaz diferentes. Estos requisitos se indican separadamente para las interfaces indicadas en la cláusula 11. Para ser coherentes con otros requisitos de fluctuación de fase, los valores se indican en UIpp, donde el UI corresponde a la recíproca de la velocidad binaria de la interfaz.

Obsérvese que en general, todos los valores de filtro especificados en esta cláusula de generación para interfaces STM-N han sido armonizados con valores de filtro para el límite de red especificado en la Rec. UIT-T G.825, salvo para el filtro de paso alto de 12 kHz utilizado en la opción 2, que se especifica en la Rec. UIT-T G.783. En el futuro se tratará de armonizar aún más las especificaciones de ancho de banda del filtro.

NOTA – Debido a la naturaleza estocástica de la fluctuación de fase, los valores cresta a cresta indicados en esta cláusula se rebasarán a la larga. Por consiguiente, los requisitos se deben cumplir por lo menos en el 99% de todas las mediciones hechas.

a) *Opción 1*

Fluctuación de fase a la salida en una interfaz a 2048 kHz

Cuando no hay fluctuación de fase a la entrada, la fluctuación de fase intrínseca en una interfaz de salida a 2048 kHz medida en un intervalo de 60 segundos no debe exceder de 0,05 UI cresta-cresta cuando se mide a través de un filtro paso banda de un solo polo con frecuencias de esquina en 20 Hz y 100 kHz.

Fluctuación de fase a la salida en una interfaz STM-N

Cuando no hay fluctuación de fase a la entrada en la interfaz de sincronización, la fluctuación de fase intrínseca en las interfaces de salida STM-N óptica medida en un intervalo de 60 segundos no deberá exceder de los límites indicados en el cuadro 6. La fluctuación de fase permitida en una interfaz (CMI) eléctrica STM-1 queda en estudio.

Cuadro 6/G.813 – Generación de fluctuación de fase STM-N para la opción 1

| Interfaz | Filtro de medición | Amplitud cresta a cresta |
|--|--------------------|--------------------------|
| STM-1 | 500 Hz a 1,3 MHz | 0,50 UI |
| | 65 kHz a 1,3 MHz | 0,10 UI |
| STM-4 | 1000 Hz a 5 MHz | 0,50 UI |
| | 250 kHz a 5 MHz | 0,10 UI |
| STM-16 | 5000 Hz a 20 MHz | 0,50 UI |
| | 1 MHz a 20 MHz | 0,10 UI |
| STM-64 | 20 kHz a 80 MHz | 0,50 UI |
| | 4 MHz a 80 MHz | 0,10 UI |
| Para STM-1: 1 UI = 6,43 ns Para STM-4: 1 UI = 1,61 ns Para STM-16: 1 UI = 0,40 ns Para STM-64: 1 UI = 0,10 ns | | |

b) *Opción 2*

Cuando no hay fluctuación de fase a la entrada en la interfaz de sincronización, la fluctuación de fase intrínseca en la interfaz de salida STM-N óptica será como se indica en el cuadro 7.

Cuadro 7/G.813 – Generación de fluctuación de fase STM-N para la opción 2

| Interfaz | Filtro de medición | Amplitud de cresta a cresta |
|-----------------|---------------------------|------------------------------------|
| STM-1 | 12 kHz a 1,3 MHz | 0,10 UI |
| STM-4 | 12 kHz a 5 MHz | 0,10 UI |
| STM-16 | 12 kHz a 20 MHz | 0,10 UI |
| STM-64 | 20 kHz a 80 MHz | 0,30 UI |
| STM-64 | 4 MHz a 80 MHz | 0,10 UI |

8 Tolerancia de ruido

La tolerancia de ruido de un SEC indica el nivel de ruido de fase mínimo a la entrada del reloj que se debe acomodar mientras:

- Se mantiene el reloj dentro de los límites de funcionamiento prescritos. Estos límites exactos quedan en estudio.
- No causa ninguna alarma.
- No hace que el reloj conmute la referencia.
- No hace que el reloj pase al régimen libre.

En general, la tolerancia de ruido del SEC es igual que el límite de red para la interfaz de sincronización con miras a mantener un funcionamiento aceptable. Sin embargo, el límite de red de la interfaz de sincronización puede ser diferente según la aplicación. Por consiguiente, para determinar la tolerancia de ruido del SEC, se debe utilizar el límite de red del caso más desfavorable. En el apéndice I figura la explicación de los diferentes límites de red para una cabida útil aceptable, para información.

Las tolerancias de fluctuación lenta de fase y de fluctuación de fase indicadas en 8.1 y 8.2 representan los niveles más desfavorables que debe presentar una interfaz que transporta sincronización. La señal TDEV utilizada para una prueba de conformidad se debe generar añadiendo fuentes de ruido gaussiano blanco, cada una de las cuales ha sido filtrada para obtener el tipo de ruido apropiado con la amplitud adecuada.

MTIE y TDEV se miden a través de un filtro de medición de paso bajo de primer orden de 10 Hz equivalente, en un tiempo de muestreo máximo de τ_0 de 1/30 segundos. El periodo de medición mínimo para TDEV es doce veces el periodo de integración ($T = 12 \tau$).

8.1 Tolerancia de fluctuación lenta de fase

a) Opción 1

La tolerancia de fluctuación lenta de fase a la entrada del SEC expresada en límites de MTIE y TDEV se indica en los cuadros 8 y 9.

NOTA – Esto se aplica a todas las interfaces de la opción 1 citadas en la cláusula 11.

Cuadro 8/G.813 – Tolerancia de fluctuación lenta de fase a la entrada (MTIE) para la opción 1

| Límite de MTIE | Intervalo de observación τ |
|----------------------|---------------------------------|
| 0,25 μ s | $0,1 < \tau \leq 2,5$ s |
| 0,1 τ μ s | $2,5 < \tau \leq 20$ s |
| 2 μ s | $20 < \tau \leq 400$ s |
| 0,005 τ μ s | $400 < \tau \leq 1000$ s |

Cuadro 9/G.813 – Tolerancia de fluctuación lenta de fase a la entrada (TDEV) para la opción 1

| Límite de TDEV | Intervalo de observación τ |
|----------------|---------------------------------|
| 12 ns | $0,1 < \tau \leq 7$ s |
| 1,7 τ ns | $7 < \tau \leq 100$ s |
| 170 ns | $100 < \tau \leq 1000$ s |

Los requisitos resultantes se muestran en las figuras 5 y 6.

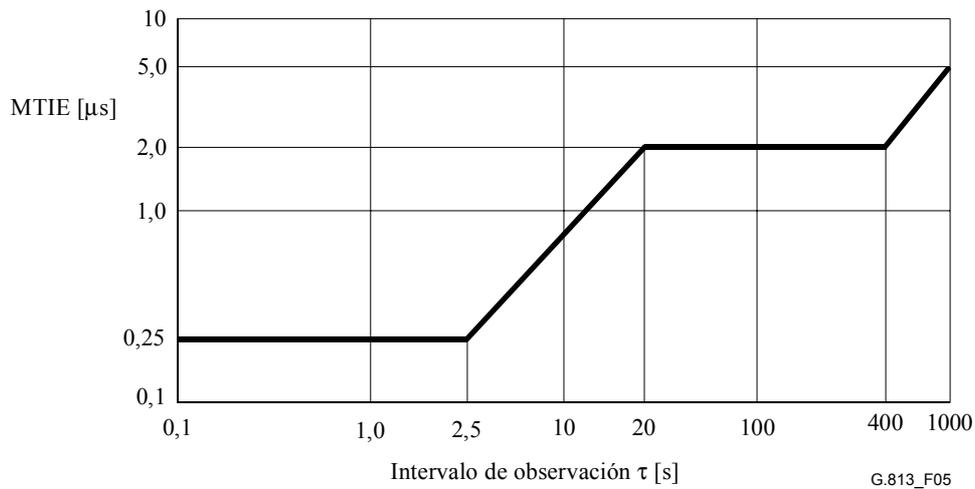


Figura 5/G.813 – Tolerancia de fluctuación lenta de fase a la entrada (MTIE) para la opción 1

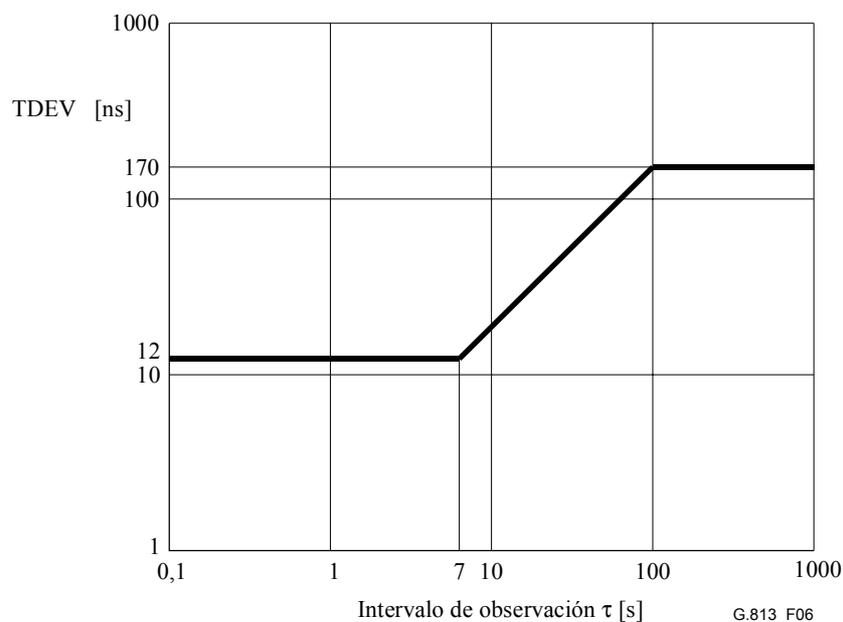


Figura 6/G.813 – Tolerancia de fluctuación lenta de fase a la entrada (TDEV) para la opción 1

Mientras se estudian las señales de prueba adecuadas que verifican la conformidad con la máscara de la figura 6, se pueden utilizar señales de prueba con una variación de fase sinusoidal, de acuerdo con los niveles indicados en el cuadro 10.

Cuadro 10/G.813 – Límite más bajo de la fluctuación lenta de fase sinusoidal a la entrada admisible para la opción 1

| Amplitud de la fluctuación lenta de fase cresta a cresta (μs) | | Frecuencia de la fluctuación lenta de fase | | | | |
|--|-------------------------|--|-------------|-------------|------------|------------|
| A_1 (μs) | A_2 (μs) | f_4 (mHz) | f_3 (mHz) | f_2 (mHz) | f_1 (Hz) | f_0 (Hz) |
| 0,25 | 2 | 0,32 | 0,8 | 16 | 0,13 | 10 |

Los requisitos resultantes se muestran en la figura 7.

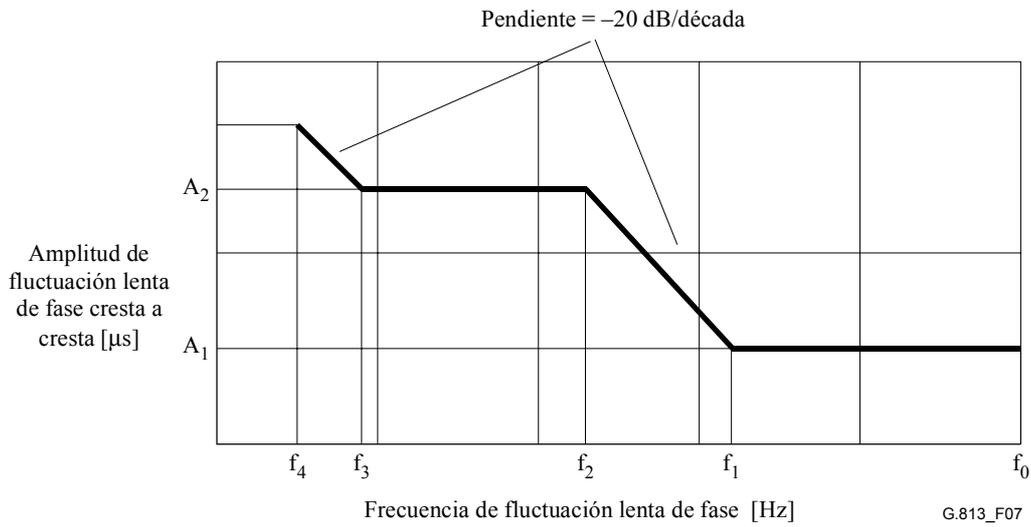


Figura 7/G.813 – Límite inferior de la fluctuación lenta de fase sinusoidal a la entrada admisible para la opción 1

b) *Opción 2*

La tolerancia de la fluctuación lenta de fase a la entrada del SEC expresada en TDEV se especifica en el cuadro 11.

Cuadro 11/G.813 – Tolerancia de fluctuación lenta de fase a la entrada (TDEV) para la opción 2

| Límite de TDEV | Intervalo de observación τ |
|-------------------------|---------------------------------|
| 17 ns | $0,1 < \tau \leq 3$ s |
| $5,77 \tau$ ns | $3 < \tau \leq 30$ s |
| $31,6325 \tau^{0,5}$ ns | $30 < \tau \leq 1000$ s |

El requisito resultante se muestra en la figura 8. No se ha definido un requisito expresado en MTIE.

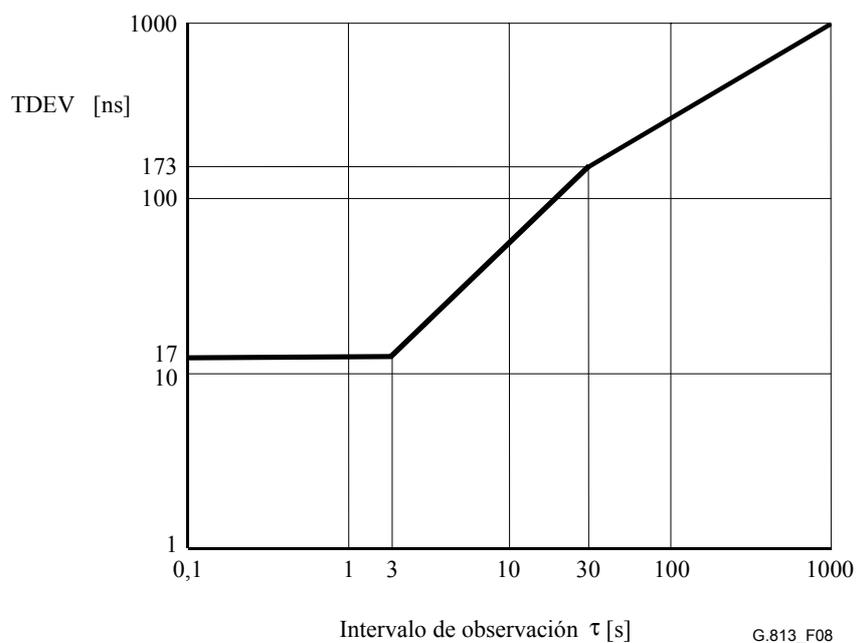


Figura 8/G.813 – Tolerancia de fluctuación lenta de fase a la entrada (TDEV) para la opción 2

8.2 Tolerancia de fluctuación de fase

a) Opción 1

El límite inferior de la fluctuación de fase a la entrada admisible máxima para señales a 2048 kHz y 2048 kbit/s que transportan sincronización a un SEC se muestra en la figura 9.

NOTA – La tolerancia de fluctuación de fase para las interfaces STM-N se dan en la Rec. UIT-T G.825.

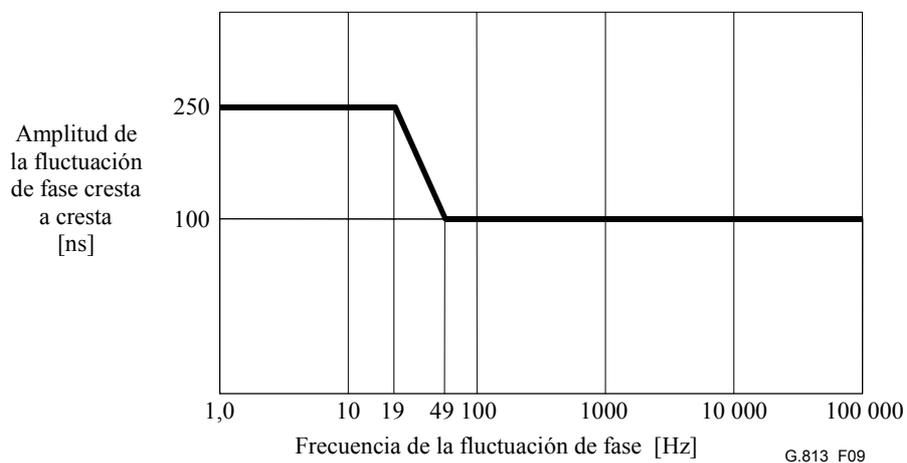


Figura 9/G.813 – Límite inferior de la fluctuación de fase a la entrada admisible máxima

b) *Opción 2*

En 6.1.2.1/G.825 para STM-1 y STM-1e (cuadro 3/G.825 y figura 1/G.825), 6.1.2.2/G.825 para STM-4 (cuadro 5/G.825 y figura 3/G.825), 6.1.2.3/G.825 para STM-16 (cuadro 6/G.825 y figura 4/G.825), y 6.1.2.4/G.825 para STM-64 (cuadro 7/G.825 y figura 5/G.825) figura el límite inferior de la fluctuación de fase máxima tolerable para señales STM-N que transportan sincronización para un SEC.

El límite inferior de la fluctuación de fase máxima tolerable para referencias de sincronización externa a 1544 kbit/s se muestra en la figura 10 y el cuadro 12.

Cuadro 12/G.813 – Límite inferior de la fluctuación de entrada sinusoidal máxima tolerable para la opción 2

| Amplitud de la fluctuación de fase cresta a cresta (UI) | Frecuencia f (Hz) |
|---|-------------------------|
| 5 | $10 < f \leq 500$ |
| $5 \times [500/f]^{1,411}$ | $500 < f \leq 8000$ |
| 0,1 | $8000 < f \leq 40\ 000$ |

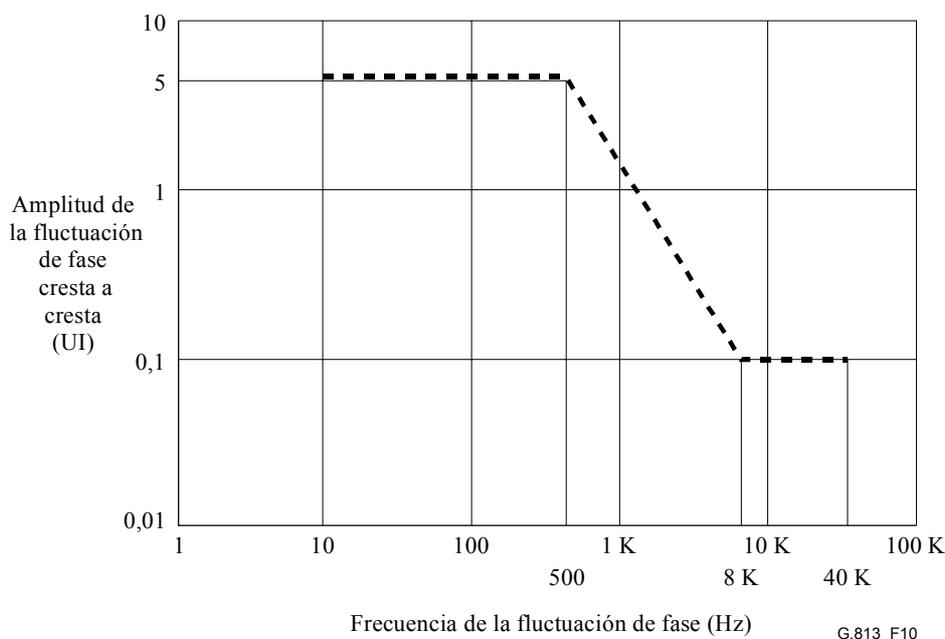


Figura 10/G.813 – Límite inferior de la fluctuación de fase de entrada sinusoidal máxima tolerable para la opción 2

9 Transferencia de ruido

La característica de transferencia del SEC determina sus propiedades con respecto a la transferencia de excursiones de la fase de entrada con respecto a la fase de la portadora. El SEC se puede considerar como un filtro de paso bajo para las diferencias entre la fase de entrada real y la fase de entrada ideal de la referencia. Los anchos de banda mínimo y máximo permitidos para este comportamiento del filtro de paso bajo se basan en las consideraciones descritas en el apéndice II y se indican a continuación.

En la banda de paso, la ganancia de fase del SEC debe ser menor que 0,2 dB (2,3%). Esto se aplica a un modelo de SEC lineal. Sin embargo, este modelo no debe restringir la implementación.

a) *Opción 1*

La necesidad de ancho de banda mínimo para un SEC es 1 Hz. La necesidad de ancho de banda máximo para un SEC es 10 Hz.

b) *Opción 2*

El elemento de red SDH, cuando tiene como referencia una señal de temporización STM-N que se ajusta a la máscara TDEV de entrada de la figura 8 y del cuadro 11, producirá señales que satisfacen los límites TDEV de salida en el siguiente cuadro 13.

Cuadro 13/G.813 – Transferencia de fluctuación lenta de fase para la opción 2 (fluctuación lenta de fase de salida máxima cuando la fluctuación lenta de fase de entrada se ajusta al cuadro 11/G.813)

| Límite de TDEV | Intervalo de observación τ |
|-----------------------|---------------------------------|
| 10 ns | $0,1 < \tau \leq 1,7$ s |
| $5,77 \tau$ ns | $1,7 < \tau \leq 30$ s |
| $31,63 \tau^{0,5}$ ns | $30 < \tau \leq 1000$ s |

TDEV se mide a través de un filtro de medición de paso bajo de primer orden de 10 Hz equivalente en un tiempo de muestreo máximo τ_0 de 1/30 segundos. El periodo de medición mínimo para TDEV es doce veces el periodo de integración ($T = 12 \tau$).

El requisito resultante se muestra en la máscara de la figura 11. La finalidad de estas máscaras es asegurar que el ancho de banda máximo de un SEC es 0,1 Hz. Estas máscaras no se deben utilizar para verificar la cresta de la ganancia de fase. No hay un requisito para un ancho de banda mínimo.

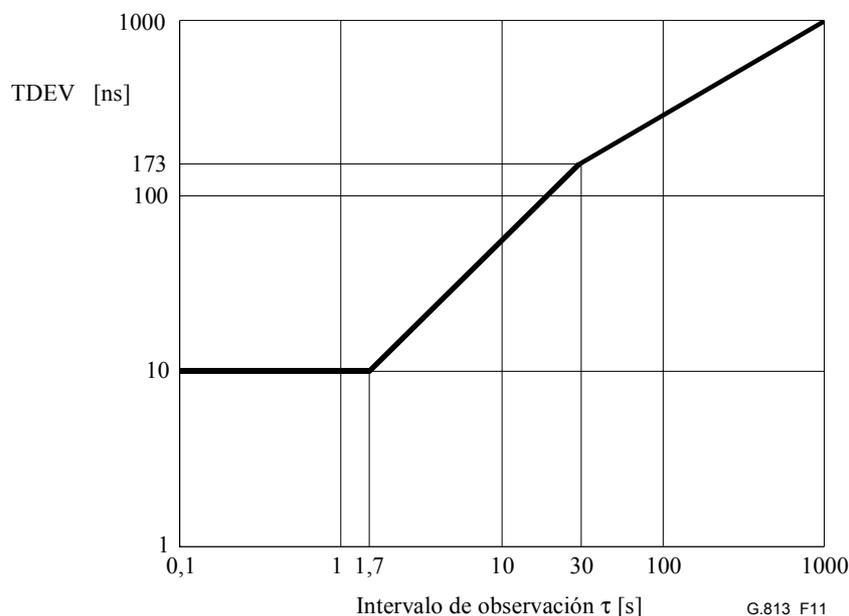


Figura 11/G.813 – Transferencia de la fluctuación lenta de fase para la opción 2 (fluctuación lenta de fase de salida máxima cuando la fluctuación lenta de fase de entrada se ajusta a la figura 8/G.813)

10 Respuesta de componentes transitorios y funcionamiento en régimen libre

Los requisitos de esta cláusula se aplican a las situaciones cuando la señal de entrada es afectada por perturbaciones o fallos de transmisión (por ejemplo, interrupciones breves, conmutación entre diferentes señales de sincronización, pérdida de referencia, etc.) que resultan en componentes transitorios de fase a la salida del SEC (véase la cláusula 11). La capacidad de resistir a las perturbaciones es necesaria para evitar defectos o fallos de transmisión. Los fallos y perturbaciones de transmisión son condiciones comunes en el entorno de transmisión.

Las mediciones de MTIE para relojes de la opción 2 se efectúan a través de un filtro de medición de paso bajo de primer orden de 100 Hz equivalente.

Para asegurar la integridad de la transmisión, se recomienda que todos los movimientos de fase a la salida del SEC estén dentro del nivel descrito en las subcláusulas siguientes.

10.1 Respuesta de componentes transitorios de fase a corto plazo

a) Opción 1

Este requisito refleja el funcionamiento del reloj cuando se pierde la referencia de entrada (seleccionada) debido a un fallo en el trayecto de referencia y se dispone simultáneamente o poco después de la detección del fallo, de una segunda señal de entrada de referencia asociada al mismo reloj de referencia (por ejemplo, en casos de restablecimiento autónomo). En estos casos, la referencia se pierde como máximo durante 15 s. La variación de fase a la salida, con respecto a la referencia de entrada antes de que se perdiese, está limitada por los siguientes requisitos:

El error de fase no deberá exceder de $\Delta t + 5 \times 10^{-8} \times S$ segundos en cualquier periodo S hasta 15 segundos. Δt representa dos saltos de fase que se pueden producir durante la transición al entrar en el estado de régimen libre y al salir de éste y ambos no deben exceder de 120 ns con una desviación de frecuencia temporal de no más de 7,5 ppm.

En la figura 12 se resume el requisito total resultante. Esta figura intenta trazar el movimiento de fase del caso más desfavorable atribuible a un conmutador de reloj de referencia de SEC. Los relojes pueden cambiar de estado más rápidamente que lo que se muestra aquí. En el apéndice II figura información complementaria sobre los requisitos de esta característica.

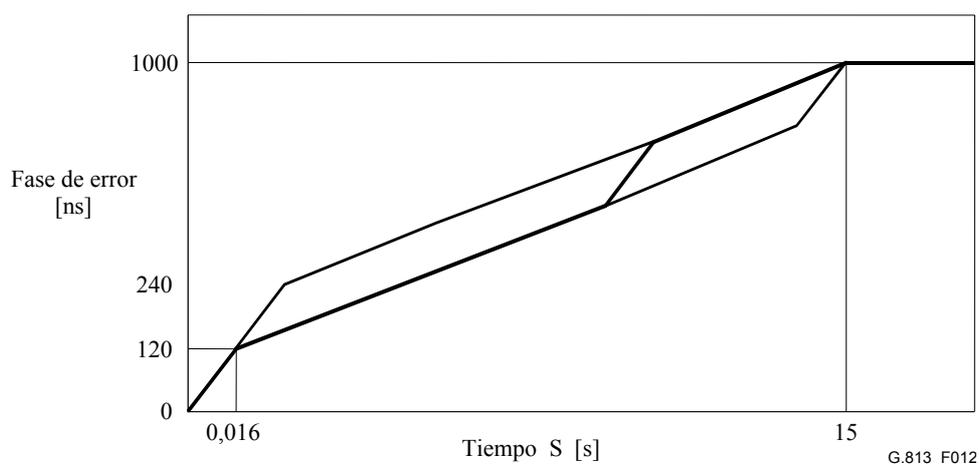


Figura 12/G.813 – Componente transitorio de fase máximo a la salida debido a conmutación de referencia para la opción 1

La figura 12 muestra dos saltos de fase en el componente transitorio de conmutación de reloj. El primer salto refleja la respuesta inicial a una pérdida de la fuente de referencia de sincronización y la entrada subsiguiente en régimen libre. La magnitud de este salto corresponde a una desviación de frecuencia inferior a 7,5 ppm durante menos de 16 ms. Después de 16 ms, el movimiento de fase está restringido a permanecer por debajo de la línea con una pendiente de 5×10^{-8} para constreñir la actividad del puntero. El segundo salto, que se produce dentro de 15 s después de pasar al régimen libre, tiene en cuenta en la conmutación a la referencia secundaria. Los mismos requisitos se aplican para este salto. Después del segundo salto, el error de fase debe permanecer constante e inferior a $1 \mu\text{s}$.

NOTA – La excursión de fase a la salida, cuando se conmuta entre referencias que no están asociadas al mismo PRC, queda en estudio.

Cuando se pierde la señal de sincronización a la entrada durante más de 15 s, se aplican los requisitos indicados en 10.2.

b) *Opción 2*

Durante las operaciones de reconfiguración del reloj (por ejemplo, conmutación de referencia), la salida del reloj debe satisfacer el requisito de MTIE indicado en el cuadro 14.

Cuadro 14/G.813 – MTIE a la salida debido a conmutación de referencia para la opción 2

| Límite de MTIE | Intervalo de observación de τ |
|-------------------------------|---|
| No especificado | $\tau \leq 0,014 \text{ s}$ |
| $(7,6 + 885 \tau) \text{ ns}$ | $0,014 \text{ s} < \tau \leq 0,5 \text{ s}$ |
| $(300 + 300 \tau) \text{ ns}$ | $0,5 \text{ s} < \tau \leq 2,33 \text{ s}$ |
| 1000 ns | $2,33 \text{ s} < \tau$ |

Este requisito de MTIE se ilustra en la figura 13.

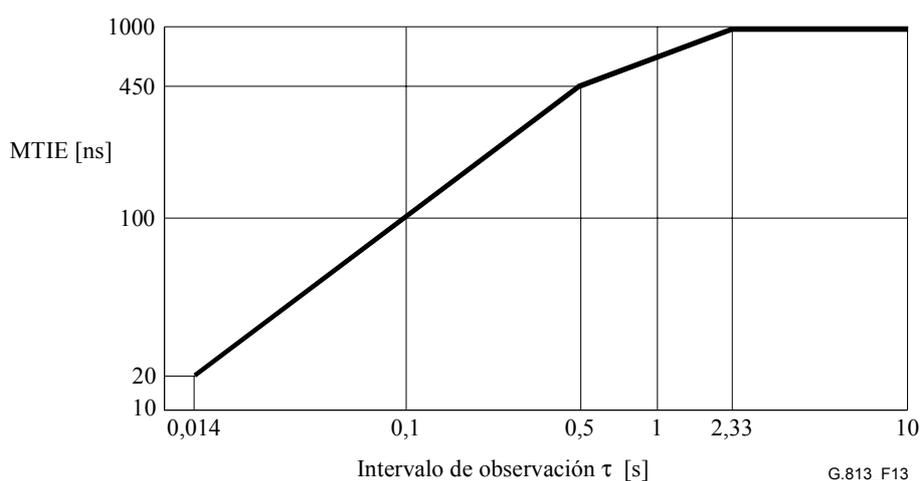


Figura 13/G.813 – MTIE a la salida debido a conmutación de referencia para la opción 2

10.2 Respuesta de componentes transitorios de fase a largo plazo (régimen libre)

Este requisito limita las excursiones máximas de la señal de temporización de salida. Además, restringe la acumulación del movimiento de fase durante las degradaciones de la señal de entrada o perturbaciones internas.

a) Opción 1

Cuando un SEC pierde su referencia, se dice que pasa al estado de régimen libre. El error de fase, ΔT , a la salida del SEC con respecto a la entrada en el momento de pérdida de referencia no deberá exceder del siguiente límite durante un periodo de $S > 15$ s:

$$\Delta T(S) = \{(a_1 + a_2) S + 0,5 b S^2 + c\} \text{ [ns]}$$

donde:

$$a_1 = 50 \text{ ns/s (véase la nota 1)}$$

$$a_2 = 2000 \text{ ns/s (véase la nota 2)}$$

$$b = 1,16 \times 10^{-4} \text{ ns/s}^2 \text{ (véase la nota 3)}$$

$$c = 120 \text{ ns (véase la nota 4)}$$

Este límite está sujeto a una desviación de frecuencia máxima de $\pm 4,6$ ppm. El comportamiento para $S < 15$ s se define en 10.1.

NOTA 1 – El desplazamiento de frecuencia a_1 representa un desplazamiento de frecuencia inicial correspondiente a 5×10^{-8} (0,05 ppm).

NOTA 2 – El desplazamiento de frecuencia a_2 tiene en cuenta las variaciones de temperatura después que el reloj pasó al régimen libre y corresponde a 2×10^{-6} (2 ppm). Si no hay variaciones de temperatura, el término $a_2 S$ no deberá contribuir al error de fase.

NOTA 3 – La deriva b es causada por el envejecimiento: $1,16 \times 10^{-4} \text{ ns/s}^2$ corresponde a una deriva de frecuencia de 1×10^{-8} /día (0,01 ppm/día). Este valor se obtiene a partir de las características típicas de envejecimiento después de 10 días de funcionamiento continuo. No se pretende medir este valor cada día porque predominará el efecto de la temperatura.

NOTA 4 – El desplazamiento de fase c tiene en cuenta cualquier cambio de fase adicional que pueda surgir durante la transición al entrar en el estado de régimen libre.

En la figura 14 se resume el requisito global resultante para temperatura constante (es decir, el efecto de la temperatura es despreciable).

$$\Delta T(S) = \left(a_1 S + \frac{b}{2} S^2 + c \right) \text{ [ns]}$$

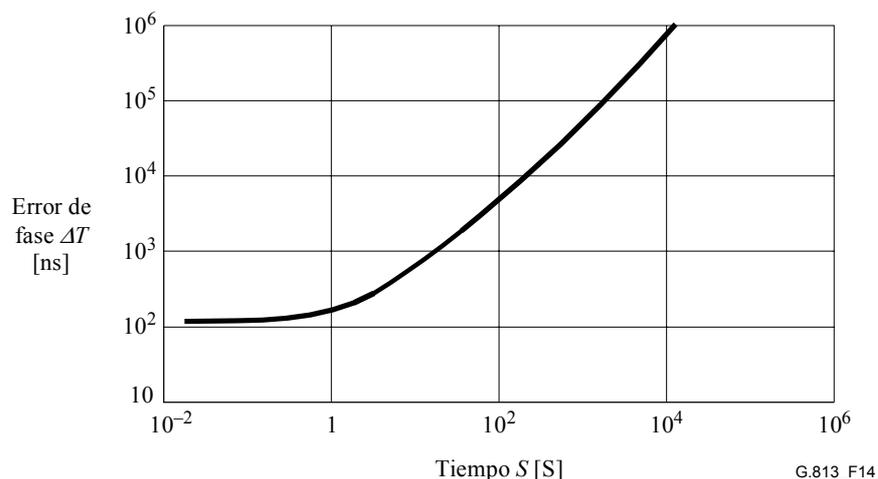


Figura 14/G.813 – Error de fase admisible para un SEC que funciona en régimen libre a temperatura constante

b) *Opción 2*

Durante la entrada al régimen libre se pueden generar componentes transitorios de fase. Se prevé que cualquiera de estos componentes transitorios se producirá dentro de los primeros 64 segundos del régimen libre. Cualquier componente transitorio asociado con la entrada al régimen libre tendrá un MTIE (con respecto a la entrada en el momento de la pérdida de referencia) no mayor que el valor indicado en el cuadro 15.

Cuadro 15/G.813 – MTIE durante la entrada al régimen libre para la opción 2

| Límite de MTIE | Intervalo de observación τ |
|-----------------------|---------------------------------|
| No especificado | $\tau < 0,014$ s |
| $(7,6 + 885 \tau)$ ns | $0,014$ s $\leq \tau < 0,5$ s |
| $(300 + 300 \tau)$ ns | $0,5$ s $\leq \tau < 2,33$ s |
| $(884 + 50 \tau)$ ns | $2,33$ s $\leq \tau < 64$ s |
| No especificado | 64 s $\leq \tau$ |

Este requisito de MTIE se ilustra en la figura 15.

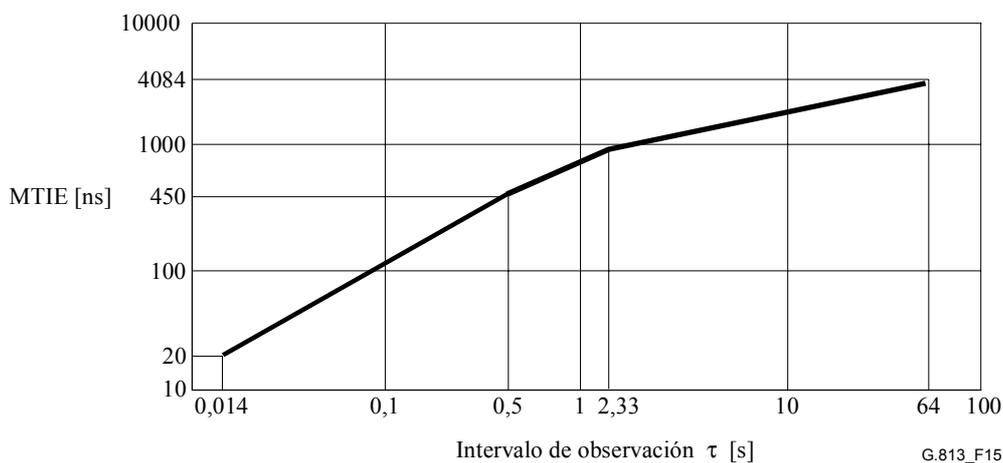


Figura 15/G.813 – MTIE durante la entrada al régimen libre para la opción 2

El desplazamiento de frecuencia fraccional inicial observado en el primer minuto después de 64 s será inferior a 0,05 ppm.

Cualquier deriva de frecuencia será inferior a $5,8 \times 10^{-6}$ ppm/s. La deriva se define como el cambio del desplazamiento de frecuencia fraccional por unidad de tiempo. Estas especificaciones se aplican cuando la temperatura es constante.

10.3 Respuesta de fase a interrupciones de la señal de entrada

a) *Opción 1*

Para interrupciones breves de señales de entrada de sincronización, que no originan conmutación de referencia, la variación de fase de salida no deberá exceder de 120 ns, con un desplazamiento de frecuencia máximo de 7,5 ppm durante un periodo máximo de 16 ms.

b) *Opción 2*

Queda en estudio.

10.4 Discontinuidad de fase

a) *Opción 1*

En los casos de prueba interna infrecuente u otras perturbaciones internas (pero excluidos los fallos importantes del soporte físico, por ejemplo, los que originarían conmutaciones de protección del equipo de reloj) del reloj del equipo SDH, se deben satisfacer las siguientes condiciones:

- la variación de fase en cualquier periodo S de hasta 16 ms no deberá exceder de $7,5S$ ns;
- la variación de fase durante cualquier periodo S de 16 ms hasta 2,4 s no deberá exceder de 120 ns;
- para periodos mayores que 2,4 s, la variación de fase para cada intervalo de 2,4 s no deberá exceder de 120 ns con un desplazamiento temporal no superior a 7,5 ppm hasta un total de 1 μ s.

b) *Opción 2*

Queda en estudio.

11 Interfaces

Los requisitos de esta Recomendación se relacionan con los puntos de referencia internos de los elementos de red en los que está insertado el reloj y, por consiguiente no están necesariamente disponibles para medición o análisis por el usuario. En consecuencia, el funcionamiento del SEC no se define en estos puntos de referencia internos, sino en las interfaces externas del equipo. Las interfaces de entrada y de salida de los equipos SDH en los que puede estar contenido el SEC son:

- interfaces a 1544 kbit/s de acuerdo con la Rec. UIT-T G.703;
- interfaces externas a 2048 kHz de acuerdo con la Rec. UIT-T G.703;
- interfaces a 2048 kbit/s de acuerdo con la Rec. UIT-T G.703;
- interfaces de tráfico STM-N.

Obsérvese que las interfaces indicadas pueden no existir en todos los equipos. Estas interfaces deben cumplir los requisitos adicionales de fluctuación de fase y de fluctuación lenta de fase definidos en esta Recomendación.

Apéndice I

Orientación sobre la relación entre límites de red y tolerancias de ruido a la entrada

El límite de red representa la acumulación de fluctuación de fase y de fluctuación lenta de fase del caso más desfavorable dentro de la red de distribución de sincronización para una aplicación determinada. La finalidad principal para definir un límite de red es que proporcione la cantidad máxima de fluctuación de fase y de fluctuación lenta de fase que cualquier elemento de sincronización en la red pueda experimentar en su entrada con el fin de satisfacer los límites de calidad de funcionamiento. El límite de red no debe ser rebasado en la salida de un elemento de sincronización en cualquier parte de la red. Por consiguiente, los límites de red proporcionan indirectamente los requisitos para el límite más bajo de fluctuación de fase y de fluctuación lenta de fase admisible máxima a la entrada de los elementos de la sincronización.

Es posible que según la aplicación o reloj, pueda haber diferentes restricciones impuestas a la interfaz de sincronización. Sin embargo, la tolerancia de ruido para un reloj específico no debe ser la característica que imponga los requisitos más estrictos al reloj.

I.1 Límites de red para la opción 1

Para los SEC de la opción 1, sólo hay un límite de red para todas las aplicaciones que se definen en las figuras 5 a 7.

I.2 Límites de red para la opción 2

Para la opción 2, y con el fin de tener una acumulación de fluctuación de fase de cabida útil a 45 Mbit/s aceptable a través de islas AU-3, la entrada de la señal de sincronización a un SEC debe tener el límite de red indicado en la figura 8.

Para que la acumulación de fluctuación lenta de fase y la característica de deslizamiento sean aceptables para cabidas útiles a 1544 kbit/s transportadas por islas VC-11 y que terminan en memorias tampón de deslizamientos controlados, con histéresis de sólo 18 μ s, la entrada de sincronización a un SEC debe ajustarse a la figura I.1.

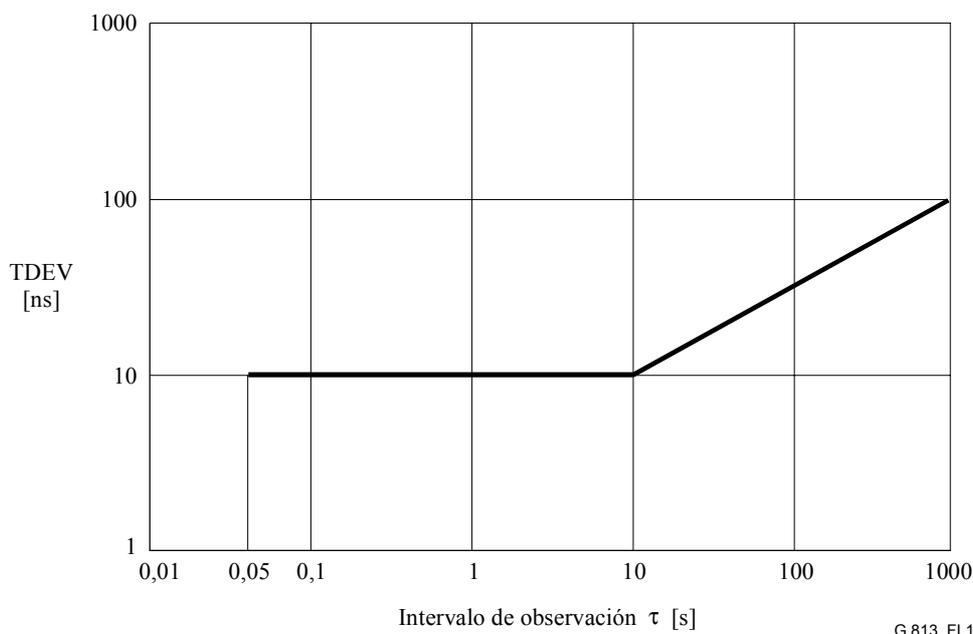


Figura I.1/G.813 – Límite de red de sincronización para mantener la característica de deslizamientos a 1544 kbit/s como se define en la Rec. UIT-T G.822

Apéndice II

Consideraciones relativas a los requisitos de ancho de banda, acumulación de ruido y acumulación de fluctuación lenta de fase de cabida útil

II.1 Introducción

En el modo enganchado, un SEC imitará generalmente el comportamiento de un bucle enganchado en fase analógico lineal de segundo orden. Esto permite utilizar los términos de ancho de banda de 3 dB (equivalente) y de factor de amortiguamiento (equivalente), puesto que se utilizan en los bucles analógicos enganchados en fase, con independencia del hecho de que en la implementación de un SEC, se pueden utilizar técnicas digitales y/o no lineales.

En este apéndice se examinan las consideraciones relativas a la elección de ancho de banda equivalente, dadas las restricciones impuestas por los requisitos e hipótesis indicados. Además, se considera la máscara TDEV del límite de red para la opción 2 (para la fluctuación lenta de fase y la característica de deslizamientos admisibles para el transporte a 1544 kbit/s por islas VC-11) en la figura I.1 y las máscaras de MTIE y TDEV de generación de fluctuación lenta de fase para la opción 2 en las figuras 3 y 4.

II.2 Requisitos de red correspondientes e hipótesis para la opción 1

II.2.1 Aceptación de fluctuación de fase de la señal STM-N G.825

El cuadro 5/G.825 muestra que la tolerancia de fluctuación de fase en la señal STM-4 disminuye linealmente a lo largo de una pendiente de 7,5 ppm entre los niveles A_2 (0,25 μ s) y A_3 (1,5 UI). El caso de la señal STM-4 es el más restrictivo a este respecto. En los casos de las señales STM-1 y STM-16, los requisitos son 15,2 ppm y 9,5 ppm, respectivamente.

Este requisito conduce directamente a un límite superior para ancho de banda del SEC. Cuando el SEC conmuta la referencia, experimentará un salto de fase en su entrada, porque en general las fases de las distintas referencias no están correlacionadas. Estos saltos pueden producir un salto de fase en la salida con una magnitud de 120 ns como máximo. Los saltos se muestran en la figura II.2. Su magnitud de 120 ns está comprendida entre los niveles A₂ y A₃ del cuadro 5/G.825 por lo que se aplica el límite de 7,5 ppm. En otras palabras, debe tomar por lo menos 16 ms alcanzar el desplazamiento de fase de 120 ns en la salida. Una constante de tiempo de 16 ms corresponde a un ancho de banda de 10 Hz como máximo en un modelo de bucle enganchado en fase con un factor de amortiguamiento razonable (por ejemplo, mayor que 3).

II.2.2 Acumulación de fluctuación lenta de fase en una cadena de distribución de sincronización

En la elección de ancho de banda para el SEC hay que considerar la cadena de referencia de sincronización del caso más desfavorable, como se describe en la figura 8-5/G.803. Para limitar la acumulación de fluctuación lenta de fase, la relación de ancho de banda entre el SEC y el reloj G.812 debe ser suficientemente grande. En la Rec. UIT-T Q.551 se indica un límite superior para el ancho de banda de 0,1 Hz para un reloj similar al G.812. Esta hipótesis hace considerar que el ancho de banda del SEC debe ser por lo menos de 1 Hz. Si la relación de ancho de banda del SEC G.812 es suficientemente grande, sólo hay que considerar una fracción de la cadena de acuerdo con la figura II.1 para la contribución de ruido de los SEC al ruido en la salida de la cadena de sincronización.

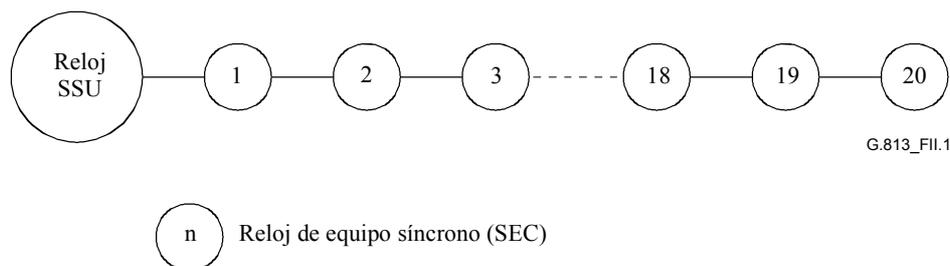


Figura II.1/G.813 – Cadena de referencia de sincronización

Se han realizado simulaciones utilizando modelos de dispositivos de restablecimiento de reloj normalizados. Los resultados de las simulaciones muestran que el ruido a la salida es determinado predominantemente por los SEC y que el aumento del ancho de banda de los SEC reduce notablemente la fluctuación de fase y la fluctuación lenta de fase producida por la cadena. Esto indica una necesidad de ancho de banda mínimo del orden de 1 Hz.

II.2.3 Componentes transitorios de fase debido al restablecimiento automático de la temporización

La cadena de referencia de la figura 8-5/G.803 muestra que un trayecto que transporta sincronización a través de la red puede contener hasta 10 relojes G.812 y 60 SEC. Como la fluctuación lenta de fase en esta distribución de sincronización está limitada a 5 μ s, es necesario limitar los componentes transitorios de fase que son la consecuencia del restablecimiento automático de la temporización en una cadena de SEC.

Se supone que el valor de 1 μ s es el límite superior para estos componentes transitorios de fase. Además, si los componentes transitorios de fase están por debajo de 1 μ s, la cadena de SEC muestra la misma característica de MTIE que un solo reloj G.812. Esta práctica evita el riesgo de que el reloj G.812 hacia el destino genere una alarma o realice conmutación de referencia debido a una entrada inadecuada, puesto que cabe suponer que en general los relojes G.812 pueden aceptar los componentes transitorios de 1 μ s que pueden ser generados por dicho reloj hacia el origen.

A partir del requisito de $1 \mu\text{s}$, se puede deducir un límite más bajo del ancho de banda del SEC, considerando el tiempo de restablecimiento de una cadena de SEC y la exactitud del régimen libre del SEC. Dado que se puede necesitar dos saltos de fase con una contribución de 120 ns cada uno para conmutar a y desde el régimen libre, hay 15 s durante los cuales se puede funcionar con una inexactitud de 50 ns/s (0,05 ppm) y se permanece aún dentro del límite de componentes transitorios de fase de 1000 ns (véase la figura II.2).

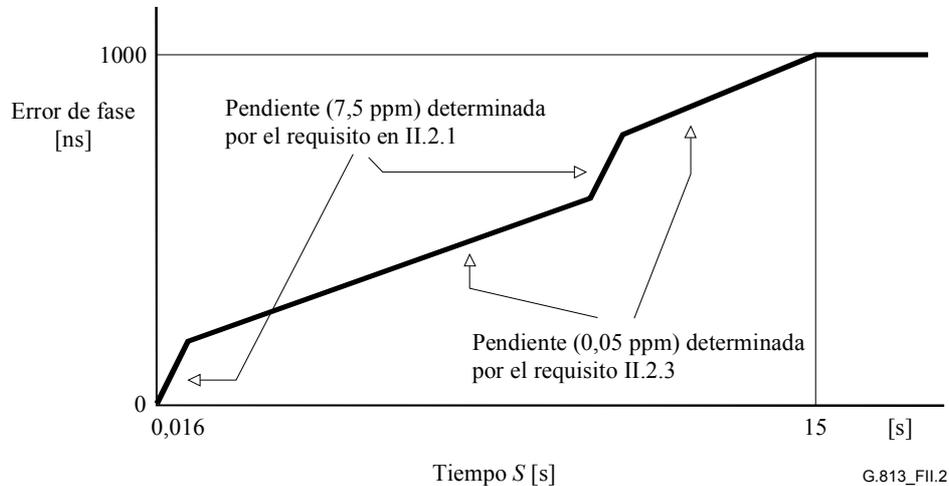


Figura II.2/G.813 – Fase a la salida del SEC en conmutación de referencia

Esto impone un compromiso entre el tiempo de procesamiento de los mensajes de estado de sincronización que activan el restablecimiento de la temporización y el ancho de banda de los SEC. Las simulaciones utilizadas para obtener la figura II.2 suponen un SSMB y tiempo de conmutación de referencia del orden de 200-600 ms, lo que corresponde a un ancho de banda mínimo del SEC de 1 Hz. Sin embargo, las pruebas realizadas en equipos SDH de la primera generación indican gamas de tiempos de compleción de conmutación de referencia de hasta 10 segundos cuando se conmuta a y desde el modo régimen libre. El objetivo futuro debe ser reducir este tiempo de conmutación de referencia y de paso a y desde el modo de régimen libre.

Esta simulación ha sido efectuada en la cadena más larga (20) de SEC en un anillo. El límite de componentes transitorios de fase de 1000 ns se alcanzó solamente en un SEC de la cadena cuando se localizó el fallo en un lugar específico de la misma. Además, en la simulación se supuso que cada conmutador en cada nodo producía un paso de fase máximo de +120 ns.

II.2.4 Conclusión

En resumen, los requisitos enumerados anteriormente originan las restricciones de ancho de banda para el SEC indicadas en el cuadro II.1.

Cuadro II.1/G.813 – Requisitos de restricciones del ancho de banda del SEC para la opción 1

| Requisito | Restricción de ancho de banda resultante del SEC |
|--|--|
| Aceptación de fluctuación de fase de la señal STM-N G.825 | < 10 Hz |
| Acumulación de fluctuación lenta de fase en una cadena de distribución de sincronización; relación de ancho de banda reloj G.812/SEC | > 1 Hz |
| Acumulación de fluctuación lenta de fase en una cadena de distribución de sincronización; acumulación del SEC | > 1 Hz |
| Componentes transitorios de fase máximo de 1 μ s debido a restablecimiento automático de la temporización | > 1 Hz |

De lo anterior se concluye que el ancho de banda de SEC debe estar comprendido en la gama 1-10 Hz.

II.3 Requisitos de red correspondientes e hipótesis para la opción 2

II.3.1 Necesidades de ancho de banda

Las consideraciones siguientes se han tenido en cuenta al determinar el ancho de banda máxima de un reloj G.813 utilizado en redes basadas en la jerarquía de 1544 kbit/s de G.824:

- Las facilidades a 1544 kbit/s de la jerarquía G.824 utilizadas para la distribución de sincronización pueden experimentar un componente transitorio de fase de hasta 81 ns en cualquier periodo de 1,326 ms (1/8 UI a la velocidad de 1544 kbit/s) hasta un máximo de 1000 ns total (1000 ns en 16,4 ms o $\Delta f/f = 61$ ppm como máximo).
- Si no se filtra adecuadamente, este componente transitorio de sincronización a 1544 kbit/s puede codificar grandes cambios de fase en cabidas útiles que están sincronizadas en los contenedores de cabida útil SDH (particularmente cabidas útiles a 44 736 kbit/s en AU-3) a través del proceso de relleno asíncrono.
- El reloj G.813 de la opción 2 debe filtrar y reducir este cambio rápido de fase, o se puede codificar hasta 25 UI de fluctuación de fase en cabidas útiles a 44 736 kbit/s a través del proceso de relleno asíncrono (fluctuación de fase a 44 736 kbit/s medida a través de un filtro paso alto de un solo polo de 10 Hz). Como el límite de fluctuación de fase de la red para cabidas útiles a 44 736 kbit/s en la jerarquía G.824 es 5 UIpp, este nivel de calidad de funcionamiento no es conveniente.
- Se determinó un presupuesto de asignación de fluctuación de fase de red para cabidas útiles a 44 736 kbit/s que pasan a través de islas SDH que permite 32 islas SDH hasta 44 736 kbit/s y permite presupuestos de fluctuación de fase a 44 736 kbit/s para la fluctuación de fase de correspondencia a 44 736 kbit/s SDH, fluctuación de fase de punteros AU-3 y acumulación de fluctuación de fase de correspondencia a 44 736 kbit/s de procesos de transporte asíncronos convencionales (transporte PDH). La porción de fluctuación de fase de correspondencia a 44 736 kbit/s de SDH de este presupuesto permite hasta una fluctuación de fase a 44 736 kbit/s de 0,4 UIpp por par de sincronizador/desincronizador (islas SDH).
- Para limitar la fluctuación de fase a 44 736 kbit/s codificada a través del proceso de correspondencia SDH debido al componente transitorio de sincronización a 1544 kbit/s a $\sim 0,4$ UI de cresta, se necesita un ancho de banda de filtrado del reloj de elemento de red máximo de 0,1 Hz para los elementos de red controlados por relojes G.813 de la opción 2.

No hay un límite inferior de ancho de banda especificado para los relojes de elementos de red G.813 de la opción 2.

II.3.2 Máscara TDEV de límite de red

La máscara TDEV de límite de red de la figura I.1 se basó en estudios de la acumulación de fluctuación lenta de fase en señales a 1544 kbit/s transportadas a través de islas VC-11 SDH. Una isla VC-11 es una red SDH con interfaces asíncronas; en la figura II.3 se muestra una conexión de referencia de isla VC-11 para fluctuación lenta de fase.

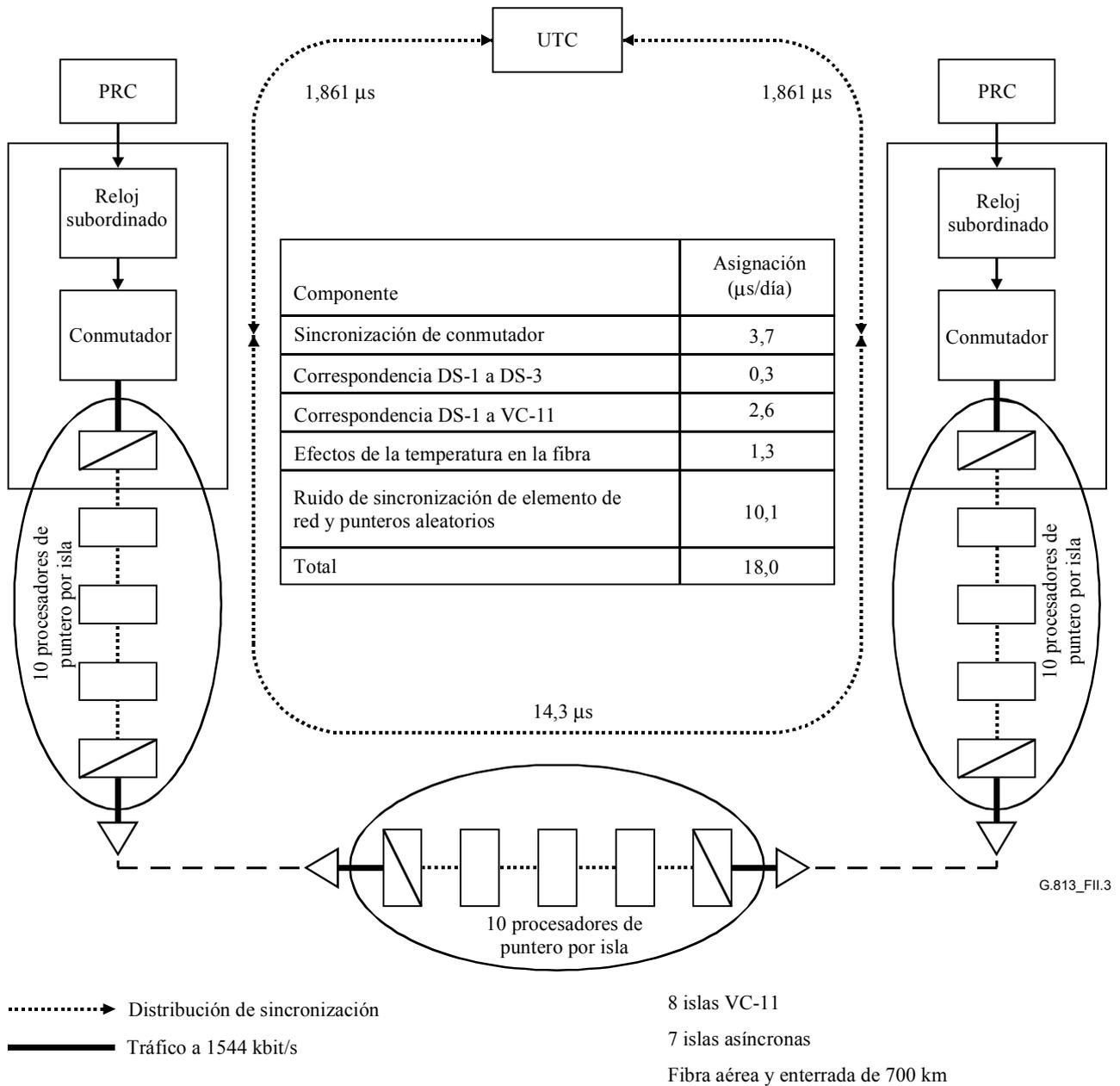


Figura II.3/G.813 – Modelo de referencia de fluctuación lenta de fase y presupuesto de fluctuación lenta de fase de islas VC-11 SDH

Como estas islas VC-11 están interconectadas, es posible acumular la fluctuación de fase y la fluctuación lenta de fase, pues se establece y se suprime la correspondencia de señales a 1544 kbit/s con señales SDH. Se han realizado amplios estudios de simulación para la acumulación de la fluctuación lenta de fase¹ a 1544 kbit/s. Se elaboró un presupuesto de fluctuación lenta de fase para las señales a 1544 kbit/s transportadas por estas islas, que se muestra también en la figura II.3. Este presupuesto de fluctuación lenta de fase asigna 10,1 μ s de fluctuación lenta de fase diaria al ruido de sincronización y ajustes de punteros aleatorios de elementos de red SDH. Este presupuesto se estableció utilizando como orientación la Rec. UIT-T G.822, que especifica que, como promedio, en una red nacional y local debe haber menos de 2,3 deslizamientos en 24 horas (46% de 5 deslizamientos en 24 horas) por lo menos durante el 98,9% del tiempo.

Las hipótesis del modelo para las simulaciones de fluctuación lenta de fase y de deslizamientos a 1544 kbit/s se describen en II.3.2.1. Se encontró que, para una red de 8 islas de 8 VC-11 cada una con elementos de red SDH sincronizados por una señal que se ajusta a la máscara TDEV de la figura I.1, habrá 1 deslizamiento o menos a 1544 kbit/s por día durante el 94,6% del tiempo y 2 deslizamientos o menos a 1544 kbit/s por día durante el 99,0% del tiempo. Se decidió que no hay que considerar todas las redes con un gran número de islas VC-11. La Rec. UIT-T G.801 establece que la conexión ficticia de referencia "... no representa la poco usual conexión del caso más desfavorable, aunque sí trata de abarcar la gran mayoría de las conexiones para cada relación".

II.3.2.1 Hipótesis del modelo de simulaciones de acumulación de fluctuación lenta de fase y de deslizamientos a 1544 kbit/s

En el modelo de simulación, cada nodo de cada isla SDH fue sincronizado por un modelo de ruido de fase de reloj que contenía un componente de modulación de centelleo de fase (FPM, *flicker phase modulation*) y un componente de modulación de frecuencia por ruido blanco (WFM, *white frequency modulation*). El componente de ruido WFM se produjo generando una secuencia aleatoria de ruido blanco gaussiano con una media de cero y una desviación típica igual a la amplitud especificada e integrando después este proceso. El componente de ruido FPM se produjo generando una secuencia aleatoria de ruido blanco gaussiano con una media de 0 y una desviación típica igual a la amplitud especificada, y pasando después esta secuencia a través de un conjunto de filtros como se describe en [II.1]. Las amplitudes de FPM y WFM se eligieron de modo que TDEV para el ruido de fase resultante se ajustase a la máscara de la figura I.1. Este ruido de fase resultante fue filtrado con un filtro paso bajo de 0,1 Hz de un solo polo, que representaba el reloj de elemento de red SDH. Se supuso que los procesadores de punteros VC-11 tenían un espaciado de umbral de 2 bytes y que los procesadores de punteros AU-3 tenían un espaciado de umbral de 4 bytes. No se modelaron los desincronizadores en cada isla, porque no afectan la variación de fase a largo plazo ni la característica de deslizamientos a 1544 kbit/s. Los resultados de la simulación descritos al final de la subcláusula anterior se aplicaron a una red de 8 islas VC-11 y 10 nodos de procesadores de punteros por isla. Para cada caso de simulación (es decir, para las 8 islas VC-11 descritas anteriormente y para algunos otros casos), se efectuaron varias réplicas independientes para obtener resultados estadísticamente significativos.

La característica de deslizamientos a 1544 kbit/s se obtuvo utilizando un modelo de memoria tampón de deslizamientos aproximado. En este modelo, el tamaño de la memoria tampón de deslizamientos es igual a la suma de los tamaños de trama y la histéresis. La ocupación de la memoria tampón en cualquier momento dado es igual a la suma de la ocupación de la memoria tampón inicial, la entrada de fase a 1544 kbit/s y la fase total debida a todos los deslizamientos

¹ Se realizaron también amplios estudios de simulación para la acumulación de fluctuación de fase a 1544 kbit/s y 44 736 kbit/s, utilizando modelos de referencia apropiados de islas VC-11 y AU-3. Los resultados mostraron que los requisitos de sincronización de elementos de red SDH para una acumulación admisible de fluctuación lenta de fase a 1544 kbit/s son más estrictos que para la acumulación admisible de fluctuación de fase a 1544 kbit/s o a 44 736 kbit/s (véase el apéndice I).

hasta ese momento. Para cada una de las réplicas independientes de la simulación de acumulación de fase a 1544 kbit/s, se efectuó varias veces la simulación de la memoria tampón de deslizamientos, con una condición inicial de memoria tampón de deslizamiento diferente cada vez. Se eligieron las ocupaciones de memoria tampón iniciales de modo que estuvieran separadas uniformemente². Para cada una de estas simulaciones, se registró el número de deslizamientos; se realizó un análisis estadístico de los resultados de todas las simulaciones para obtener estimaciones de las probabilidades de que se produjesen distintos números de deslizamientos en un día.

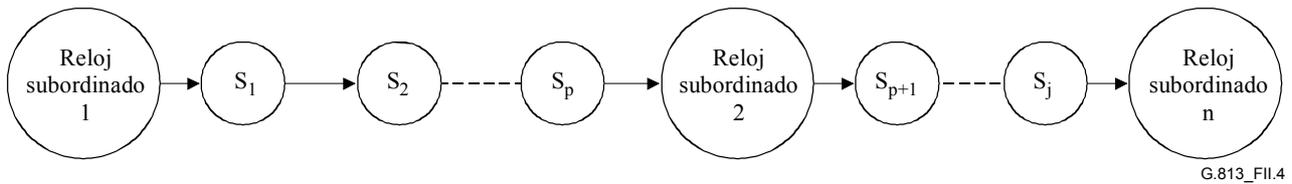
La entrada al modelo de memoria tampón de deslizamientos debe ser la fase total a 1544 kbit/s, debida a todos los componentes del presupuesto de fluctuación lenta de fase de la figura II.3. Sin embargo, no fue práctico efectuar múltiples réplicas independientes de las simulaciones de un día de la correspondencia entre 1544 kbit/s y 44 736 kbit/s y de la correspondencia entre 1544 kbit/s y VC-11 (los cálculos para esto habrían sido prohibitivos). Además, no se dispuso de un modelo para el componente debido a efectos de la temperatura en la fibra. Por consiguiente, estos componentes no se simularon, se tuvieron en cuenta reduciendo la histéresis de la memoria tampón de deslizamientos por sus magnitudes presupuestadas en la figura II.3. La histéresis de la memoria tampón de deslizamientos utilizada en las simulaciones fue, por consiguiente 13,8 μ s. El componente de fluctuación lenta de fase a 1544 kbit/s, debido a la sincronización del conmutador se simuló utilizando un modelo de ruido de fase aleatorio similar al anterior para el ruido de sincronización de elementos de red SDH. La diferencia principal entre los dos modelos es que los niveles de ruido para la sincronización del conmutador son un poco más altos.

II.3.3 Acumulación de fluctuación lenta de fase en una cadena de distribución de sincronización

En esta cláusula se describen los estudios relativos a la acumulación de ruido para cadenas de referencia de sincronización. La finalidad de este trabajo fue verificar que los requisitos de generación de fluctuación lenta de fase en las figuras 3 y 4 concuerdan con el límite de red de la figura I.1.

La figura II.4 representa un modelo genérico para la distribución de sincronización por facilidades SDH en una red basada en la opción 2. Con excepción del primer reloj subordinado, el modelo supone que todos los relojes subordinados en la cadena obtienen la temporización de la portadora óptica y no de una señal de cabida útil asíncrona insertada. Cada reloj subordinado es de una calidad más alta que el SEC de la opción 2. Este modelo puede representar topologías de distribución para cualquier arquitectura de distribución de sincronización (lineal, anillos temporizados en línea, etc.) y concuerda con la arquitectura de los modelos de la Rec. UIT-T G.803.

² En la mayoría de los casos, el número de réplicas de simulaciones de acumulación de fluctuación lenta de fase independientes fue de 300 y, para cada réplica el número de simulaciones de memoria tampón de deslizamientos fue 51.



S_i Primer reloj de elemento de red SDH en la cadena j Número total de relojes de elementos de red SDH
 n Número total de relojes subordinados p Número de relojes de elementos de red SDH entre relojes subordinados

NOTA – El reloj subordinado n se muestra aquí como el último elemento en la cadena de referencia.
 S_j podría ser el último elemento en la cadena de referencia.

Figura II.4/G.813 – Cadena de referencia de distribución de sincronización SDH (opción 2)

Se realizaron simulaciones para la acumulación de ruido en varios ejemplos de cadenas de referencia de sincronización de la opción 2. Estos ejemplos comprenden una cadena de hasta 10 elementos de red SDH temporizados externamente y una cadena temporizada en línea con 16 elementos de red SDH. Se supuso que la salida de cada reloj era la suma de la entrada filtrada por un filtro paso bajo, más la generación interna de ruido y cualesquiera componentes transitorios debidos a conmutación de referencia o reconfiguración interna. Se supuso que cada reloj del elemento de red SDH tenía un ancho de banda de 0,1 Hz (véase la cláusula 9, opción 2). Se supuso que cada reloj subordinado tenía un ancho de banda de 0,01 Hz. Se supuso también que la generación de fluctuación lenta de fase de cada reloj de elementos de red SDH se ajustaba a las máscaras de TDEV y MTIE de 7.1, opción 2. Se construyó el modelo de generación de ruidos superponiendo fuentes de modulación de fase de ruido blanco (WPM, *white phase modulation*), FPM y WFM debidamente filtradas.

Para una cadena de 10 elementos de red SDH temporizados externamente y ningún componente transitorio, los resultados de la simulación muestran que la salida del último reloj de la cadena (el décimo elemento de red SDH) tiene una TDEV con un factor de aproximadamente 3 decibelios por debajo de la máscara de la figura I.1 para tiempos de integración menores a unos 400 s. Para tiempos de integración más largos, la TDEV para los niveles de salida del último reloj disminuye mientras la máscara de TDEV continúa aumentando con la característica de WFM. Para un anillo temporizado en línea con 16 elementos de red SDH y ningún componente transitorio de fase, los resultados de la simulación muestran que la salida del último reloj de elementos de red SDH tiene una TDEV de aproximadamente un factor de 3 por debajo de la máscara de la figura I.1 para tiempos de integración menores que unos 100 s. Para tiempos de integración más largos, la TDEV para los niveles de salida del último reloj disminuye mientras la máscara de TDEV continúa aumentando con la característica de WFM. Para una cadena de 4 elementos de red SDH temporizados externamente y 2 componentes transitorios por cadena por día, cada componente transitorio con una amplitud de 150 ns y signo elegido aleatoriamente en la inicialización, los resultados de simulación muestran que la salida del último reloj de la cadena (el cuarto elemento de red SDH) tiene una TDEV de aproximadamente un factor de 3 por debajo de la máscara de la figura I.1 para tiempos de integración menores a unos 100 s. Para tiempos de integración más largos, la TDEV para el último reloj aumenta menos rápidamente que la máscara hasta unos 5000 s, y después aumenta con una pendiente de WFM aproximadamente (esto concuerda con los componentes transitorios de pasos que se producen aleatoriamente). Para tiempos de integración largos (superiores a 10 000 s), la TDEV para el último reloj es aproximadamente un factor de 8 a 10 por debajo de la máscara.

Referencias

- [II.1] BARNES (James A.), GREENHALL (Charles A.), Large Sample Simulation of Flicker Noise, *19th Annual Precise Time and Time Interval (PTTI) Applications Planning Meeting*, diciembre de 1987.

SERIES DE RECOMENDACIONES DEL UIT-T

| | |
|----------------|---|
| Serie A | Organización del trabajo del UIT-T |
| Serie B | Medios de expresión: definiciones, símbolos, clasificación |
| Serie C | Estadísticas generales de telecomunicaciones |
| Serie D | Principios generales de tarificación |
| Serie E | Explotación general de la red, servicio telefónico, explotación del servicio y factores humanos |
| Serie F | Servicios de telecomunicación no telefónicos |
| Serie G | Sistemas y medios de transmisión, sistemas y redes digitales |
| Serie H | Sistemas audiovisuales y multimedia |
| Serie I | Red digital de servicios integrados |
| Serie J | Redes de cable y transmisión de programas radiofónicos y televisivos, y de otras señales multimedia |
| Serie K | Protección contra las interferencias |
| Serie L | Construcción, instalación y protección de los cables y otros elementos de planta exterior |
| Serie M | RGT y mantenimiento de redes: sistemas de transmisión, circuitos telefónicos, telegrafía, facsímil y circuitos arrendados internacionales |
| Serie N | Mantenimiento: circuitos internacionales para transmisiones radiofónicas y de televisión |
| Serie O | Especificaciones de los aparatos de medida |
| Serie P | Calidad de transmisión telefónica, instalaciones telefónicas y redes locales |
| Serie Q | Conmutación y señalización |
| Serie R | Transmisión telegráfica |
| Serie S | Equipos terminales para servicios de telegrafía |
| Serie T | Terminales para servicios de telemática |
| Serie U | Conmutación telegráfica |
| Serie V | Comunicación de datos por la red telefónica |
| Serie X | Redes de datos y comunicación entre sistemas abiertos |
| Serie Y | Infraestructura mundial de la información y aspectos del protocolo Internet |
| Serie Z | Lenguajes y aspectos generales de soporte lógico para sistemas de telecomunicación |